YAZILIM KONTROLLÜ ORTA FREKANSLI DA NOKTA KAYNAK SİSTEMİ TASARIMI VE GERÇEKLENMESİ

Can ÖZENSOY



T.C. BURSA ULUDAĞ ÜNİVERSİTESİ FEN BİLİMLERİ ENSTİTÜSÜ

YAZILIM KONROLLÜ ORTA FREKANSLI DA NOKTA KAYNAK SİSTEMİ TASARIMI VE GERÇEKLENMESİ

Can ÖZENSOY 0000-0003-4878-2606

Doç.Dr. Murat UYAR (Danışman)

YÜKSEK LİSANS ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

BURSA – 2021 Her Hakkı Saklıdır

ÖZET

Yüksek Lisans Tezi

YAZILIM KONTROLLÜ ORTA FREKANSLI DA NOKTA KAYNAK SİSTEMİ TASARIMI VE GERÇEKLENMESİ

Can ÖZENSOY

Bursa Uludağ Üniversitesi Fen Bilimleri Enstitüsü Elektronik Mühendisliği Anabilim Dalı

Danışman: Doç.Dr. Murat UYAR

Direnç nokta kaynağı (DNK), günümüzün seri üretim koşullarında yaygın olarak tercih edilen direnç kaynak yöntemlerinden biridir. Orta frekans doğru akım (OFDA) ise alternatif akım (AA) yöntemine göre daha kesin akım sonuçları alınan, verimli ve ileri bir teknolojidir. Bu çalışmada, OFDA-DNK sistemlerinde kullanılabilecek yeterliliğe sahip, uygun maliyetli bir orta frekanslı (OF) evirici tasarımı yapılmış ve gerçekleştirilmiştir. Ayrıca, kaynak çevriminin kontrolünü sağlayan bir bilgisayar arayüzü tasarlanmış, evirici bu arayüz programı üzerinden kontrol edilmiştir.

OF eviricinin başarımını test etmek için bir OFDA-DNK deney düzeneği oluşturulmuştur. Eviricide üretilen OF gerilim, anma gücü 175 kVA olan OFDA kaynak transformatörüne uygulanmıştır. Transformatörün sekonderine monte edilen tam dalga doğrultucudan alınan OFDA kaynak akımı, yük olarak belirlenen bir esnek bakır baraya uygulanmıştır. Eviricinin kapalı çevrim akım kontrolü için, esnek baraya sarılan Rogowski bobininden (RB) akım bilgisi alınmıştır.

Deney sonuçlarında, kaynak kontrol arayüzünde tanımlanan kaynak akımı, önemli bir farklılık olmadan yüke uygulanabilmiştir. Geri beslemesiz çalışmada, 0,178 kA olarak tespit edilen kök ortalama kare hata (KOKH), geri beslemeli çalışmalarda azalmıştır. RB düz bağlandığında KOKH 0,109 kA, ters bağlandığında 0,113 kA değerine düşmüştür. Gerçekleştirilen OF eviricinin, OFDA-DNK uygulamalarında kapalı çevrim OFDA akım kontrolü yapacak bir ara birim olarak kullanılabilme potansiyele sahip olduğu düşünülmektedir. Eviricinin toplam maliyetinin, alternatiflerinden uygun olduğu söylenebilmektedir. Bu çalışmanın, OFDA-DNK sistemlerinin kontrolü konusunda yapılacak kaynak akımını iyileştirme çalışmalarına katkı sağlaması beklenmektedir.

Anahtar Kelimeler: Orta frekanslı doğru akım, Direnç nokta kaynak, Orta frekanslı evirici, H-köprü, LaunchXL-F28069M, Skyper 32 Pro R, Rogowski bobini

2021, xii + 152 sayfa.

ABSTRACT

MSc Thesis

SOFTWARE CONTROLLED MEDIUM FREQUENCY DC SPOT WELDING SYSTEM DESIGN AND IMPLEMENTATION

Can ÖZENSOY

Bursa Uludağ University Graduate School of Natural and Applied Sciences Department of Electronics Engineering

Supervisor: Assoc.Prof.Dr. Murat UYAR

Resistance spot welding (RSW) is one of the widely preferred resistance welding methods in today's mass production conditions. Medium frequency direct current (MFDC), on the other hand, is an efficient and advanced technology with more accurate current results compared to the alternating current (AC) method. In this study, a cost-effective medium frequency (MF) inverter designed and realized that can be used in MFDC-RSW systems. In addition, a computer interface that provides control of the welding cycle is designed and the inverter is controlled through this interface program.

An MFDC-RSW experimental setup was created to test the performance of the MF inverter. The MF voltage generated in the inverter was applied to the MFDC weld transformer with a rated power of 175 kVA. MFDC weld current from the full-wave rectifier mounted on the secondary of the transformer was applied to a flexible copper busbar, which was determined as the load. For closed loop current control of the inverter, current information is taken from Rogowski coil (RC) wound on the flexible busbar.

In the test results, the welding current defined in the welding control interface could be applied to the load without any significant difference. Root mean square error (RMSE), which was found to be 0.178 kA in the without feedback control operation, decreased in the feedback control studies. RMSE decreased to 0.109 kA when RC was connected in straight and 0.113 kA when connected in reverse. It is thought that the realized MF inverter has the potential to be used as an interface for closed loop MFDC current control in MFDC-RSW applications. It can be said that the total cost of the inverter is more suitable than its alternatives. It is expected that this study will contribute to the improvement of the weld current in the control of MFDC-RSW systems.

Key words: Medium frequency direct current, Resistor spot welding, Medium frequency inverter, H-bridge, LaunchXL-F28069M, Skyper 32 Pro R, Rogowski coil

2021, xii + 152 pages.

TEŞEKKÜR

Tez çalışmam boyunca her aşamada beni yönlendiren ve desteğini hiçbir zaman esirgemeyen değerli hocam ve danışmanım Doç.Dr. Murat UYAR'a teşekkürlerimi sunarım.

Hayatım boyunca her koşulda yanımda olan ve bu seviyelere gelmemi sağlayan babam Ali Ferruh ÖZENSOY ve annem Hale ÖZENSOY'a ve kardeşime sonsuz teşekkürlerimi sunarım.

Tez çalışmamın deneysel aşamalarında zaman ayıran ve destek olan Siff Elektromekanik San. Tic. Ltd. Şti. firma yetkililerine ve Elektrik-Elektronik Departmanı'na teşekkürlerimi sunarım.

Can ÖZENSOY 20/09/2021

	Sayfa
ÖZET	i
ABSTRACT	ii
TESEKKÜR	iii
SİMGELER ve KISALTMALAR DİZİNİ	v
	·
ŞEKILLER DIZINI	1X
ÇİZELGELER DİZİNİ	xii
1. GİRİŞ	1
2. KURAMSAL TEMELLER ve KAYNAK ARAŞTIRMASI	7
2.1. Direnç Kaynağı	7
2.2. Direnç Nokta Kaynağı	11
2.3. Orta Frekanslı Doğru Akım Direnç Nokta Kaynağı	16
2.3.1. Üç Fazlı Köprü Doğrultucu	19
2.3.2. Doğru Akım Bara Filtresi	
2.3.3. Orta Frekanslı Doğru Akım Direnç Nokta Kaynak Transformatörü	
2.4. Orta Frekanslı Evirici	
2.4.1. H-Köprü Devresi	
2.4.2. Akım Olçüm ve Geri Besleme Sistemi	
2.4.3. Kapalı Çevrim Kontrol Yöntemi	
2.4.4. Orta Frekanslı Doğru Akım Direnç Nokta Kaynak Parametreleri	53
3. MATERYAL ve YONTEM	
3.1. Orta Frekanslı Evirici Donanımı	
3.1.1. Güç Devresinin Tasarımı	
3.1.2. Kontrol Devresinin Tasarımı	57
3.2. Kaynak Kontrol Arayüzünün Tasarımı ve Yazılımı	72
3.3. Orta Frekanslı Eviricinin Yazılımı ve Kontrolü	79
4. BULGULAR ve TARTIŞMA	111
4.1. OFDA-DNK Deney Düzeneğinin Bileşenleri	
4.2. Deneysel Sonuçların Değerlendirilmesi	117
4.3. Maliyet Analizi	
5. SONUÇ	135
KAYNAKLAR	137
EKLER	142
EK 1. Doğru akım bara filtre devresinin PCB tasarımı	144
EK 2. Kontrol devresinin şematik çizimi	145
EK 3. Kontrol devresinin PCB tasarımı	146
EK 4. Gelişmiş DGM modülünün parametreleri	148
EK 5. EEPROM okuma ve yazma fonksiyonları	149
EK 6. Eviricinin elektronik donanımının yaklaşık maliyeti	151
ÖZGEÇMİŞ	

İÇİNDEKİLER

SİMGELER ve KISALTMALAR DİZİNİ

Simgeler	Açıklama
F	Ist energisi
	Kaynağın başlangıç zamanı
T_1	Kaynağın bişir zamanı
1 ₂ I	Kaynagin oniş zamanı Kaynak akımı
I D	Kaynak hälgosinin dirangi
л О	Daraanın öz diranaj
ρ	Parçanın oz ünchel
ρ	Parçanın uzunluğu
i D	Drimar habininin asdağar diranaj
л _р D	Salvandan hakininin aşdağan diranai
K _S	Sekonder bobininin eşdeger direnci
L_p	Primer bobininin eşdeger enduktansı
L_s	Sekonder bobininin eşdeğer endüktansı
R_y	Kaynak yükünün direnci
U_b	Şebeke geriliminin etkin değeri
I _b	Şebeke akımının etkin değeri
L _{eş}	Eşdeğer devrenin endüktansı
R _{eş}	Eşdeğer devrenin direnci
ω	Açısal frekans
α	Ateșleme açısı
arphi	Faz farkı
Ζ	Sistemin empedansı
<i>i</i> ₁	Kaynak akımının kuvvet bileşeni
<i>i</i> ₂	Kaynak akımının serbest bileşeni
θ	Iletim açısı
u_R, u_S, u_T	Şebeke geriliminin fazları
U_{DA}	Doğru akım bara gerilimi
S_1, S_2, S_3, S_4	Evirici H-köprüsünün IGBT transistörleri
D_1, D_2, D_3, D_4	Evirici H-köprüsünün diyotları
U_{OF}	Eviricinin çıkış gerilimi
<i>N</i> ₁	Transformatörün primer bobininin sarım sayısı
<i>N</i> ₂	Transformatörün birinci sekonder bobininin sarım sayısı
<i>N</i> ₃	Transformatörün ikinci sekonder bobininin sarım sayısı
ι_{N1}	Transformatörün primer bobininin akımı
ι_{N2}	Transformatörün birinci sekonder bobininin akımı
ι_{N3}	Transformatorun ikinci sekonder bobininin akimi
L_{k1}	Transformatörün primer bobininin kaçak endüktansı
L_{k2}	Transformatorun birinci sekonder bobininin kaçak endüktansı
L_{k3}	Transformatörün ikinci sekonder bobininin kaçak endüktansı
<i>K</i> ₁	I ransformatorun primer bobininin direnci
<i>K</i> ₂	I ransformatorun birinci sekonder bobininin direnci
K ₃	I ransformatorun ikinci sekonder bobininin direnci
<i>K</i> _d	Transformatörün demir çekirdek kayıpları

L_y	Kaynak yükünün endüktansı
S_d	Transformatörün demir çekirdek kesit alanı
В	Transformatörün demir çekirdek manyetik akı yoğunluğu
lort	Transformatörün demir çekirdek manyetik akı hattı ortalama uzunluğu
δ	Transformatörün demir çekirdek hava boşluğu
Н	Manyetik alan şiddeti
μ_0	Vakum geçirgenliği
i _h	Transformatörün manyetik histerezis kaybı
D_{d1}, D_{d3}, D_{d5}	Üç fazlı köprü doğrultucusunun üst grup diyotları
D_{d2}, D_{d4}, D_{d6}	Üç fazlı köprü doğrultucusunun alt grup diyotları
R _{ofda}	Orta frekanslı doğru akım sisteminin eşdeğer direnci
Y	Yıldız bağlantı
Δ	Üçgen bağlantı
$U_{DA(ort)}$	Doğru akım bara geriliminin ortalama değeri
$U_{DA(rms)}$	Doğru akım bara geriliminin etkin değeri
t	Zaman
I _{Dd}	Doğrultucunun bir diyotundan akan akım
D_{t1}, D_{t3}, D_{t5}	Üç fazlı köprü doğrultucusunun üst grup tristörleri
D_{t2}, D_{t4}, D_{t6}	Üç fazlı köprü doğrultucusunun alt grup tristörleri
U_m	Gerilimin maksimum değeri
v_{DF}	Düşük frekans bileşeni
Δv	Yüksek frekans bileşeni
T _{evirici}	Eviricinin anahtarlama periyodu
T _{açık}	IGBT açık kalma süresi
T _{kapalı}	IGBT kapalı kalma süresi
m	Modülasyon indeksi
I_{OF}	Eviricinin çıkış akımının genliği
Δv_{tt}	Dalgalanmanın tepeden tepeye genliği
Δi	Anahtarlama akım farkı
r _{tt}	Dalgalanmanın normalleştirilmiş tepeden tepeye genliği
r _{tt} ^{maks}	Dalgalanmanın normalleştirilmiş maksimum tepeden tepeye genliği
Δv_{tt}^{maks}	Dalgalanmanın maksimum tepeden tepeye genliği
I_{OF}^{maks}	Eviricinin çıkışında üretilen maksimum akım
ΔV_{rms}	Dalgalanmanın etkin değeri
r _{rms}	Normalleştirilmiş dalganın etkin değeri
V _{AK}	Doğru akım ayırma kondansatörü üzerindeki gerilim
Z_{DF}	Doğru akım baranın düşük frekans eşdeğer empedansı
pin _G	IGBT'nin kapı ucu
pin_{E}^{d}	IGBT'nin emiter ucu
pin _c	IGBT'nin kollektör ucu
V_{GE}	IGBT'nin kapı ucu ile emiter ucu arasındaki gerilim
$V_{CE(sat)}$	IGBT'nin kollektör ucu ile emiter ucu arasındaki eşik gerilimi
I _C	IGBT'nin kollektör akımı
V_{CE}	IGBT'nin kollektör ucu ile emiter ucu arasındaki gerilim
U _{Gon}	IGBT kapı açma gerilimi
U _{Goff}	IGBT kapı kapatma gerilimi

D	Görev döngüsü
T_d	Ölü zaman
\emptyset_{dis}	Rogowski bobinin halka dış çapı
\emptyset_{ic}	Rogowski bobinin halka iç çapı
Ø _{merkez}	Rogowski bobinin halka merkez çapı
Ø _{sargi}	Manyetik olmayan çekirdeğe sarılan tel çapı
σ _{çekirdek}	Manyetik olmayan çekirdeğin kesiti
a, b	Rogowski bobininin iki ucu
dl_s	Sargı boyunca alınan küçük uzunluk aralığı
ψ	Sargıda küçük bir uzunluk ile manyetik alan yönü arasındaki açı
φ	Manyetik akı
$d \phi$	Bir sargıda oluşan manyetik akı
Μ	Ortak endüktans
l_s	Bobinin çevre uzunluğu
Α	Bobinin bir sargısının yüzey alanı
e_0	Rogowski bobininin çıkış gerilimi
<i>i</i> ₁	Rogowski bobini tarafından ölçülen akım
<i>i</i> ₂	Rogowski bobininin eşdeğer devresinin döngü akımı
R_{i1}, C_{i1}	İntegratörün giriş direnci ve kondansatörü
V_{Ci1}, i_{Ci1}	İntegratörün giriş kondansatörünün gerilimi ve akımı
V _{integral çıkış}	İntegratör çıkış gerilimi
τ	Zaman sabiti
V _{seviye}	Seviye öteleme gerilimi
R_{b2}, R_{b3}	Gerilim bölücü dirençleri
U_{GB}	Geri besleme gerilimi
U _{ref}	Referans gerilimi
t _{karartma}	Karartma zamanı
$V_{CE(statik)}$	IGBT'nin kollektör-emiter eşiğini izleme gerilimi
U_1	OFDA transformatörün primer gerilimi
f	OFDA transformatörün frekansı
S _{%20}	OFDA transformatörün görünür gücü
<i>U</i> ₂₀	OFDA transformatörün sekonder gerilimi
I_{1P}	OFDA transformatörün sürekli primer akımı
I_{2P}	OFDA transformatörün sürekli sekonder akımı
e_j	Tespit edilen hata miktarı

Kısaltmalar Açıklama

DK	Direnç Kaynak
DNK	Direnç Nokta Kaynağı
DPK	Direnç Projeksiyon Kaynağı
DDK	Direnç Dikiş Kaynağı
DAK	Direnç Alın Kaynağı
AA	Alternatif Akım
DA	Doğru Akım
OFDA	Orta Frekanslı Doğru Akım

OF	Orta Frekanslı
DGM	Darbe Genişlik Modülasyonu
PI	Oransal-İntegral
SAM	Sabit Akım Modu
SGM	Sabit Güç Modu
RB	Rogowski Bobini
ASD	Analog Sayısal Dönüştürücü
SCR	Silisyum Kontrollü Doğrultucu
ESR	Eşdeğer Seri Direnç
ST	Sistem Tanımlama
KOKH	Kök Ortalama Kare Hata
PIE	Çevresel Kesme Eklentileri
CMP	Karşılaştırma Parametresi

ŞEKİLLER DİZİNİ

	Sayfa
Şekil 2.1. Direnç kaynağı işlem adımları	7
Şekil 2.3. Direnç dikiş kaynağı işlem adımları	9
Şekil 2.4. Direnç alın kaynağı işlem adımları	10
Şekil 2.5. Direnç projeksiyon kaynağı işlem adımları	11
Şekil 2.6. Nokta kaynak çevriminde örnek kuvvet ve akım	12
Şekil 2.7. Direnç nokta kaynağı uygulama şeması	12
Şekil 2.8. AA direnç nokta kaynağının elektriksel yapısı	13
Şekil 2.9. AA direnç nokta kaynak sisteminde, a) pozitif alternans iletimi, b) n	negatif
alternans iletimi	14
Şekil 2.10. AA direnç nokta kaynak sisteminin eşdeğer devresi	15
Şekil 2.11. AA direnç nokta kaynak sisteminde akım dalga formları	15
Şekil 2.12. OFDA direnç nokta kaynak sisteminin blok şeması	16
Şekil 2.13. OFDA direnç nokta kaynak sisteminin elektriksel yapısı	17
Şekil 2.14. AA ve OFDA direnç nokta kaynak akımının dalga formları	19
Şekil 2.15. Üç fazlı kontrolsüz köprü doğrultucunun işlem adımları	20
Şekil 2.16. Üç fazlı kontrolsüz köprü doğrultucuda gerilim ve akım	21
Şekil 2.17. Üç fazlı yarı kontrollü ve tam kontrollü köprü doğrultucu devreleri	22
Şekil 2.18. Üç fazlı yarı kontrollü köprü doğrultucuda $\alpha < 60^{\circ}$ için gerilim ve akım	23
Şekil 2.19. Üç fazlı yarı kontrollü köprü doğrultucuda α>60° için gerilim ve akım	24
Şekil 2.20. Üç fazlı tam kontrollü köprü doğrultucuda gerilim ve akım	27
Şekil 2.21. Doğru akım bara kondansatörü	30
Şekil 2.22. Eviricide anahtarlamanın giriş akımında oluşturduğu anlık etki ve	e giriş
geriliminde oluşan dalgalanma	31
Şekil 2.23. DA ayırma kondansatörünün gerilim dalga formu	33
Şekil 2.24. Doğru akım bara filtre devresi	35
Şekil 2.25. Kaynak transformatörüne gönderilen orta frekanslı gerilimin yapısı	36
Şekil 2.26. Kaynak yüküne bağlı orta frekanslı doğru akım direnç nokta k	caynak
transformatörünün eşdeğer devresi	36
Şekil 2.27. Orta frekanslı alternatif ve orta frekanslı doğru akım karşılaştırması	37
Şekil 2.28. H-köprü evirici	38
Şekil 2.29. IGBT eşdeğer devresi	39
Şekil 2.30. H-köprüsünün darbe genişlik modülasyonu sinyalleri	41
Şekil 2.31. Orta frekanslı doğru akım direnç nokta kaynak sisteminde H-köprü evi	ricinin
çalışma durumları	42
Şekil 2.32. Rogowski bobin yapısı	44
Şekil 2.33. OFDA-DNK sistemleri için Rogowski bobini, a) Tamamlanmamış s	argı iç
yapısı, b) Toroidal hale getirilmiş kullanıma hazır yapı	45
Şekil 2.34. RB'nin elektriksel eşdeğer şeması	46
Şekil 2.35. OFDA-DNK sisteminin kaynak akımı ölçümünde, a) RB'nin düz bağ	çlantısı
ile alinan gerilim, b) RB'nin ters bağlantısı ile alinan gerilim	47
Şekil 2.36. RB sınyal dönüşümünün eşdeğer devreleri	47
Şekil 2.3/. UFDA-DNK sisteminin blok şeması	
Şekil 2.38. Rogowski bobini kullanılan bir sayısal kontrol sistemi	51
Şekil 2.39. Sistem tanımlama şeması	
Şekil 2.40. Orta trekanslı doğru akım direnç nokta kaynak parametreleri	53
Şekil 3.1. Güç devresinin şematik gösterimi	56

Şekil 3.2. Doğru akım filtre devresine ait 3D PCB tasarımı	57
Şekil 3.3. SCR ateşleme devresinin bağlantı şeması	58
Şekil 3.4. SCR ateşleme sinyallerinin başlangıç grafikleri	60
Şekil 3.5. LAUNCHXL -F28069M bağlantı şeması	61
Şekil 3.6. Besleme devresinin bağlantı şeması	62
Şekil 3.7. DGM sinyal yükseltici devresinin bağlantı şeması	63
Şekil 3.8. Skyper 32 Pro R harici bağlantı şeması	64
Şekil 3.9. Skyper 32 Pro R hata giriş çıkış devresinin bağlantı şeması	66
Şekil 3.10. LED uyarı devresinin bağlantı şeması	66
Şekil 3.11. H-köprü evirici kullanılan OFDA-DNK sisteminin şeması	67
Şekil 3.12. Akım ölçüm devresinin bağlantı şeması	67
Şekil 3.13. Akım ölçüm devresinin, a) RB düz bağlantı grafikleri, b) RB ters bağ	glantı
grafikleri	69
Şekil 3.14. EEPROM I ² C haberleşme devresinin bağlantı şeması	70
Şekil 3.15. Kontrol devresine ait 3D PCB tasarımı	71
Şekil 3.16. Qt Designer programı	72
Şekil 3.17. Kaynak kontrol arayüzünün ana sayfası	73
Şekil 3.18. Port ayarları sayfası	73
Şekil 3.19. Kaynak kontrol arayüzünün kalibrasyon sayfası	74
Şekil 3.20. Kaynak kontrol arayüzünün simülasyon sayfası	75
Şekil 3.21. Spyder programı	76
Şekil 3.22. Gönderilen ve alınan verinin karakter yapısı	78
Şekil 3.23. Code Composer Studio programı	79
Şekil 3.24. Evirici programına dahil edilen kütüphaneler	80
Şekil 3.25. Evirici yazılımının temel yapısı	80
Şekil 3.26. Evirici yazılımının ana fonksiyonunun akış diyagramı	81
Şekil 3.27. Eviricinin uygulama döngüsünün akış diyagramı	85
Şekil 3.28. Seri haberleşme üzerinden veri alma döngüsü	86
Şekil 3.29. Kalibrasyon döngüsü	87
Şekil 3.30. Geri bildirim işleme ve değerlendirme için kesme fonksiyonları	88
Şekil 3.31. Yüzde kalibrasyon fonksiyonu	89
Şekil 3.32. Kaynak parametrelerini sınırlandırma bölümü	92
Şekil 3.33. Süre parametreleri için kesme fonksiyonu	93
Şekil 3.34. Kaynak akımından bağımsız zaman parametrelerinin kontrol döngüsü	94
Şekil 3.35. Kaynak çevrimini başlatma şartları	95
Şekil 3.36. Kaynak çevriminin yapısal detaylarını belirleme bölümü	96
Şekil 3.37. Kaynak akımı için ilk üç kalibrasyon bölümünde katsayı hesaplama	97
Şekil 3.38. Kaynak akımı için son iki kalibrasyon bölümünde katsayı hesaplama	98
Şekil 3.39. Kaynak akımı öncesi çevrim	100
Şekil 3.40. Görev döngüsünün kontrol diyagramı	102
Şekil 3.41. Kaynak akım verilerini yükleme diyagramı	103
Şekil 3.42. Görev döngüsünü sınırlama diyagramı	105
Şekil 3.43. Görev döngüsünü güncelleme diyagramı	106
Şekil 3.44. Kaynak akımı çevrimi	107
Şekil 3.45. Kaynak sonrası akım çevrimi	108
Şekil 3.46. Tekrarlı kaynak kontrol çevrimi	. 109
Şekil 4.1. Deney düzeneğinin temsili şeması	.111
Şekil 4.2. OFDA-DNK sisteminin gerçek deney düzeneğinin görüntüsü	112

Şekil 4.3. Tasarlanan eviricinin bileşenleri	113
Şekil 4.4. Eviricinin tamamlanmış hali	113
Şekil 4.5. LaunchXL-F28069M donanım ayarları	114
Şekil 4.6. LaunchXL-F28069M hata ayıklama portları	114
Şekil 4.7. LaunchXL-F28069M yardımcı portun gelişmiş özellikleri	115
Şekil 4.8. LAUNCHXL-F28069M seri haberleşme portu	115
Şekil 4.9. Kaynak kontrol arayüzü	116
Şekil 4.9. Evirici H-köprü DGM sinyalleri, a) LaunchXL-F28069M tarafından ü	retilen
sinyaller, b) SKYPER PRO R sürücü çekirdeklerine uygulanan sinyaller	118
Şekil 4.10. DGM çıkışında üretilen ve SKYPER PRO R sürücüsüne uygulanan sinya	allerin
karşılaştırılması	118
Şekil 4.11. Görev döngülerinin karşılaştırılması	120
Şekil 4.12. Dengensha WS-80 cihazında ölçülen kaynak akımı	121
Şekil 4.13. Kalibrasyonda uygulanan görev döngüleri	122
Şekil 4.14. Kalibrasyonda ölçülen kaynak akımı	122
Şekil 4.15. Geri beslemesiz çalışmada ölçülen kaynak akımı	125
Şekil 4.16. Geri beslemesiz çalışmada görev döngüsü	126
Şekil 4.17. RB düz bağlandığında geri besleme gerilimi	128
Şekil 4.18. RB düz bağlandığında geri beslemeli çalışmada ölçülen kaynak akımı	129
Şekil 4.19. RB ters bağlandığında geri besleme gerilimi	131
Şekil 4.20. RB ters bağlandığında geri beslemeli çalışmada ölçülen kaynak akımı	132
Şekil 4.21. Kaynak parametre denemelerinde ölçülen akım	133

ÇİZELGELER DİZİNİ

Sayfa

Cizelge 3.1. Kalibrasyon tablosu	91
Çizelge 3.2. Akım ve geri besleme değişim tablosu	
Çizelge 4.1. Görev döngülerindeki farklılıklar	119
Çizelge 4.2. Kalibrasyonda ölçülen akım ve geri besleme değerleri	121
Çizelge 4.3. Geri beslemesiz çalışmada girilen ve ölçülen değerler	124
Çizelge 4.4. Düz bağlantıda geri beslemeli çalışma verileri	
Çizelge 4.5. Ters bağlantıda geri beslemeli çalışma verileri	130
Çizelge 4.6. Uygulanan kaynak parametreleri ve değerleri	133

1. GİRİŞ

Direnç kaynağı (DK) yöntemi, otomotiv, beyaz eşya, çelik eşya gibi birçok endüstride yaygın olarak kullanılan, düşük maliyetli ve kolay kullanılabilen bir metal birleştirme teknolojisidir. DK uygulamalarında, kaynatılmak istenen yüzeyleri temas edecek şekilde, iki metal üst üste yerleştirilir. Metallerin üzerine önce basınç, ardından elektrik akımı uygulanır. Metal parçaların uygulanan kaynak akımının akışına karşı gösterdiği direnç sonucunda bir ısı enerjisi oluşur. Ortaya çıkan ısı, iki metalin birleşmesini sağlar. Kaynak akımı, kaynak zamanı ve kaynak kuvveti, tüm bu sıralı süreçlerde kontrol edilecek 3 temel değişkendir. Ayrıca yoğun kullanımda elektrotların kapalı sistem su ile soğutulması gerektiğinden, soğutma suyu sıcaklığı da önemlidir. Elektrot malzemesi, elektrot uç tasarımı da önemli değişkenlerdir. Bu noktada uygulama türü ve iş parçasının gereksinimlerine göre DK işlemleri, direnç nokta kaynağı (DNK), direnç dikiş kaynağı (DDK), direnç projeksiyon kaynağı (DPK) ve direnç alın kaynağı (DAK) olarak bölümlere ayrılır (Jenney ve O'Brien 2001).

DNK, en çok tercih edilen direnç kaynak yöntemlerinden biridir. Verimlilik, kullanım kolaylığı, maliyet konularındaki avantajlarının, bu yöntemin yaygınlaşmasında önemli etkisi vardır (Zhao ve ark. 2021) Kalifiye operatör gereksinimi düşüktür, verilmesi gereken eğitim basittir. Operasyon süresinde yüksek hızlara çıkılabilmesi ve uygulama sürecinin otomatikleştirilebilmesi gibi nedenlerle seri üretimde çok kullanılır (Deepati ve ark. 2021). Kaynak sistemlerinin verimliliğinin arttırılması için sürekli bir iyileştirme çabası harcanmaktadır. Bu süreçte DNK, alternatif akım (AA) ve orta frekanslı doğru akım (OFDA) olmak üzere iki temel kategoriye ayrılmıştır. AA cihazları yirminci yüzyılda yoğun olarak tercih edilmiş olsa da günümüzde OFDA cihazlarına eğilim artmaktadır. Her iki sistem de AA güç kaynağı ile beslenmesine rağmen dönüştürücü ve kontrol yapıları farklıdır (Stepien ve ark. 2019, Zhou ve Li 2020).

AA-DNK sistemlerinde, tek fazlı AA kaynaktan beslenen dönüştürücüden, kontrol edilebilir akım elde edilir. Dönüştürücü devresi ters paralel bağlı tristörlerden oluşur. Elde edilen akım, kaynak transformatörünün primerine uygulanır. Sekonderde, transformatörün dönüşüm oranında kontrol edilebilen kaynak akımı meydana gelir.

Kaynak akımı ile şebeke geriliminin frekansı eşittir. OFDA teknolojisi ise güç elektroniği eviricilerine dayanır. OFDA-DNK sistemlerinde dönüştürücü, üç fazlı AA gerilim ile beslenir. Dönüştürücü devresinde AA/DA/AA konfigürasyonu kullanılır. Şebeke gerilimi, giriş doğrultucusunda doğrultularak eviriciye uygulanır. Eviricinin çıkışında, 1000 Hz frekanslı kontrol edilebilir bir gerilim elde edilir. Orta frekanslı (OF) bu gerilim, OF kaynak transformatörünün primerine iletilir. Sekonderde dönüşüm oranında kaynak akımı elde edilir ve akım tekrar tam dalga doğrultucuda doğrultulur. OFDA-DNK yapısı AA-DNK yapısından daha karmaşıktır. Çünkü sistemin besleme gerilimine göre daha yüksek frekanslı çıkış üretmesi, manyetik doygunluk ve kaynak akımında istenmeyen artış gibi sorunlara neden olabilir (Zhou ve Cai 2011, Stepien ve ark. 2019). Sistemde kontrol frekansı yüksektir ve kaynak transformatörü simetrik beslenemediğinde, transformatörde manyetik doygunluk oluşur. Manyetik doygunluk, kaynak akımının yükselmesine sebep olur. Sistem önlem olarak korumaya geçebilir ve kapanabilir. Sistemdeki bu tür problemler önlenmelidir (Zhou ve Yao 2017). Olumsuz yönlerine rağmen sistemin avantajları vardır. Yapılan bazı çalışmalar aşağıdaki avantajları işaret etmiştir (Li ve ark. 2004, Stumberger ve ark. 2008).

- Düşük akımlarda OFDA sistem AA sistemden fazla kaynak noktası üretmektedir.
- AA sistemde harcanan enerji OFDA sistemden daha yüksektir.
- AA sistemin enerji verimliliği %26, OFDA sistemin enerji verimliliği %37'dir.
- OFDA sistemde kullanılan transformatörün boyutu AA sistemden küçüktür.

OFDA-DNK sisteminde, şebeke geriliminin uygulandığı giriş doğrultucusu, üç fazlı tam dalga doğrultucudur. Burada AA/DA dönüşümü yapılır. Doğrultucunun çıkışında filtre devreleriyle iyileştirilebilen DA gerilim, eviricinin H-köprü devresine uygulanır. Burada ise DA/AA dönüşümü yapılır. H-köprü devresi, darbe genişlik modülasyonu (DGM) kontrolü yapan bir birim tarafından yönetilir. H-köprü devresinde bulunan dört adet IGBT transistörünün, DGM ile üretilen gerilim darbeleri ile anahtarlanmasıyla, OF kare dalga gerilim üretilir. Yönetici birim, DGM kontrolü sırasında IGBT transistörlerinin açma / kapama sürelerini tanımlar ve gerçek zamanlı olarak günceller. Üretilen gerilim OF kaynak transformatörünün primerine gönderilir. Transformatörde bir primer bobini, iki sekonder bobini bulunur. H-köprü devresinden alınan düşük akımlı yüksek gerilim,

transformatörün dönüştürme oranında sekonderlerde düşük gerilimli yüksek akım olarak elde edilir. Transformatörde iki sekonder bobinine monte edilmiş, iki diyottan oluşan bir tam dalga doğrultucu bulunur. Burada tekrar AA/DA dönüşümü yapılarak, sekonderden alınan OF akım, OFDA kaynak akımına dönüştürülür. Dolayısıyla OFDA kaynak akımının kontrolü, DGM ile yönetici birim tarafından yapılır (Stumberger ve ark. 2008, Wang ve ark. 2021). Kaynak akımı kontrolünde, akımın ölçülerek, kontrolöre geri bildirim yapılması gerekir. Akım, kaynak transformatöründe sekonderden veya primerden ölçülebilir. Primerden yapılan ölçümlerin doğruluğu daha düşük olduğundan, ölçümün sekonderden yapılması tercih edilir (Duan ve ark. 2014). Rogowski bobini (RB), geniş ölçüm aralığı ve manyetik doygunluğa ulaşmaması nedeniyle, OFDA-DNK cihazlarında üretilen yüksek akımların ölçümlerine uygun olan tek akım sensörüdür (Liu ve ark. 2011, Xia ve ark. 2015). Sekonderden akım bilgisi alındığında, kaynak akımının kontrolü, Oransal-İntegral (PI), histerezis, bulanık mantık gibi birçok farklı yöntemle oluşturulabilir. Tercih edilen yöntemin kontrol algoritması oluşturularak akım kontrolü yapılabilir (Cernelic ve ark. 2017).

Yapısal olarak RB, hassas bir örnekleme direnci ve hava bosluklu bir çekirdek üzerine sarılmış bobin tellerinden oluşur (Zhang ve ark. 2012). Çalışma prensibini, Ampere ve Faraday'ın elektromanyetik indüksiyon yasaları oluşturur. Çekirdeği, ferromanyetik olmadığı için doğrusal olarak akım ölçümü yapabilir (Ray ve Hewson 2000). Faraday yasasına göre, RB çıkışı ölçülen akımın türeviyle orantılı olduğundan, akım geri bildiriminin sağlanabilmesi için, uygun bir integratör devrenin kullanılması gerekir. Her integratör devre OFDA-DNK sistemlerine uygulanamaz. OFDA-DNK kaynak akımının türevi düzensizdir. Gürültü, harmonik gibi yüksek frekans bileşenleri taşıyabilir. Bu tür yüksek frekanslı düzensiz sinyallerde, yüksek örnekleme hızına ve yüksek çözünürlüğe sahip gelişmiş sayısal integratörler, ASD için belirtilen gereksinimlerin karşılanmasını zorlaştırır. Bu durum, sayısal interatör kullanımı için kısıtlayıcıdır. Analog integratör kullanımında ise integratörün hızı OFDA-DNK sistemin hızından (1000 Hz) yavaş kalırsa, akım geri bildirim gecikmelerine sebep olur. Bu durumda, sistemde performans düşüşü meydana gelir (Xia ve ark. 2015). Bir diğer konu, integratörden geri bildirim alınan çıkışın, mikroişlemcinin analog sayısal dönüştürücü (ASD) çalışma aralığına uygun olmasıdır. Örneğin; LaunchXL-F28069M geliştirme cihazının 12-bit çözünürlüğe

sahip ASD girişinin çalışma aralığı 0-3,3 V olarak belirtilmiştir (Anonim 2019b). Bu aralığın dışına çıkıldığında donanımda hasar oluşabilir. Dolayısıyla, analog integratör her koşulda bu sınırlarda çıkış üretmelidir. Bu durumu sağlamak için, integratörün çıkışı, doğrusal ilişki korunarak ASD çalışma aralığında ölçeklenmelidir.

DNK sistemlerinde, kaynak akımı kontrolü için farklı geri besleme stratejileri de geliştirilmiştir. Sabit akım modu (SAM), sabit gerilim modu, sabit güç modu (SGM) bu stratejilerden bazılarıdır. Ancak en yaygın olarak SAM ve SGM stratejileri kullanılmaktadır. SAM, sistemdeki akım değişimlerini dikkate alarak, kaynak akımının sabit tutulmasını sağlar. SGM ise akım ve gerilim değişimlerini takip eder ve kaynak gücünü sabit tutar. Zhou ve arkadaşları (2015), SAM ve SGM'yi bir OFDA-DNK sisteminde uygulamıştır. Çalışma mantıkları benzer olduğundan, elde edilen sonuçları, AA-DNK için de değerlendirmişlerdir. Deneysel sonuçlarından, SAM yönteminin SGM'ye göre daha iyi performansa sahip olduğunu belirlemişlerdir. Ayrıca, yaptıkları analizlerde SAM'ın daha güvenilir ve kararlı olduğu sonucuna varmışlardır.

Literatürde evirici temelli kaynak akım kontrolü konusunda farklı birçok çalışma mevcuttur. Lee ve Yu (2017), OFDA-DNK sistemlerinde SAM kontrolü yapabilen bir evirici üzerinde çalışarak, bulanık PI yönteminin kullanıldığı verimli bir denetleyici geliştirmiştir. Çalışmada, kaynak akımının kontrolünde, 1 kHz DGM sinyali üretebilen 32-bit TMS320F2812 mikroişlemcisi kullanılmıştır. OF kaynak transformatöründen kaynak akımının ölçümünde bir toroidal bobin ve integratör devre kullanılmıştır. Toroidal bobinden gelen akımın türeviyle orantılı sinyal, integratör işlemi uygulanarak, mikroişlemcinin ASD devresi ile sayısal bir akım verisine dönüştürülmüştür. Ayarlanan ve optimize edilen kontrolör tasarımı, OFDA-DNK sistemlerinde bir evirici kontrolör geliştirmek için referans niteliğindedir. Duan ve arkadaşları (2015), evirici H-köprüsünde DGM ile kaynak akım kontrolü için ikili kapalı çevrime sahip FPGA tabanlı bir sayısal kontrol sistemi tasarlamıştır. Çalışmada, kaynak transformatörünün primer ve sekonder bobininin akım özelliklerini inceleyerek, akım geri beslemesi her iki bölümden de sağlanmıştır. Deney sonuçlarında yüksek kaynak kalitesi yakalanmıştır. Jabavathi ve Sait (2020) ise kaynak eviricisi için bir DGM sürücü devresi önermiştir. Evirici bölümünde, H-köprü devresi yerine, iki adet IGBT transistörden oluşan yarım köprü devresi

kullanılmıştır. IGBT transistörleri, sürücü ünitesi tarafından DGM tetikleme sinyalleri ile dönüşümlü olarak çalıştırılmıştır. Kontrol kısmı ise PI denetleyici ile oluşturulmuştur.

Kaynak kalitesini arttırmak için, sıkma zamanı, ön ısıtma zamanı, ön ısıtma akımı, yukarı rampa, kaynak zamanı, kaynak akımı, darbe, darbe soğutma, aşağı rampa, son ısıtma zamanı, son ısıtma akımı, bekleme zamanı olarak tanımlanan kaynak parametrelerinin OFDA-DNK sistemine girilmesi gerekmektedir (Dunbar 2008). Literatürde, OFDA-DNK sistemleri için bu kaynak parametrelerinden bazılarına odaklanan çalışmalara rastlanmaktadır. Butler (2019), tezinde "sıkma zamanı, kaynak zamanı, kaynak akımı, bekleme zamanı" parametrelerini kullanmıştır. Sıkma zamanı, nokta kaynak yapılacak iki metal parçanın sıkıştırılması için gereken süredir. Kaynak akımı, iş parçasına ne kadar akım uygulanacağını tanımlarken, kaynak zamanı, bu akımın ne kadar sürede uygulanacağını belirler. Bekleme zamanı, kaynak işlemi sonrasında metaller üzerinde kaynak kuvvetinin kaldırılması için bir süre beklenmesi amacıyla kullanılır. Tezde, sıkma zamanı ile metaller üzerine kaynak kuvvetinin uygulanmasının ardından kaynak akımı uygulanmaktadır. Chen ve arkadaşları (2016), "rampa zamanı" parametresini de kullanmıştır. Rampa zamanı parametresi, kaynak akımına bir yükselme rampası ile yavaşça ulaşılmasını sağlar. Makaledeki yükselme rampası kavramıyla birlikte, kaynak akımı sonrası bir düşüş rampası parametresinin de tanımlanabileceği söylenebilir. Her iki çalışmada da kaynak zamanı tek bir bütün olarak uygulanmıştır. Soomro ve arkadaşları (2021) ise "kaynak sonrası tavlama darbesi" tanımlaması ile, kaynak akımını iki darbe olarak uygulamıştır. Darbelerin arasında geçmesi istenen süreyi ise "soğutma zamanı" parametresi ile belirtmiştir. Buradan kaynak akımının darbeler halinde uygulanabileceği, darbelerin arasında, kaynağın uygulanmadığı bir soğutma zamanının gerekli olabildiği anlaşılmaktadır. Bahsedilen bu kaynak parametrelerinin kontrolü, bir arayüz yazılımı yardımıyla tanımlanmalı ve bir haberleşme protokolüyle OFDA-DNK sistemine aktarılmalıdır. Literatürde, BOS6000 gibi kullanıcı arayüz yazılımlarıyla haberleşerek, kaynak parametreleri ayarlanabilmektedir (Xia ve ark. 2015, Roth ve ark. 2020). Kurulması gereken sistemin fiyatları ise oldukça yüksektir. Bu nedenle, yüksek kaynak kalitesini elde edilebilecek, kullanımı kolay, daha uygun maliyetli alternatif bir tasarıma ihtiyaç vardır.

Bu tez çalışmasında temel amaç; bir OFDA-DNK sistem için kaynak arayüzüyle kontrol edilen evirici tasarlamak ve donanımsal olarak gerçeklemektir. Bu amaç doğrultusunda, ilk olarak tüm OFDA-DNK sisteminin bileşenleri tasarımda bir araya getirilmiştir. Eviriciyle birlikte kullanılacak OFDA transformatör, RB, esnek bakır bara gibi çevre birimleri belirlenmiştir. Ardından, OF eviricinin kontrol ve güç devreleri tasarlanmıştır. Güç devresinde, giriş doğrultucusu, H-köprü ve DA bara filtre devresi bölümleri oluşturulmuştur. Kontrol devresinde ise giriş doğrultucusunu tetikleme, H-köprü sürücü ve geri besleme gerilimini okuma devreleri tasarlanmıştır. Tasarlanan tüm devrelerin PCB kartları baştırılmış ve malzemeleri tedarik edilmiştir. PCB malzemelerinin montajı tamamlandığında, güç elektroniği elemanları, muhafaza kutusu ve bara bağlantı parçaları bir araya getirilerek evirici gerçekleştirilmiştir. Kontrol devresinde eviriciyi yöneten birim olarak LaunchXL-F28069M geliştirme kiti kullanılmıştır. Mikroişlemcinin C/C++ tabanlı kaynak kontrol programı oluşturulmuştur. Eviricinin bilgisayar üzerinden haberleşeceği Python tabanlı kaynak kontrol arayüzü tasarlanmıştır. Evirici ve kaynak kontrol arayüzü arasında seri haberleşme üzerinden parametre iletimi sağlanmıştır. Eviricinin başarımını test etmek için, tasarımda bir araya getirilen OFDA-DNK sisteminin deney düzeneği oluşturulmuştur. Deney düzeneğinde kapalı çevrim akım kontrolü sağlanarak, OFDA-DNK evirici test edilmiştir. Elde edilen deneysel sonuçlar, eviricinin ve kaynak kontrol arayüzünün bir OFDA-DNK sistemi içerisinde ara birim olarak kullanılabileceğini göstermiştir.

2. KURAMSAL TEMELLER ve KAYNAK ARAŞTIRMASI

2.1. Direnç Kaynağı

DK, iş parçalarına uygulanan basınç ve elektrik akımına karşı, parçaların gösterdiği direnç sonucu oluşan ısı ile birleşmenin sağlandığı kaynak işlemleri olarak tarif edilebilir. Başlangıçta, DK sisteminde bulunan elektrotlar birbirine doğru hareket ettirilerek, parçaları bir kaynak kuvvetiyle sıkıştırır. Kaynak kuvvetinin uygulanması sırasında parçaların üzerinden kaynak akımı akıtılır. Uygulanan akım sonlandırıldığında ise kaynak kuvveti kaldırılır ve elektrotlar açılır (Podržaj ve ark. 2008). Şekil 2.1'de DK işlemleri sıralı olarak verilmiştir.



Şekil 2.1. Direnç kaynağı işlem adımları

Kaynak kuvveti, elektrotlara çoğunlukla pnömatik silindirler veya servo mekanizmalarla iletilir. DK işleminde iş parçası olarak iki veya daha fazla metal seçilebilir. Elektrotlar üzerinden metal parçalara akıtılan elektrik akımı ise sisteme harici olarak enerji sağlayan bir elektriksel yapı tarafından oluşturulur. Elektrik akımı, parçaların ve temas yüzeylerinin üzerinden akarken, kaynak bölgesinde Joule yasası gereği ısı oluşur (Zhou ve Yao 2017). Joule yasasına göre, açığa çıkan ısı enerjisi (*E*) Denklem 2.1'de gösterilmiştir.

$$E = \int_{T_1}^{T_2} I^2(t) R(t) dt$$
 (2.1)

Burada T_1 , T_2 sırasıyla kaynağın başlangıç ve bitiş süresini, *I* kaynak akımını, *R* kaynak bölgesindeki direnci temsil eder. Açığa çıkan ısı sonucu parçalarda eriyen bölgeler, uygulanan basınç ile birbiriyle bütünleşir. Basıncın uygulanma süresi, bir diğer deyişle sıkıştırma süresi, kaynak zamanı ve kaynak sonrası bekleme zamanı olarak iki bölüme ayrılır. Kaynak zamanında basıncın uygulanması ile kaynak akımının geçişi sağlanır. Bu süre, parçaların DK gereksinimlerine uygun seçilmelidir. Kaynak zamanı çok uzun olursa, parça yanar, çok kısa olursa, parçalar arasında yeterli birleşme sağlanamaz. Kaynak sonrası bekleme zamanı, kaynak tamamlanıp akım akışı kesildikten sonra, bir süre daha parçalar üzerine basıncın uygulandığı süredir. Bu sürede, parçalar sıkıştırılarak soğur ve katılaşır. Dolayısıyla, DK uygulamalarının temelini, ısı, basınç ve sıkıştırma süresi parametrelerinin oluşturduğu söylenebilir. Joule yasasına göre, kaynak akımıyla birlikte, üretilen ısı enerjisini belirleyen bir diğer etken ise parçaların direncidir. İş parçalarının her birinin öz direnci (ρ) Denklem 2.2'de ifade edilmiştir.

$$\rho = R \, \frac{A}{\ell} \tag{2.2}$$

Denklemden de görüldüğü üzere ρ , parçaların enine kesit alanıyla (*A*) doğru, parçaların uzunluğuyla (ℓ) ters orantılıdır (Zammar ve ark. 2015).

DK uygulamalarında, kaynatılacak parçanın türüne, yapısına, şekline, mukavemet gereksinimlerine göre bağlantı türleri ve birleşim yerleri farklılık gösterebilir (Jenney ve O'Brien 2001). Bu bağlantı türleri Şekil 2.2'de sunulmuştur.



Şekil 2.2. Direnç kaynağında kullanılan bağlantı türleri

Kaynaklı bağlantılarda, mukavemet ve performans hedeflerini karşılayabilmek için, DK yöntemleri bazı alt bölümlere ayrılarak özelleşmiştir. Bu alt bölümler; DDK, DAK, DPK ve DNK'dır (Jenney ve O'Brien 2001).

DDK, disk şeklinde elektrotlara sahip kaynak makinaları tarafından uygulanır. İşlem adımları Şekil 2.3'te gösterilmiştir. Başlangıçta elektrotlar, kaynak yapılacak metal parçaların üzerine bir kaynak kuvveti ile baskı uygular. Ardından, disk elektrotlar dönerek ilerler ve parçaların üzerinden kaynak akımı akıtır. Böylece metaller, DDK oluşturularak disk elektrotların arasından geçirilir (Anonim 2014). Kaynak bölgesi, sıralı olarak uygulanan noktasal kaynak bölgelerinin birleşiminden oluşur. DDK, sızdırmazlık istenen metal sac levhaların birleştirilmesi için uygun bir çözüm oluşturur.



Şekil 2.3. Direnç dikiş kaynağı işlem adımları

DAK yöntemi, parçaları alın yüzeylerinden kaynatmak için özelleştirilmiştir. Şekil 2.4'te verilen uygulama sırasında, önce iki parça birbirine mesafeli olarak elektrotlar arasına yerleştirilir. Ardından sistemde bulunan sıkıcılar parçayı elektrotlar üzerinde sıkıştırır. Sıkıştırılan parçaların bir kaynak kuvvetiyle teması sağlanır ve kaynak işlemi başlatılır. Parçaların temas yüzeylerinde oluşan ısıyla, metaller erir ve birleşme işlemi başlar. Bu sırada kaynak kuvveti uygulanmaya devam eder ve parçalar birbirine yığılır. Parçalar, akım uygulanması tamamlandıktan bir süre daha baskı altında tutulabilir. Böylece

metallerin kaynadığı pozisyonda soğumasına olanak tanınır. Süreç tamamlandığında sıkıcılar açılarak elektrotlar başlangıç konumlarına döner (Anonim 2014).



Şekil 2.4. Direnç alın kaynağı işlem adımları

DPK ve DNK genel olarak benzer yapılara sahiptir. DPK yöntemini özelleştiren en temel unsur, kaynatılan bölgede projeksiyon adı verilen çıkıntının varlığıdır. Parça üzerinde bulunan projeksiyonlar temas yüzeyini en aza indirir. Kaynak sırasında akım, bu küçük temas yüzeyinden yoğun olarak akar. Böylece, normalde daha yüksek akım ve kaynak kuvveti gerektiren somun, cıvata gibi parçalarda daha az akım ve kuvvet ile aynı kaynak kalitesi sağlanmış olur. Şekil 2.5'te gösterilen DPK işlem sırasında, iş parçalarının elektrotların arasına yerleştirilmesinin ardından, elektrotlar bir kaynak kuvvetiyle kapanır. Kaynak akımının uygulanmasıyla birlikte, projeksiyon kabarcıklarının oluşturduğu temas yüzeyinde ısı oluşur ve projeksiyonlar çöker. Çökme olayının ardından temas yüzeyi artsa da ilk temas alanı projeksiyonlar üzerindedir. Bu durum kaynak bölgesindeki akım yoğunluğunu etkiler. Kaynak akımı çok uzun süre uygulandığında, akım yoğunluğu yüksek bölgeler erir. Erime sonucunda, bölgesel deformasyonlar ve kaynak problemleri meydana gelir. Bu nedenle, kaynak zamanının mümkün olduğunca kısa tutulması gereklidir. Kaynak tamamlandığında, parça bir süre daha baskı altında bekletilerek soğumasına zaman tanınabilir. Ardından kaynak kuvveti kaldırılarak elektrotlar açılır (Ha ve ark. 2019).



Şekil 2.5. Direnç projeksiyon kaynağı işlem adımları

DPK sistemlerinde parçanın gereksinimlerine göre çeşitli elektrot yapıları oluşturulabilir. DPK ve DNK sistemleri, ortak kaynak parametrelerine sahiptir. Buna rağmen, DPK'da projeksiyonların kullanımı nedeniyle parametre ayar yöntemleri farklıdır. DNK'da daha uzun süreli düşük akımlar ayarlanırken, DPK'da daha kısa süreli yüksek akım uygulama eğilimi söz konusudur.

2.2. Direnç Nokta Kaynağı

Endüstride bir otomobil veya panel radyatör binlerce nokta kaynağından oluşur. DNK, otomatikleştirilebilir, pratik yapısı sayesinde, bu tür metal plakalardan oluşan ürünlerin eklemlerini birleştiren seri üretim tesisleri için temel yöntem olarak karşımıza çıkar (Dejans ve ark. 2021). DNK, düşük gerilimli yüksek elektrik akımı kullanır. Genellikle bindirme bağlantıları için uygulanır. Sac levhaların kaynatılacak temas yüzeyleri elektrotların yüzeyleri arasına merkezlenerek yerleştirilir ve süreç başlatılır. DNK çevrimi için örnek bir grafik Şekil 2.6'da verilmiştir (Deepati ve ark. 2021). DNK uygulanacak parçalarda DPK'daki gibi projeksiyon kabarcıkları bulunmaz. Fakat uygulama adımları DPK ile benzer şekilde ilerler.



Direnç nokta kaynak çevrim süresi

Şekil 2.6. Nokta kaynak çevriminde örnek kuvvet ve akım

İş parçaları yerleştirildiğinde, kaynak kuvveti uygulanarak elektrotlar arasında sıkıştırılır. Sisteme enerji sağlayan elektriksel yapı tarafından üretilen kaynak akımı, parçaların üzerinden akıtılır. Temas yüzeyinde oluşan direnç sonucu, Joule yasası doğrultusunda ısı üretilir. Isı üreyen bölge eriyerek nokta benzeri bir bölgede birleşme sağlanır. Bu birleşme bölgesi, kaynak gözü olarak da adlandırılır. Kaynak tamamlandığında, ihtiyaç duyuluyorsa, parçalar bir süre daha baskı altında bekletilir. Son olarak, kaynak kuvveti kaldırılarak elektrotlar açılır. Açılma sırasında parçaların elektrotlara yapışmasını önlemek ve elektrotların daha hızlı soğumasını sağlamak için, Şekil 2.7'de örneği verilen su veya hava soğutmalı elektrotlar kullanılır (Zhao ve ark. 2021).



Şekil 2.7. Direnç nokta kaynağı uygulama şeması

DNK elektrotlarında malzeme olarak, yüksek elektrik iletkenliği nedeniyle, bakır alaşımlar veya bakır ve tungsten bazlı metaller seçilir. Elektrotların ucu düz veya kubbe

şeklinde olabilir. Uç kısımdaki bu farklılık, elektrotlar ve parça arasındaki temas yüzeyini etkileyerek akım yoğunluğunu ve üretilen ısı miktarını değiştirir. Yoğun ısı ve basınç gerektiren ağır hizmet koşullarında ucu kubbe tipi elektrotlar seçilir (Pouranvari 2017, Deepati ve ark. 2021).

DNK sistemlerinde, kaynak akımının üretimi için farklı yöntemler kullanan çeşitli elektriksel yapılar oluşturulmuştur. Bu yapılardan ikisi, AA ve OFDA güç kaynaklarıdır (Zhou ve Yao 2017). DNK sistemleri, kullanılan güç kaynağına göre AA-DNK ve OFDA-DNK olarak iki gruba ayrılır.

AA-DNK sistemlerinde kaynak akımını kontrol eden güç kaynağı, silisyum kontrollü doğrultucu (SCR) olarak bilinen, ters paralel bağlı iki adet tristörden oluşur. Sisteme tek fazlı sinüzoidal şebeke gerilimi uygulanır. Sistem ayrıca bir kaynak transformatörü ve bir kaynak yükü içerir. Şekil 2.8'de bir AA-DNK sisteminin elektriksel yapısı verilmiştir (Zhou ve ark. 2015).



Şekil 2.8. AA direnç nokta kaynağının elektriksel yapısı

Devrede, kaynak transformatörünün primer ve sekonder bobininin eşdeğer dirençleri (R_p, R_s) ve endüktif reaktansları (L_p, L_s) kaynak akımını etkiler. Devrede bulunan SCR, bir ateşleme frekansında tetiklenerek, kontrollü bir kaynak çevrimi başlatır. Ateşleme frekansı, AA şebeke geriliminin frekansının iki katıdır. Bunun nedeni, tristörlerin, şebeke geriliminin pozitif yarım periyodunda ve negatif yarım periyodunda bir ateşleme açısında tetiklenmesidir. Bir diğer deyişle, Şekil 2.9 (a)'da gösterildiği gibi şebeke geriliminin pozitif alternansında bir tristör, Şekil 2.9 (b)'deki gibi negatif alternansında diğer tristör iletime geçirilir. İletime geçen tristör, alternansın sıfır geçiş ile tamamlanmasıyla tekrar kesime gider. Yapılan bu kontroldeki amaç, tristörlerin iletime geçtiği ateşleme açısını

ayarlamaktır. Üretilen kontrollü gerilim, bir kaynak transformatörünün primer bobini ile etkileşime geçer. Kaynak transformatörü bir düşürücü transformatördür. Uygulanan yüksek gerilim ve düşük akımı, düşük gerilim ve yüksek akıma dönüştürür. Kaynak transformatörünün dönüştürme oranı doğrultusunda sekonder bobininde kaynak akımı elde edilir. Elde edilen kaynak akımı, DNK elektrotlarına gönderilerek parça üzerinden akım akışı sağlanır. Yük direncinin (R_y), kaynak akımına gösterdiği direnç sonucunda, parçalar ısı üretir ve AA-DNK oluşur (Zhou ve Cai 2014).



Şekil 2.9. AA direnç nokta kaynak sisteminde, a) pozitif alternans iletimi, b) negatif alternans iletimi

AA-DNK sistemlerinde hedeflenen kaynak akımının uygulanabilmesi, kapalı çevrim bir kontrolü gerektirir. Ancak sistem doğrusal olmayan ve zamanla değişen bir sistemdir. Sabit akım kontrolünün sağlanabilmesi ve SCR'lerin hangi ateşleme açısında tetiklenmesi gerektiğinin belirlenebilmesi için literatürde çalışmalar yapılmıştır (Zhou ve Cai 2012, Zhou ve Cai 2014, Zhou ve ark. 2015). Bu çalışmalarda, Baldwin ve arkadaşları (2005) tarafından benimsenen, kaynak transformatörünü devre dışı bırakan ve sekonder bobinindeki bileşenleri primer bobinine aktaran eşdeğer bir devre modeli kullanılmıştır. Şekil 2.10'da verilen eşdeğer devre modelinde, şebeke geriliminin ve akımının etkin değeri (U_b , I_b), devrenin eşdeğer endüktansı ($L_{eş}$) üzerinden, eşdeğer dirence ($R_{eş}$) uygulanmıştır.



Şekil 2.10. AA direnç nokta kaynak sisteminin eşdeğer devresi

Tristörler iletime geçtiğinde, akımın şebeke geriliminin fazına göre sistemin faz farkı (φ) kadar gecikmeyle akacağını değerlendiren çalışmalar, kaynak akımını iki farklı bileşen olarak incelemiştir. Buna göre, akımın kuvvet bileşeni, (i_1), SCR iletim yönünde sinüzoidal formda bir bileşendir. Serbest bileşen (i_2) ise iletim yönüne ters yönde, üstel formda bir bileşendir. Kaynak sırasında, sistemde paralel ve ters bağlı tristörler, şebeke geriliminin uygun alternansında, sıralı olarak bir ateşleme açısında (α) tetiklenir. α , kaynak akımının miktarını ayarlayan açıdır. Tetiklenen açıda SCR iletime geçer. İletilen gerilimden φ kadar gecikmeyle, SCR'de akım akışı başlar. İletim yönünde aktarılan i_1 , ters yöndeki i_2 tarafından düşürülür. İki bileşenin etkisinde oluşan akım, kaynak işleminin etkili olduğu süreyi belirten bir iletim açısı (θ) kadar sürede iletilir. Uygulanan gerilimin sıfır geçişinde SCR kesime gider. Kesime gidildiğinde, yine φ açısı kadar gecikmeyle kaynak akımı kesilir. AA-DNK sistemlerinde kaynak akımı üretiminin dalga formları Şekil 2.11'de verilmiştir (Zhou ve Cai 2012, Zhou ve Cai 2014, Zhou ve ark. 2015).



Şekil 2.11. AA direnç nokta kaynak sisteminde akım dalga formları

AA-DNK sistemleri basit yapıdadır, düşük maliyetlidir ve birçok kaynak uygulaması için uygun bir çözüm olabilir. Öte yandan, çalışma frekansının şebeke frekansına eşit, genelde 50 Hz olması nedeniyle, kaynak akımının tepe değerleri büyüktür. Bu durum, akımın etkin değeri açısından kaynak sırasında önemli ölçüde dalgalanmalara neden olur (Zhou ve Li 2020). Günümüzde ise kaynak akımında daha hassas değerlerin hedeflenmesi, kaynak verimliliğinin arttırılması, güç kayıplarının azaltılması gibi talepler söz konusudur. AA-DNK sistemlerinin bu talepleri karşılayamaması sonucunda OFDA-DNK sistemleri yaygınlaşmıştır (Stepien ve ark. 2019).

2.3. Orta Frekanslı Doğru Akım Direnç Nokta Kaynağı

OFDA-DNK sistemleri, üç faz besleme gerilimine AA/DA dönüşümü yapan bir giriş doğrultucusu, DA gerilimde bulunan yüksek frekans bileşenlerini sönümleyebilen bir filtre devresi, doğrultulan DA gerilim için besleme geriliminden daha yüksek frekansta DA/AA dönüşümü yapan bir dönüştürücü ve çıkışında tam dalga doğrultucuya sahip bir OFDA kaynak transformatöründen oluşur. Sistem tarafından üretilen, bir DA seviyenin üzerine bindirilen 2000 Hz frekanslı dalgalanmalar içeren kaynak akımı, DNK yüküne uygulanır. Şekil 2.12'de temsili bir OFDA-DNK sisteminin blok şeması gösterilmiştir (Giaccone ve ark. 2020).



Şekil 2.12. OFDA direnç nokta kaynak sisteminin blok şeması

Sistemdeki giriş doğrultucusu, uygulanan AA şebeke geriliminin üç fazını (u_R , u_S , u_T) DA bara gerilimine (U_{DA}) dönüştürür. Doğrultulan gerilim, bir filtre devresi ile iyileştirilebilir. U_{DA} , DA/AA dönüştürücüye iletilir. Burada dönüştürücü, 4 adet IGBT transistörü (S_1 , S_2 , S_3 , S_4) ve karşılığında 4 adet ters paralel diyot (D_1 , D_2 , D_3 , D_4) bulunan bir H-köprü eviricisidir. Eviricide, IGBT transistörlerin DGM yöntemiyle ikili gruplar halinde açılıp kapanmasının sonucunda, U_{DA} , OF (1000 Hz) kare dalga formuna çevrilir. Üretilen çıkış gerilimi (U_{OF}), kaynak transformatörünün giriş gerilimi olarak primer bobinine iletilir. Kaynak transformatörü, bir düşürücü transformatördür. Düşük akımlı yüksek gerilimi, dönüştürme oranında, düşük gerilimli yüksek akıma çevirir. Sekonder bölümünde üretilen OF, kare dalga formundaki yüksek akım, transformatörün iki sekonder bobinine bağlı, iki diyottan (D_5 , D_6) oluşan tam dalga doğrultucuda doğrultulur. Doğrultucu çıkışında OFDA kaynak akımı üretilir (Stumberger ve ark. 2008). Şekil 2.13'te bir OFDA-DNK sisteminin eşdeğer devresi verilmiştir (Stumberger ve ark. 2008, Wang ve ark. 2021).



Şekil 2.13. OFDA direnç nokta kaynak sisteminin elektriksel yapısı

Kaynak yükünün endüktansı (L_y) ve R_y üzerinden akan *i*'ye karşı üretilen ısı sonucunda OFDA-DNK elde edilir. Eşdeğer devredeki değişkenlerle birlikte, manyetik alan şiddeti (H), vakum geçirgenliği (μ_0) , transformatörün manyetik histerezis kaybı (i_h) , transformatör demir çekirdeğinin kesit alanı (S_d) , manyetik akı yoğunluğu (B), manyetik akı hattının ortalama uzunluğu (l_{ort}) ve hava boşluğu (δ) değerleri de kullanılarak oluşturulan dört denklem ile sistem matematiksel olarak tanımlanmıştır (Wang ve ark. 2021).

$$u = i_{N1}R_1 + L_{k1}\frac{di_{N1}}{dt} + N_1S_d\frac{dB}{dt}$$
(2.3)

$$N_2 S_d \frac{dB}{dt} = -i_{N2} R_2 - L_{k2} \frac{di_{N2}}{dt} - u_{D5}(i_{N2}) - iR_y - L_y \frac{di}{dt}$$
(2.4)

$$N_3 S_d \frac{dB}{dt} = i_{N3} R_3 - L_{k3} \frac{di_{N3}}{dt} + u_{D6}(i_{N3}) + iR_y + L_y \frac{di}{dt}$$
(2.5)

$$N_1 i_{N1} + N_2 i_{N2} - N_3 i_{N3} = H(B) l_{ort} + \frac{B}{\mu_0} 2\delta + \frac{N_1^2 S_d}{R_d} \frac{dB}{dt} + i_h$$
(2.6)

Sistemde, kaynak transformatörünün primer ve sekonder bölümlerinin manyetik alan dengesi, Denklem 2.6 ile tanımlanır. Kaynak akımı, kaynak transformatörünün demir çekirdek kayıpları (R_d), primer ve sekonder bobininin sarım sayıları (N_1 , N_2 , N_3), kaçak endüktansları (L_{k1} , L_{k2} , L_{k3}), dirençleri (R_1 , R_2 , R_3) ve bobinlerine karşılık gelen akımlar (i_{N1} , i_{N2} , i_{N3}) tarafından etkilenir. Öte yandan, kaynak transformatörünün neredeyse aynı yapıdaki iki sekonder bobinine karşılık gelen Denklem 2.4 ve 2.5 için benzerlik söz konusudur. Bu iki denklemden, i, sekonder bobinlerinden akan akımların toplamı olarak belirlenir (Wang ve ark. 2021).

AA-DNK ve OFDA-DNK çalışmalarında, uygulanan akımın etkin değeri dikkate alınır. Kaynak sırasında akımın etkin değeri ile tepe değerleri arasındaki farkın artması, elektrotlarda ve iş parçasında kaynak problemlerine neden olabilir. AA-DNK sistemlerinde kaynak akımının frekansı, şebeke frekansına eşittir ve akım sadece şebeke geriliminin yarım periyotlarında ayarlanabilir. Kaynak akımı, transformatörün manyetik doygunluğa gitmemesi şartıyla, yaklaşık 10 ms'lik zaman dilimlerinde güncellenir. Frekansın düşük olması sonucunda, tepe değerleri ile etkin değeri arasındaki fark oldukça yüksektir. OFDA-DNK sistemi, şebekenin üç fazından dengeli akım çeker. Giriş doğrultucusunun ardından kullanılan filtre kondansatörleri, gerilim dalgalanmalarını sönümler. Sistemin frekansı 1000 Hz olduğundan, hem daha küçük boyutlu kaynak transformatörü kullanılabilir hem de kaynak akımında daha hızlı ayar yapılabilir. Bu faktörler, akımın tepe değerlerini düşürür. OFDA-DNK akımının tepe değeri ile etkin değeri arasında önemli bir fark yoktur. AA-DNK ve OFDA-DNK akım grafikleri, Şekil 2.14'te karşılaştırılmıştır (Nagasathya ve ark. 2013).



Şekil 2.14. AA ve OFDA direnç nokta kaynak akımının dalga formları

Standart olarak OFDA-DNK sistemleri üç fazlı AA hat gerilimiyle beslenir. Hat gerilimi giriş doğrultucusuna iletilir. Doğrultucuda üretilen DA bara geriliminin üzerindeki dalgalanmalar bir filtre devresinde giderilir ve DA gerilim eviricinin H-köprüsüne gönderilir. Sisteme uygulanan üç fazlı AA gerilimi DA gerilime dönüştüren giriş doğrultucusu, bir üç fazlı köprü doğrultucusudur (Anonim 2014).

2.3.1. Üç Fazlı Köprü Doğrultucu

Üç fazlı köprü doğrultucular, üç fazlı tam dalga doğrultma işleminde kullanılır. Kontrolsüz, yarı kontrollü ve tam kontrollü olarak üç gruba ayrılır (Rashid 2001).

Üç fazlı kontrolsüz köprü doğrultucular, diyotlu (D_{d1} , D_{d2} , D_{d3} , D_{d4} , D_{d5} , D_{d6}) doğrultuculardır. Dışarıdan herhangi bir kontrol komutu uygulanmaz. İkili olarak seri bağlanmış üç diyot grubunun paralel bağlantısından oluşur. Bu üç diyot grubunun seri bağlantı noktalarına, karşılık gelen AA faz gerilimleri uygulanır. Şekil 2.15'te üç fazlı kontrolsüz köprü doğrultucunun işlem adımları verilmiştir. Diyotlar, $2\pi/3$ iletim açısıyla devreye girmektedir ve iletim sırasına göre isimlendirilmiştir (Rashid 2001).



Şekil 2.15. Üç fazlı kontrolsüz köprü doğrultucunun işlem adımları

Şebeke geriliminin fazları, üç fazlı köprü doğrultucuya genellikle yıldız (Y) bağlantı üzerinden gönderilir. Bağlantı Y olduğunda, üçgen (Δ) bağlantıya göre doğrultulan gerilim $\sqrt{3}$ kat yüksektir. Şebeke gerilimini sağlayan besleme transformatörünün sekonder sargılarındaki akımla, yüke uygulanan akım aynıdır. Zıt işaretli iki gerilim elde edebilmek için Y bağlantıda ortak sıfır hattı bulunur (Visintini 2006). Üç fazlı gerilim, Y bağlantı üzerinden uygulandığında, doğrultucuda işlem adımları sıralı olarak sürdürülerek, OFDA sisteminin eviricisi için U_{DA} gerilimi üretilir. Üç fazlı kontrolsüz köprü doğrultucunun gerilim ve akım grafikleri Şekil 2.16'da gösterilmiştir (Rashid 2001).



Şekil 2.16. Üç fazlı kontrolsüz köprü doğrultucuda gerilim ve akım

Üç fazlı kontrolsüz doğrultucuda üretilen U_{DA} geriliminin ortalama ($U_{DA(ort)}$) ve etkin değerinin ($U_{DA(rms)}$), uygulanan U_b ile ilişkisi aşağıdaki denklemlerde verilmiştir (Rashid 2001, Visintini 2006).

$$U_{DA(ort)} = \frac{6}{2\pi} \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} \sqrt{3} U_b \sin(\omega t) dt = \frac{3\sqrt{3}}{\pi} U_b = 1,654 U_b$$
(2.7)

$$U_{DA(rms)} = \sqrt{\frac{9}{\pi} \int_{\frac{\pi}{3}}^{\frac{2\pi}{3}} U_b^2 \sin^2(\omega t) dt} = U_b \sqrt{\frac{3}{2} + \frac{9\sqrt{3}}{4\pi}} = 1,655 U_b$$
(2.8)

Her bir fazdan çekilen akımın etkin değeri ve doğrultucunun bir diyotundan akan akımın etkin değeri, aşağıdaki denklemlerle hesaplanır.

$$I_b = \frac{\sqrt{3}U_b}{R_{ofda}} \sqrt{\frac{2}{\pi}(\frac{\pi}{6} + \frac{\sqrt{3}}{4})} = 0,78 \frac{U_b}{R_{ofda}}$$
(2.9)

$$I_{Dd} = \frac{\sqrt{3}U_b}{R_{ofda}} \sqrt{\frac{1}{\pi} (\frac{\pi}{6} + \frac{\sqrt{3}}{4})} = 0,552 \frac{U_b}{R_{ofda}}$$
(2.10)

Üç fazlı kontrolsüz köprü doğrultucular, diyotlardan oluştuğundan, gerilim veya akım kontrol edilemez. Doğrultucuya dışarıdan bir kontrol sinyali uygulanamaz. Gerilimi veya akımı kontrol edebilmek için, diyotların yerine SCR gibi anahtarlama yapılabilen, kontrol edilebilen cihazların kullanılması gerekir. SCR, uygun α değerinde tetiklenerek, çıkış gerilimini ve akımını kontrol edebilir (Lander 1993).

Üç fazlı yarı kontrollü doğrultucular, tristör ve diyot karışımı bir yapıdan oluşur. Üç fazlı tam kontrollü doğrultucular ise tamamen SCR'lerden oluşur. Her iki doğrultucu grubunda da tetikleme açısı kontrol edilerek DA gerilim ve akım ayarlanabilir. Şekil 2.17'de üç fazlı yarı kontrollü ve tam kontrollü köprü doğrultucu devreleri verilmiştir.



Şekil 2.17. Üç fazlı yarı kontrollü ve tam kontrollü köprü doğrultucu devreleri

Üç fazlı yarı kontrollü doğrultucular, üç tristör ve üç diyottan oluşur. Pozitif DA gerilim ve akım üretir. Rejeneratif dönüştürücü değildir. Uygulanan üç faz gerilimin sıfır geçişleri takip edilerek, pozitif yarım periyotlarda, tristörler uygun bir α değerinde sırayla tetiklenir. Tetikleme işlemi her $2\pi/3$ 'te bir tekrarlanır. Negatif yarım periyotlar,
tetikleme kontrolü olmadan, diyotlar üzerinden iletilir (Lazim 2019). Üç fazlı yarı kontrollü doğrultucular, çift yönlü dönüştürücü kullanımının gerekli olmadığı uygulamalarda, dönüştürücü devresini ve kontrolünü sadeleştirmek için kullanılır. Şekil 2.18'de üç fazlı yarı kontrollü köprü doğrultucunun $\alpha < 60^{\circ}$ için gerilim ve akım grafikleri verilmiştir (Rashid 2001).



Şekil 2.18. Üç fazlı yarı kontrollü köprü doğrultucuda α<60° için gerilim ve akım

Grafikte D_{t1} , $\pi/6 + \alpha$ ile $5\pi/6 + \alpha$ aralığında iletimdedir. Bu sırada, D_{d2} , $\pi/2$ ile $7\pi/6$ aralığında iletime geçmektedir. İletim, α 'nın 60°'den küçük değerlerinde, üç fazlı kontrolsüz doğrultucudaki sırayla devam eder. Sıralama, 60°'den büyük değerlerde ise farklılaşır. Bu durumda D_{t1} , $\pi/6 + \alpha$ 'da iletime geçerken, artık $5\pi/6 + \alpha$ 'da kesilmez, $7\pi/6 + \alpha$ 'ya kadar iletimde kalır. Çalışma aralığı değişmeyen D_{d2} , $\pi/2$ ile $7\pi/6$ aralığında iletimdedir. Böylece D_{t1} , sıralamada bir sonra iletime geçen D_{d2} 'nin zaman diliminde tetiklenir. Sürecin tamamı değerlendirildiğinde, tristörler, yalnızca diyotların iletimde olduğu zaman diliminde iletimdedir. Şekil 2.19'da üç fazlı yarı kontrollü köprü doğrultucunun $\alpha > 60^{\circ}$ için gerilim ve akım grafikleri verilmiştir (Lazim 2019).



Şekil 2.19. Üç fazlı yarı kontrollü köprü doğrultucuda α>60° için gerilim ve akım

Üç fazlı kontrolsüz köprü doğrultucuda tristör, sıralamada bir sonraki diyotun iletime geçişinden daha geç tetiklenirse, U_{DA} grafiğinde süreksizlik başlar. Tüm bu sonuçlar dikkate alınarak, sistemi α durumları için değerlendirmek gerekir. Uygulanan u_R , u_S ve u_T , sistemin nötr hattına göre Denklem 2.11'teki gibi ifade edilebilir.

$$\begin{aligned} u_{R} &= U_{m} \sin(\omega t) \\ u_{S} &= U_{m} \sin\left(\omega t - \frac{2\pi}{3}\right) \\ u_{T} &= U_{m} \sin\left(\omega t - \frac{4\pi}{3}\right) \end{aligned}$$
 (2.11)

Doğrultucuda tetikleme 60°'den erken yapılıyorsa, $\pi/6 + \alpha$ ile $5\pi/6 + \alpha$ aralığında U_{DA} grafiğini u_{RS} ve u_{RT} grafiklerinin birleşimi oluşturur. Tetikleme 60°'den geç yapılıyorsa, $\pi/6 + \alpha$ ile $7\pi/6 + \alpha$ aralığında U_{DA} grafiğini u_{RT} grafiği oluşturur. Bu ayrımı yapabilmek için Denklem 2.12'deki ifadeler kullanılır.

$$u_{RS} = \sqrt{3} U_m \sin\left(\omega t + \frac{\pi}{6}\right)$$

$$u_{RT} = \sqrt{3} U_m \sin\left(\omega t - \frac{\pi}{6}\right)$$
(2.12)

Tetikleme 60°'den önce yapıldığında, üretilen U_{DA} geriliminin etkin değerine ve I_{DA} akımına ilişkin bağıntılar, Denklem 2.13-2.15'te verilmiştir.

$$U_{DA} = \frac{3}{2\pi} \int_{\frac{\pi}{6} + \alpha}^{\frac{\pi}{2}} \sqrt{3} U_m \sin\left(\omega t + \frac{\pi}{6}\right) d\omega t + \int_{\frac{\pi}{2}}^{\frac{5\pi}{6} + \alpha} \sqrt{3} U_m \sin\left(\omega t - \frac{\pi}{6}\right) d\omega t = \frac{3\sqrt{3} U_m}{2\pi} (1 + \cos\alpha)$$
(2.13)

$$U_{DA(rms)} = \sqrt{\left[\frac{3}{2\pi} \int_{\frac{\pi}{6}+\alpha}^{\frac{\pi}{2}} (u_{RS})^2 d\omega t + \int_{\frac{\pi}{2}}^{\frac{5\pi}{6}+\alpha} (u_{RT})^2 d\omega t\right]} = \frac{3U_m}{2} \sqrt{\frac{2}{3} + \frac{\sqrt{3}(\cos\alpha)^2}{\pi}}$$
(2.14)

$$I_{DA} = \frac{U_{DA}}{R_{ofda}} = \frac{3\sqrt{3} U_m}{2\pi R_{ofda}} (1 + \cos\alpha)$$
(2.15)

Tetikleme 60°'den sonra yapıldığında, üretilen U_{DA} geriliminin etkin değerinin ve I_{DA} akımının formülleri Denklem 2.16-2.18'de verilmiştir. Denklemlerde U_{DA} ve I_{DA} aynı kalmasına rağmen $U_{DA(rms)}$ değişmiştir.

$$U_{DA} = \frac{3}{2\pi} \int_{\frac{\pi}{6} + \alpha}^{\frac{7\pi}{6}} \sqrt{3} U_m \sin\left(\omega t - \frac{\pi}{6}\right) d\omega t = \frac{3\sqrt{3} U_m}{2\pi} (1 + \cos\alpha)$$
(2.16)

$$U_{DA(rms)} = \sqrt{\frac{3}{2\pi} \int_{\frac{\pi}{6} + \alpha}^{\frac{7\pi}{6}} (\sqrt{3} U_m \sin\left(\omega t - \frac{\pi}{6}\right))^2 d\omega t} = \frac{3U_m}{2} \sqrt{1 - \frac{\alpha}{\pi} + \frac{\sin 2\alpha}{2\pi}}$$
(2.17)

$$I_{DA} = \frac{U_{DA}}{R_{ofda}} = \frac{3\sqrt{3} U_m}{2\pi R_{ofda}} (1 + \cos\alpha)$$
(2.18)

Kontrolsüz ve yarı kontrollü doğrultucular, sadece AA kaynaktan DA yüke güç akışına izin verdiklerinden, tek yönlü dönüştürücüler olarak adlandırılır. Tam kontrollü doğrultucular ise besleme yönünde ve yük yönünde güç akışı sağlayabilir. Bu yüzden, çift yönlü dönüştürücü olarak tanımlanır (Lander 1993).

Üç fazlı tam kontrollü köprü doğrultucular, altı adet tristörden oluşur. Rejeneratif dönüştürücüdür, her iki yönde güç akışı sağlayabilir. Üç fazlı yarı kontrollü köprü doğrultuculardan daha az filtreleme gereksinimi vardır. Uygulanan üç faz gerilimin sıfır geçişleri takip edilerek, pozitif yarım periyotlarda anot ucu en pozitif, negatif yarım periyotlarda katot ucu en negatif gerilime sahip olan tristör, uygun bir α değerinde tetiklenir. Tristörleri tetikleme işlemi, numaralandırma sırasıyla her $2\pi/3$ 'te bir tekrarlanır (Lazim 2019). Şekil 2.20'de üç fazlı tam kontrollü köprü doğrultucunun gerilim ve akım grafikleri verilmiştir (Rashid 2001, Lazim 2019).



Şekil 2.20. Üç fazlı tam kontrollü köprü doğrultucuda gerilim ve akım

Şekil 2.20'de görüldüğü gibi, D_{t1} , $\pi/6 + \alpha$ ile $5\pi/6 + \alpha$ aralığında iletimdedir. İletime geçtiği anın $\pi/6$ 'lık zaman dilimi sonrasında D_{t2} , $\pi/2 + \alpha$ ile $7\pi/6 + \alpha$ aralığında iletime geçer. Sürecin tamamı değerlendirildiğinde, iletim süreçleri bu sırayla devam eder. Tetikleme 60° ve sonrasında yapılırsa, U_{DA} grafiğinde sıfıra düşmeler ve süreksizlikler başlar. Bu durumda, tam kontrollü köprü doğrultucunun çıkışında endüktif yük bağlıysa, U_{DA} grafiğinin işareti değişir. Bu durumda doğrultucu artık bir ters çevirici olarak çalışır. Çıkışta U_{DA} 'nın negatif olmasını önlemek veya sıfır olduğunda da akımın yüke akmasını sağlamak istendiğinde, devreye paralel bir diyot eklenir (Visintini 2006). Grafiğe göre u_{RS} , u_{ST} ve u_{TR} , Denklem 2.19'da oluşturulmuştur.

$$u_{RS} = \sqrt{3} U_m \sin\left(\omega t + \frac{\pi}{6}\right)$$

$$u_{ST} = \sqrt{3} U_m \sin\left(\omega t - \frac{\pi}{2}\right)$$

$$u_{TR} = \sqrt{3} U_m \sin\left(\omega t - \frac{7\pi}{6}\right)$$
(2.19)

Üç fazlı tam kontrollü köprü doğrultucunun çıkışında üretilen U_{DA} geriliminin, etkin değerinin ve I_{DA} akımının formülleri Denklem 2.20-2.22'deki gibidir.

$$U_{DA} = \frac{3}{\pi} \int_{\frac{\pi}{6} + \alpha}^{\frac{\pi}{2} + \alpha} \sqrt{3} U_m \sin\left(\omega t + \frac{\pi}{6}\right) d\omega t = \frac{3\sqrt{3} U_m}{\pi} \cos\alpha$$
(2.20)

$$U_{DA(rms)} = \sqrt{\frac{3}{\pi} \int_{\frac{\pi}{6} + \alpha}^{\frac{\pi}{2} + \alpha} (\sqrt{3} U_m \sin\left(\omega t + \frac{\pi}{6}\right))^2 d\omega t} = \sqrt{3} U_m \sqrt{\frac{1}{2} + \frac{3\sqrt{3}}{4\pi}} \cos 2\alpha$$
(2.21)

$$I_{DA} = \frac{U_{DA}}{R_{ofda}} = \frac{3\sqrt{3} U_m}{\pi R_{ofda}} \cos\alpha$$
(2.22)

Tam kontrollü köprü doğrultucunun çıkışında rezistif yük bağlıysa, α 'nın 60°'den büyük değerleri U_{DA} grafiğinin işaretini değiştirmez (Visintini 2006). Ancak, grafikteki sıfıra düşen bölgeler ve süreksizlikler, Denklem 2.23-2.25'te gösterildiği gibi değiştirir.

$$U_{DA} = \frac{3}{\pi} \int_{\frac{\pi}{6} + \alpha}^{\pi} \sqrt{3} U_m \sin\left(\omega t + \frac{\pi}{6}\right) d\omega t = \frac{3\sqrt{3} U_m}{\pi} \cos\left(\frac{\pi}{3} + \alpha\right)$$
(2.23)

$$U_{DA(rms)} = \sqrt{\frac{3}{\pi} \int_{\frac{\pi}{6} + \alpha}^{\pi} (\sqrt{3} U_m \sin\left(\omega t + \frac{\pi}{6}\right))^2 d\omega t}$$
(2.24)

$$I_{DA} = \frac{U_{DA}}{R_{ofda}} = \frac{3\sqrt{3} U_m}{\pi R_{ofda}} \cos\left(\frac{\pi}{3} + \alpha\right)$$
(2.25)

Uygulanan şebeke geriliminin fazları, nominal çalışma şartlarında saf sinüs fonksiyonlarından oluşur. Bu fonksiyon, şebekede gerilim sıçraması gibi bozucu etkilerle çarpılır, gürültü, harmonik, geçici durum gibi etkilerle toplanır (Uyar ve ark. 2012). OFDA-DNK sistemine enerji verildiğinde, şebekeden doğrultucuya bir anda gerilim uygulanması, geçici durumda kararsız ve anlık yüksek gerilimin çekilmesine neden olur. Geçici durum sürecinde, üç fazlı köprü doğrultucunun kontrollü olarak düşük bir θ ile iletime geçirilmesi, α açısının yavaşça düşürülerek, θ açısının maksimum değer için arttırılması, bu probleme bir önlem olarak uygulanabilir. Bu süreç yaklaşık 1-2 s sürer. Enerji verildiğinde θ açısına müdahale edebilmek için, yarı kontrollü veya tam kontrollü doğrultucu kullanılmalıdır.

Doğrultucudan eviriciye gönderilen U_{DA} gerilimi pozitif işaretlidir. Gerilimin işaretini değiştiren bir çift yönlü dönüştürücünün kullanımına ihtiyaç duyulmaz. Aksine, yükten şebekeye güç aktarımı, kaynak sırasında şebekeyi olumsuz etkileyebileceğinden, önlenmesi gereken bir durumdur. Daha basit yapısının yanı sıra, tek yönlü güç akışına izin vermesi nedeniyle, üç fazlı yarı kontrollü köprü doğrultucunun tercih edilmesi uygundur. Öte yandan, yarı kontrollü doğrultucularda, tam kontrollü doğrultuculara göre daha fazla filtreleme gerektiğinden, U_{DA} çıkışı bir filtre devresinden geçirilerek iyileştirilmelidir.

2.3.2. Doğru Akım Bara Filtresi

OFDA-DNK sistemlerinde, eviriciye gönderilen U_{DA} geriliminin yapısı, eviriciden sonraki birimleri ve kaynak kalitesini etkiler. Doğrultucunun çıkışında üretilen düşük frekans bileşenleri (v_{DF}) ve H-köprüsünün anahtarlamaları sonucunda oluşan yüksek frekans bileşenleri (Δv), U_{DA} geriliminde dalgalanmalara neden olur. Gerilim dalgalanmalarını yumuşatmak için DA bara kondansatörünün DA gerilim kaynağına Şekil 2.21'deki paralel bağlantısı, yaygın olarak kullanılan yöntemlerden biridir (Vujacic ve ark. 2017).



Şekil 2.21. Doğru akım bara kondansatörü

Vujacic ve arkadaşları (2017), H-köprü eviricisinin anahtarlamasının, U_{DA} üzerinde oluşturduğu etkileri incelemiştir. Evirici, doğrultucudan aldığı U_{DA} gerilimini, bir DGM modülasyon yöntemiyle dönüştürür. H-köprüsünde çapraz olarak eşleştirilen iki IGBT grubu, aralarında φ değeri 180° olarak tetiklenir. IGBT grupları aynı anda tetiklenemez. Anahtarlama periyodunun ($T_{evirici}$) açma süresinde ($t_{açlk}$) açılıp, kapatma süresinde (t_{kapall}) kapanan IGBT grupları, OF kare dalga gerilim çıkışı üretir. Eviricinin ürettiği U_{OF} ile girişine uygulanan U_{DA} gerilimlerinin oranı, modülasyon indeksi (m) olarak adlandırılır. Çalışmaya göre U_{DA} gerilimindeki dalgalanmanın genliği, eviricinin çıkış akımının genliği (I_{OF}) ve φ ile m'nin bir fonksiyonudur.

Yüksek frekans bileşeninin genliği, kullanılan DA bara kondansatörünün değerine göre değişir. Bunun nedeni, bileşenin frekansının kHz değerlerinde olması sonucunda, kapasitif reaktansının DA kaynağın empedansından çok daha küçük olmasıdır. Dalgalanmanın genliği, tepeden tepeye maksimum genliğine veya etkin değerine göre belirlenebilir (Vujacic ve ark. 2017).

Eviricinin $T_{evirici}$ süresinde anahtarlamanın I_{DA} akımında oluşturduğu anlık etkiyle birlikte U_{DA} geriliminde oluşan Δv ve dalgalanmanın tepeden tepeye genliği (Δv_{tt}) Şekil 2.22'de verilmiştir (Vujacic ve ark. 2017).



Şekil 2.22. Eviricide anahtarlamanın giriş akımında oluşturduğu anlık etki ve giriş geriliminde oluşan dalgalanma

Giriş geriliminde oluşan dalgalanmanın genliği, Δv_{tt} 'ye göre, Denklem 2.26 ile elde edilir.

$$\Delta v_{tt} = \frac{1}{C} \int_{0}^{t_{actk}} \Delta i \, dt = \frac{I_{OF} T_{evirici}}{C} \left| m \sin(\omega t) \sin(\omega t - \varphi) (1 - m \sin(\omega t)) \right| \quad (2.26)$$

Burada, Δi , anahtarlama akımını temsil eder. Denklem 2.26'da normalleştirilmiş tepeden tepeye dalgalanma genliği (r_{tt}) tanımlanır.

$$r_{tt}(m,\omega t,\varphi) = |m\sin(\omega t)\sin(\omega t - \varphi)(1 - m\sin(\omega t))|$$
(2.27)

Eviricinin çıkışında birim güç faktörü ($\varphi = 0$) durumunda, r_{tt} 'nin maksimum değeri (r_{tt}^{maks}) elde edilir. Denklem 2.26'da r_{tt}^{maks} yerine yazılırsa, dalgalanmanın maksimum tepeden tepeye genliği (Δv_{tt}^{maks}) bulunur.

$$\Delta v_{tt}^{maks} \cong \frac{I_{OF} T_{evirici}}{C} r_{tt}^{maks}$$
(2.28)

Eviricinin çıkışında üretilecek maksimum akım (I_{OF}^{maks}) değerlendirilerek, maksimum genlikli yüksek frekans dalgalanmasına karşı kullanılacak DA bara kondansatörünün değeri hesaplanır.

$$C \cong \frac{I_{OF}^{maks} T_{evirici}}{\Delta v_{tt}^{maks}} r_{tt}^{maks}$$
(2.29)

DA barada anahtarlama dalgalanmasının etkin değerine (ΔV_{rms}) göre dalgalanmanın genliğini belirlemek için ise Δv_{rms} aşağıdaki formülle elde edilir (Vujacic ve ark. 2017).

$$\Delta V_{rms} = \sqrt{\frac{1}{\pi} \int_{0}^{\pi} \Delta v^{2} d\omega t} = \frac{1}{\sqrt{3}} \sqrt{\frac{1}{\pi} \int_{0}^{\pi} (\frac{1}{2} \Delta v_{tt})^{2} d\omega t}$$
(2.30)

Denklem 2.26, Denklem 2.30'da yerine yazılarak, ΔV_{rms} için aşağıdaki düzenleme yapılır.

$$\therefore = \frac{I_{OF}T_{evirici}}{C} \frac{m}{4\sqrt{3}} \sqrt{\left(\frac{m^2}{2} - \frac{16}{5\pi}m + \frac{1}{2}\right)\cos(2\varphi) + \left(\frac{3}{4}m^2 - \frac{16}{3\pi}m + 1\right)}$$
(2.31)

Denklem 2.31'de, normalleştirilmiş dalgalanma etkin değeri (r_{rms}) tanımlanır.

$$r_{rms}(m,\varphi) = \frac{m}{4\sqrt{3}} \sqrt{\left(\frac{m^2}{2} - \frac{16}{5\pi}m + \frac{1}{2}\right)\cos(2\varphi) + \left(\frac{3}{4}m^2 - \frac{16}{3\pi}m + 1\right)}$$
(2.32)

Yüksek frekans dalgalanmasının etkin değerine göre ΔV_{rms} için Denklem 2.33 yaklaşımı oluşur.

$$\Delta V_{rms} \cong \frac{I_{OF} T_{evirici}}{C} r_{rms}$$
(2.33)

Denklem 2.33'ten, yine I_{OF}^{maks} hesaba katılarak, maksimum genlikli yüksek frekans dalgalanmasına karşı kullanılacak DA bara kondansatörünün boyutu belirlenir.

$$C \simeq \frac{I_{OF}^{maks} T_{evirici}}{\Delta V_{rms}} r_{rms}$$
(2.34)

Doğrultucunun çıkışında, frekansı şebeke frekansının iki katı olan düşük frekans dalgalanmaları üretilir. Düşük frekans dalgalanmaları, ayırma kondansatörleri tarafından kontrol altında tutulur. Ayırma işlemi, AA ve DA ayırma olarak iki gruba ayrılan bir filtreleme işlemidir. Dalgalanmanın giderilmesi hedeflenen U_{DA} geriliminin işareti pozitif olduğu için DA ayırma yöntemi uygulanır. Şekil 2.23'te, düşük frekans dalgalanmalarına karşı kullanılan bir DA ayırma kondansatörünün üzerindeki gerilimin (V_{AK}) grafiği verilmiştir (Qin ve ark. 2016).



Şekil 2.23. DA ayırma kondansatörünün gerilim dalga formu

Düşük frekans dalgalanmasının genliği, kapasitansın yanı sıra DA baranın empedansı tarafından da etkilenir. Düşük frekans dalgalanmaları için DA baranın eşdeğer empedansının (Z_{DF}) ve dalgalanmaların genliğine ilişkin bağıntılar aşağıda verilmiştir (Vujacic ve ark. 2017).

$$Z_{DF} = \frac{1}{2\omega C} \sqrt{\frac{R^2 + (2\omega L)^2}{R^2 + (2\omega L - \frac{1}{2\omega C})^2}}$$
(2.35)
$$V_{DF} = \frac{mI_{OF}}{2} \frac{1}{2\omega C} \sqrt{\frac{R^2 + (2\omega L)^2}{R^2 + (2\omega L - \frac{1}{2\omega C})^2}}$$
(2.36)

Vujacic ve arkadaşları (2017), Denklem 2.36'nın hesaplaması zorlayıcı olduğundan, iki varsayımdan birini kabul ederek denklemi sadeleştirmiştir. Devrenin endüktansının veya direncinin kapasitansından çok büyük olması durumunda, devre endüktif veya rezistif olarak baskın kabul edilebilir. Bu durumda Denklem 2.36, Denklem 2.37'ye dönüşür.

$$V_{DF} \cong \frac{mI_{OF}}{2} \frac{1}{2\omega C}$$
(2.37)

Denkleme I_{OF}^{maks} dahil edilerek, maksimum genlikli düşük frekans dalgalanmasına karşı kullanılacak DA bara kondansatörü tespit edilir.

$$C \cong \frac{mI_{OF}{}^{maks}}{2} \frac{1}{2\omega V_{DF}}$$
(2.38)

DA bara gerilimi için kullanılacak kondansatörler, film veya elektrolitik seçilebilir. Film kondansatörlerin düşük eşdeğer seri dirençleri (ESR) vardır. ESR, kondansatörün olumsuz bir özelliğidir ve sistemin verimini düşürür. Ayrıca film kondansatörler yüksek gerilim seviyelerine dayanabilir. Şebekede oluşabilecek anlık aşırı gerilimleri sönümleyebilmek için, devrede durdurucu kondansatörler kullanılır. Film kondansatörler, durdurucu kondansatör olarak kullanılabilir. DA bara gerilimleri için uyumludur. Elektrolitik kondansatörler ise maksimum 550 V'a kadar değer alabildiğinden, daha yüksek gerilimler için birden fazla elektrolitik kondansatörün seri bağlanması gereksinimi vardır. Elektrolitik kondansatör kullanıldığında, gerilim dengeleme direnci ile DA gerilimdeki dengesizleri gidermek gerekebilir. Fakat elektrolitik kondansatörler, film kondansatörler daha fazla enerji depolayabilir ve daha ucuzdur. Filtreleme işleminin uygulanacağı gerilimin işaretiyle birlikte, kondansatörün yapısı ve kullanım amacıyla ilgili teknik detaylar incelenerek, seçim yapılır (Ramos 2018).

DA bara geriliminin filtrelenmesinde kullanılan kondansatörler, yüksek miktarda gerilim depolayabilir. Sistemin enerjisi kesildiğinde ise bu gerilim hızlı bir şekilde boşaltılamayacaktır. Bu yüzden, enerjisi kesildiğinde, güç devresinin gerilim ölçümleri yapılmalı ve kondansatör gerilimlerinin boşaldığından emin olunmadan temas kurulmamalıdır. Bu süreci hızlandırmak için devrede kondansatörlerle birlikte hava alma

dirençleri kullanılır. Hava alma direnci, sistem kapatıldığında filtre kondansatörlerinde depolanan enerjiyi boşaltır. Filtre kondansatörleri gibi doğrultucunun çıkışına paralel olarak bağlanır (Fazia ve ark. 2008). Şekil 2.24'te filtre kondansatörleri ve hava alma direnci bağlanmış bir DA bara filtre devresi verilmiştir.



Şekil 2.24. Doğru akım bara filtre devresi

OFDA-DNK sisteminde doğrultulan ve filtre devresinden geçirilerek eviriciye gönderilen U_{DA} gerilimi, H-köprü devresinde bir DGM kontrolünde OF AA gerilime dönüştürülür. Eviricinin çıkışında üretilen U_{OF} gerilimi, OFDA-DNK transformatörüne iletilir.

2.3.3. Orta Frekanslı Doğru Akım Direnç Nokta Kaynak Transformatörü

OFDA-DNK transformatörü bir düşürücü transformatördür. Uygulanan düşük akımlı yüksek gerilimi, dönüştürme oranında, düşük gerilimli yüksek akıma çevirir. Eviricinin H-köprü çıkışından gönderilen ve OFDA-DNK transformatörünün primer bobinini besleyen U_{OF} gerilimi ise OF AA kare dalga formunda bir gerilimdir. Eviriciye uygulanan U_{DA} gerilimi sabit kabul edildiğinde, transformatöre gönderilen U_{OF} geriliminin yapısı Şekil 2.25'teki gibidir (Klopcic ve ark. 2007).



Şekil 2.25. Kaynak transformatörüne gönderilen orta frekanslı gerilimin yapısı

Transformatörün sekonder bölümünde, U_{OF} gerilimi, OF AA bir I_{OF} akımına dönüştürülür. Transformatörün iki adet sekonder bobinini vardır. Çıkışında, her bir sekonder bobinine bağlı bir diyottan oluşan tam dalga doğrultucu bulunur. Transformatör tarafından üretilen I_{OF} akımı, diyotlarda doğrultularak, çıkışta kaynak yüküne uygulanabilecek bir OFDA-DNK akımı elde edilir. Şekil 2.26'da kaynak yüküne bağlı bir OFDA-DNK transformatörünün eşdeğer devresi verilmiştir (Klopcic ve ark. 2007).



Şekil 2.26. Kaynak yüküne bağlı orta frekanslı doğru akım direnç nokta kaynak transformatörünün eşdeğer devresi

Kaynak yükünün OFDA-DNK transformatörünün sekonder bobinine doğrudan bağlantısı durumunda yüke uygulanacak OF AA akımın genliği, DNK amacıyla kullanılamayacak kadar küçüktür. Eklenen tam dalga doğrultucuyla, sekonder bobinlerinden gönderilen akımlar doğrultularak, genlikleri arttırılır. Böylece, elde edilen OFDA akım, OFDA-DNK sisteminde kullanılabilecek bir seviyeye yükselir. Şekil 2.27'de kaynak transformatörünün OF AA sekonder akımı ile OFDA kaynak akımının yapısı karşılaştırılmıştır (Klopcic ve ark. 2007).



Şekil 2.27. Orta frekanslı alternatif ve orta frekanslı doğru akım karşılaştırması

Kaynak transformatörünün kullanımında dikkat edilmesi gereken bir nokta, demir çekirdek doygunluğudur. DNK transformatörlerinde, hava boşluklu bir demir çekirdek bulunur. Kaynak sırasında istenen akımı sağlayabilmek için, demir çekirdek, mümkün olan en yüksek *B* seviyesine çıkmalıdır. Demir çekirdek doygunluğunda, gerekli *B* seviyesine çıkılamaması söz konusu olabilir. Bu durumda, kaynak akımı için hedeflenen değer elde edilemez (Petrun ve ark. 2012).

Stumberger ve arkadaşları (2010), Wang ve arkadaşları (2021) tarafından da kullanılan, OFDA-DNK sistemini matematiksel olarak tanımlayan dört denklemden faydalanarak, demir çekirdek doygunluğunun nedenlerini incelemiştir. Çalışmalarının sonucunda, kaynak transformatörünün primer bobinine uygulanan U_{OF} gerilimin pozitif ve negatif yarım periyotları birbirine eşit ve dengeli olduğunda, demir çekirdekteki doyma seviyesini düşürmektedir. Uygulanan U_{OF} geriliminin yarım periyotları eşit değilse, sekonderde dengesiz akım üretilmektedir. Dengesiz akımlar transformatörde DA bileşen oluşturarak, mıknatıslanma akımları üretir. Mıknatıslanma akımları, demir çekirdek doygunluğuna ve akım artışlarına sebep olur.

Alınması gereken bir önlem, eviricinin H-köprüsündeki iki IGBT transistör grubunu aynı $T_{açık}$ sürede iletime geçirip, aynı $T_{kapalı}$ sürede kesime götürmektir. Yarım periyotların $t_{açık}$ sürelerinde farklılıklar olmamalıdır (Stumberger ve ark. 2010). IGBT tabanlı OF eviriciler, gelişmiş kontrol yeteneği ve verimliliğiyle, yarım periyotlarda dikkat edilmesi

gereken konularda ve hassas akım ayarı gerektiren çalışmalarda tavsiye edilen bir çözümdür (Wagner ve Bernet 2013).

2.4. Orta Frekanslı Evirici

OFDA-DNK sisteminde üç fazlı köprü doğrultucudan alınan ve DA bara kondansatörleri tarafından filtrelenen U_{DA} gerilimi, eviricinin H-köprü devresine gönderilir. OFDA kaynak akımının ayarlanabilmesi için, 1000 Hz frekanslı DGM sinyalleriyle H-köprü devresi tetiklenir (Brezovnik ve ark. 2017).

2.4.1. H-Köprü Devresi

H-köprü devresi, S1-S4 IGBT transistörleri ve D1-D4 ters paralel bağlı diyotlardan oluşur. Devrede S1-S4 bir grup, S2-S3 diğer grup olmak üzere, IGBT'ler çapraz olarak gruplanır. İstenen kaynak akımını üretmek için gruplar bir DGM yöntemiyle kontrol edilir. İki grup aynı anda tetiklenemez. Gruplar 180° değerinde φ ile çalıştırılır. H-köprü devresi tarafından üretilen OF AA kare dalga formunda U_{OF} gerilimi, kaynak transformatörünün primer bobinine iletilir. Şekil 2.28'de H-köprü devresi verilmiştir (Brezovnik ve ark. 2017).



Şekil 2.28. H-köprü evirici

Ters paralel diyotlara sahip IGBT transistörleri, güç elektroniği dönüştürücülerinde yaygın olarak kullanılır. Kapı uçlarına sinyal göndererek IGBT'leri tetiklemek ve gerekli

izolasyonu sağlayabilmek için IGBT sürücü devreleri kullanılır. IGBT sürücü devreleri, U_{DA} geriliminden izole olarak IGBT'leri çalışma sınırları içerisinde sürer. IGBT tetiklendiğinde, ters paralel diyot, akıma alternatif bir geçiş sağlar (Lobsiger ve Kolar 2015).

IGBT'ler devrede açma ve kapatma yönünden MOSFET ile benzer özellikler gösterir. Tetikleme sırasında IGBT'nin giriş kapasitansları dolmaya başladığından, kapı ucu (pin_G) ile emiter ucu (pin_E) arasındaki gerilim (V_{GE}) artar. V_{GE} , IGBT'nin kollektör ucu (pin_C) ile pin_E arasındaki eşik gerilimini $(V_{CE(sat)})$ aştığında, kollektör akımı (I_C) iletilir. Bu andan itibaren IGBT açılır. V_{GE} , maksimum kapı gerilim değerine ulaşır. Artış miktarına göre I_C de yükselerek, en yüksek değerine ulaşır. IGBT'de pin_C ve pin_E arasındaki gerilim (V_{CE}) , $V_{CE(sat)}$ değerine düşer. Tetikleme kesildiğinde, V_{GE} düşmeye başlar. V_{GE} 'deki azalmanın bir seviyesinden itibaren V_{CE} maksimum değerine yükselmeye başlar. Maksimum değere ulaştığında, I_C hızla sıfıra düşer, IGBT kapanır. IGBT'nin bir n kanallı MOSFET ve bir pnp transistörden oluşan eşdeğer devresi Şekil 2.29'da verilmiştir (Li ve ark. 2019).



Şekil 2.29. IGBT eşdeğer devresi

Kontrol sırasında IGBT, çalışma aralığına uygun bir kapı açma gerilimiyle (U_{Gon}) tetiklenir ve açılır. IGBT'nin kapanması için ise tetikleme geriliminin sıfıra düşürülmesi yeterli olmayabilir. Gerilim tam sıfıra düşürülemezse veya sıfır gerilimde parazite bağlı dalgalanmalar varsa, IGBT tekrar açılabilir, istenmeyen anahtarlama davranışları gösterebilir. Önlem olarak, IGBT, yine çalışma aralığına uygun, negatif değerli bir kapı kapatma geriliminde (U_{Goff}) kapatılır. Böylece, U_{Goff} 'un üzerinde parazit olsa da gerilim sıfırın üzerine çıkmadıkça IGBT açılmaz (Denk ve Bakran 2015).

Eviricinin H-köprü devresinde IGBT'leri çalıştırabilecek uygun bir IGBT sürücü devresi kullanıldığında, S_1 ve S_4 grubu tetiklendiğinde eviricinin çıkışında pozitif, S_2 ve S_3 grubu tetiklendiğinde negatif U_{OF} gerilimi üretilir. Tüm IGBT'ler kapalıyken yüke gerilim gönderilmez. Farklı IGBT gruplarında bulunan IGBT'ler aynı anda tetiklenirse, kısa devre durumu oluşur. IGBT'lerin zarar görmemesi için bu durumdan kaçınılmalıdır. IGBT sürücü devrelerinin kısa devre korumasına da sahip olması önerilir (Saleem ve ark. 2011).

Eviricinin DGM kontrolünde, U_{Gon} gerilimi IGBT'lere $T_{açık}$ süre kadar uygulanır. U_{Gon} 'un aktif olduğu bu sürenin anahtarlama sinyalinin periyoduna oranı, Denklem 2.39'daki gibi yüzdeye çevrildiğinde, görev döngüsü (*D*) olarak adlandırılır. *D*, yüzde birimiyle ifade edilir (Colley 2020).

$$D = \frac{T_{açık}}{T_{evirici}} \ 100 \tag{2.39}$$

Eviricide IGBT'lerin kısa devre durumunu önlemek için, D'nin %50'nin altında bir değerde tanımlanması gerekir. Değer azaldıkça, H-köprüsünde tüm IGBT'lerin kapalı olduğu süre artar. Bu süre, ölü zaman (T_d) olarak tanımlanır. DGM kontrolünde T_d değerinin artması, kısa devre riskini azalsa da gereğinden fazla arttığında, üretilebilecek maksimum kaynak akımını azaltır. Bu yüzden, üretilecek en yüksek kaynak akımı için optimum bir T_d değeri belirlenmelidir (Yu ve ark. 2021).

Şekil 2.30'da H-köprüsünde IGBT'lere uygulanabilecek DGM sinyalleri verilmiştir (Yu ve ark. 2021). H-köprü devresine uygulanan DGM sinyallerinin D değeri arttıkça, OFDA-DNK sisteminin kaynak akımı artar. Düşük kaynak akımlarında D değeri azalır, böylece T_d artar. Öte yandan, T_d 'nin U_{OF} ve I_{OF} üzerinde bozucu bir etkisi vardır. D'nin doğrusal olarak arttırılması durumunda, üretilen I_{OF} ve kaynak akımındaki artış doğrusal değildir (Zammit ve ark. 2016).



Şekil 2.30. H-köprüsünün darbe genişlik modülasyonu sinyalleri

OFDA-DNK sisteminde eviricinin çalışmasında, Jabavathi ve Sait (2020) tarafından yarım köprü evirici için yapılan çalışmayla benzer şekilde dört durum vardır. Birinci durumda, S_1 ve S_4 IGBT'leri açılır, S_2 ve S_3 kapalı kalır. Transformatörün primer bobinine, pozitif U_{DA} gerilimi iletilir. Primer bobininden akan akımın yönü pozitiftir. Sekonder bobininde üretilen akım, D_5 diyotu üzerinden yüke uygulanır. İkinci durumda S_1 ve S_4 kapatılır. Transformatörde primer ve sekonder bobininde gerilim sıfıra düşer. Transformatör üzerinde kalan mıknatıslanma akımı, sekonder bölümünde tam dalga doğrultucu üzerinden yüke aktarılır. Üçüncü durumda, S_2 ve S_3 IGBT'leri açılır, S_1 ve S_4 kapalı kalır. Transformatörün primer bobinine, negatif U_{DA} gerilimi iletilir. Primer bobininden akan akımın yönü negatiftir. Sekonderde üretilen akım, D₆ diyotu üzerinden yüke uygulanır. Dördüncü durumda S_2 ve S_3 kapatılır. Transformatörde primer ve sekonder bobininde gerilim sıfıra düşer. Transformatör üzerinde kalan mıknatıslanma akımı, sekonder bölümünde tam dalga doğrultucu üzerinden yüke aktarılır. Çalışmanın dört durumunda da yükün üzerinden akan akım, transformatörün sekonder bobinlerinin ortak ucuna geri döner. DGM sinyalleri uygulandığı sürece, durumlar periyodik olarak tekrarlanır. Şekil 2.31'de OFDA-DNK sisteminde H-köprü eviricinin çalışma adımları verilmiştir.





b) Durum 2



c) Durum 3



Şekil 2.31. Orta frekanslı doğru akım direnç nokta kaynak sisteminde H-köprü eviricinin çalışma durumları

H-köprüsü bir denetleyici tarafından tetiklenerek eviricinin çıkışında 1000 Hz frekanslı kare dalgaların üretilmesi sağlanır. Yeterli düzeyde bir denetleyici olarak TMS320F28069M mikrodenetleyici ünitesi örnek verilebilir (Lund ve ark. 2019). TMS320F28069M, iç yapısında bulunan gelişmiş DGM birimi ile darbe genişliği dalga formlarını oluşturur. Oluşturulan kare dalga formları, doğrudan IGBT anahtarlama elemanlarına uygulanamaz. IGBT'leri açmak için pozitif U_{Gon} geriliminin, kapatmak için negatif U_{Goff} geriliminin uygulanması gerekir (Anonim 2013). Skyper 32 Pro R gibi IGBT sürücü devreler, IGBT modülleri ile denetleyici arasında bir arayüz oluşturarak bu dönüşüm gereksinimini karşılar (Hofstötter ve Krapp 2018).

IGBT'lerin DGM kontrolü sonucunda üretilen U_{OF} gerilimi, kaynak transformatörünün primer bobinine gönderilir. Düşürücü transformatörün dönüştürme oranı doğrultusunda sekonder bobinlerinde üretilen OF akım, tam dalga doğrultucuda OFDA kaynak akımına dönüştürülerek yüke aktarılır. Yüke uygulanan kaynak akımının ise takip edilmesi gerekir. Kaynak akımı ile ilgili geri bildirim alınmazsa, sistemde akım üretilemediğinde, kontrol birimi bu durumu tespit edemez. Şebeke ve DA bara dalgalanmaları gibi sebeplerle U_{OF} geriliminde oluşabilecek bozulmalar da düşünüldüğünde, akım kontrol edilerek kaynak sırasında *D* değeri anlık olarak güncellenebilmelidir.

Geri bildirim alınarak sabit tutulması hedeflenen veriye göre farklı kontrol yöntemleri geliştirilmiştir. Sabit gerilim modu, SAM ve SGM olarak sıralanan yöntemlerde, diğerlerine göre daha iyi performans elde edilen SAM oldukça güvenilir ve kararlıdır (Zhou ve ark. 2015). SAM, OFDA-DNK tarafından yüke uygulanan kaynak akımının sabit tutulmasını sağlar. Kaynak sırasında akım bilgisi alarak verileri karşılaştırır. Karşılaştırma sonucunda belirlenen fark doğrultusunda, AA-DNK sistemlerinde α açısını, OFDA-DNK sistemlerinde DGM kontrolündeki *D* değerini günceller. SAM kontrolüne akım bilgisinin aktarılabilmesi için, geri bildirimi sağlayabilecek bir akım ölçüm sistemi gereklidir.

2.4.2. Akım Ölçüm ve Geri Besleme Sistemi

OFDA-DNK sistemlerinde akım ölçümü, kaynak transformatörünün primer veya sekonder bobininden yapılabilir. Kaynak akımı hassas olarak ölçülmelidir. Primer tarafında ölçüm yapıldığında, manyetik sapmalar nedeniyle sayısal ölçümde kontrol doğruluğu daha düşüktür. Bu nedenle, sekonder tarafında veya her iki tarafta ölçüm yapılması tercih edilir (Duan ve ark. 2014). RB ise yüksek sekonder akımının ölçümlerinde kullanılabilecek tek akım sensörüdür (Liu ve ark. 2011, Xia ve ark. 2015).

Hava çekirdekli bobin olarak da adlandırılan RB, Ampere yasasının basit bir uygulamasıdır ve 1912'den beri kullanılmaktadır (Abdi-Jalebi ve McMahon 2005). En yaygın RB tasarımları, sert bir toroidal çekirdek formu üzerine sarılanlar ve esnek kayış benzeri bir çekirdek formu üzerine sarılanlar olmak üzere ikiye ayrılır (Ramboz 1995). Rogowski bobininin yapısı Şekil 2.32'de verilmiştir (Rezaee ve Heydari 2010).



Şekil 2.32. Rogowski bobin yapısı

Burada, RB halkasının dış çapı (\emptyset_{dls}), halkanın iç çapı (\emptyset_{ic}), halkanın merkez çapı (\emptyset_{merkez}), manyetik olmayan çekirdeğe sarılan tel çapı (\emptyset_{sargl}) ve manyetik olmayan çekirdeğin kesiti ($\sigma_{cekirdek}$) RB'nin yapısal ölçüleridir. Akım ile ilgili geri bildirim, RB'nin iki ucundan (a, b) yapılır. RB'nin çekirdeği için, manyetik olmayan herhangi bir malzeme kullanılabilir. Çekirdek esnek seçilirse, ölçüm yapılacak iletkenin etrafına

kolayca yerleştirilebilir. RB halkasının çapı büyüdükçe hassasiyeti artar. RB'nin en önemli bölümü sargıdır. RB çekirdeğine sargı teli sarılırken, önce halka çevresinden daha uzun tutulacak şekilde sargı geri dönüş teli için pay bırakılır. Sargı geri dönüş teli paraziti de kaldırmak için önemlidir (Abdi-Jalebi ve McMahon 2005). Ardından pay bırakılan ve RB çekirdeği yüzeyine konumlandırılan sargı geri dönüşü teli üzerinden sarım işlemi başlatılır. Sarım işlemi, uzun süren bir işlem olduğundan sıralı olarak manyetik olmayan çekirdek boyunca dikkatle yapılmalıdır. Aksi takdirde, RB'nin ölçüm doğruluğu ve hassasiyeti etkilenir. Sistem gereksinimlerine göre sargılar tek katmanlı olabileceği gibi çok katmanlı da olabilir. RB'nin sargı iç yapısı Şekil 2.33 (a)'da gösterilmiştir. Sarım işlemi tamamlandığında çıkarılan iki tel ucu için ek kablolar lehimlenir. Bu kablolar RB'nin bir çevre birimi olarak kullanılabilmesi için uçları temsil eder. Tüm bu işlemlerin tamamlanmasının ardından RB'nin mekanik etkilerden korunabilmesi için ısıyla daralan makaron içerisine yerleştirilir. Isıl işlemin ardından toroidal yapıdaki RB, Şekil 2.33 (b)'de görüldüğü gibi tamamlanır.



Şekil 2.33. OFDA-DNK sistemleri için Rogowski bobini, a) Tamamlanmamış sargı iç yapısı, b) Toroidal hale getirilmiş kullanıma hazır yapı

RB, akım taşıyan bir iletken üzerine sarıldığında, Ampere yasasına göre RB sargıları etrafındaki manyetik alan şiddetinin çizgi integrali ile iletkenden geçen akım, eşittir. Sargıların uzunluğu boyunca alınan küçük bir uzunluk aralığı (dl_s) ve alınan küçük uzunluk aralığının yönü ile manyetik alan yönü arasındaki açı (ψ) bilindiğinde, Denklem 2.40 oluşturulur (Ward ve Exon 1993).

$$\oint H \cos\psi \, dl_s = i \tag{2.40}$$

RB üzerinde oluşan manyetik akı (ϕ), her bir sargıda oluşan manyetik akının ($d\phi$) integrali alınarak Denklem 2.41'deki gibi hesaplanır (Ward ve Exon 1993, Abdi-Jalebi ve McMahon 2005, Brydak ve Szlachta 2016).

$$\phi = \int d\phi = \int \mu_0 \, \frac{N}{l_s} \, A \, H \cos\psi \, dl_s = \mu_0 \, \frac{N}{l_s} \, A \, i \tag{2.41}$$

Akım taşıyan iletken ile çevresini saran RB arasındaki ortak endüktans M ile ifade edilir. Vakum geçirgenliği (μ_0), bobinin sarım sayısı (N), bobinin çevre uzunluğu (l) ve bobinin tek bir sargısının yüzey alanı (A) kullanılarak hesaplanır.

$$M = \mu_0 \frac{N}{l_s} A \tag{2.42}$$

RB, zamana göre akımın değişim oranı ile orantılı bir gerilim (e_0) üretir (Anonim 2013, Brydak ve Szlachta 2016):

$$e_0(t) = -\frac{\mathrm{d}\phi}{\mathrm{d}t} = -M \frac{\mathrm{d}i(t)}{\mathrm{d}t}$$
(2.43)

Denklem 2.43'ten, akım aşağıdaki gibi türetilebilir:

$$i(t) = \int di(t) = -\frac{1}{M} \int e_0(t) dt$$
 (2.44)

RB'nin elektriksel eşdeğer devresi, Şekil 2.34'te verilmiştir (Liu ve ark. 2011).



Şekil 2.34. RB'nin elektriksel eşdeğer şeması

RB'den alınan gerilim, zamana bağlı olarak ölçülen kaynak akımının değişim hızıyla orantılıdır (Abdi-Jalebi ve McMahon 2005). Akım taşıyan bir iletken üzerinde sarılan

RB'nin düz ve ters bağlantısında, ölçülen akımın yönü değiştiğinden, çıkış gerilimi de değişir. RB'nin düz bağlantısı ile alınan gerilim Şekil 2.35 (a)'da, ters bağlantısı ile alınan gerilim Şekil 2.35 (b)'de verilmiştir.



Şekil 2.35. OFDA-DNK sisteminin kaynak akımı ölçümünde, a) RB'nin düz bağlantısı ile alınan gerilim, b) RB'nin ters bağlantısı ile alınan gerilim

Bir akım ölçümü elde etmek için, RB'nin çıkış geriliminin integrali alınmalı ve uygun bir şekilde ölçeklendirilmelidir (Ramboz 1995). Alınan gerilimin, SAM kontrolü yapabilen bir denetleyicinin ASD girişine uygulanabilmesi için, ölçeklendirme işlemi ASD'nin çalışma aralığında (0-3,3 V) yapılmalıdır. RB'nin hem düz hem de ters bağlantısında çıkış gerilimi izin verilen sınırlarda kalmalıdır. RB eşdeğer devresiyle birlikte, RB sinyalinin dönüşümü için kullanılabilecek eşdeğer devreler Şekil 2.36'da verilmiştir.



Şekil 2.36. RB sinyal dönüşümünün eşdeğer devreleri

İntegral alıcı bölümü, giriş direnci (R_{i1}) , giriş kondansatörü (C_{i1}) ve işlemsel kuvvetlendiriciden oluşan bir eviren integratör olarak tasarlanabilir. Sistemde R_{i1} ,

uygulanan giriş gerilimini akıma dönüştürür. Akım, çok yüksek giriş direncine sahip olan işlemsel kuvvetlendiriciye ihmal edilebilecek kadar az geçebildiğinden, doğrudan C_{i1} üzerine uygulanır. C_{i1} 'in üzerindeki gerilim (V_{Ci1}) ve akım (i_{Ci1}) ile integratörün çıkış gerilimi ($V_{integral \, \varsigma_ikiş}$) arasındaki bağıntı Denklem 2.45'te verilmiştir (Tapashetti ve ark. 2012, Fiore 2016, Jun ve ark. 2016).

$$i = \frac{e_0}{R_{i1}}, \qquad V_{integral \, \varsigma ikiş} = V_{Ci1} = -\frac{1}{C_{i1}} \int i_{Ci1} dt$$

$$V_{integral \, \varsigma ikiş} = -\frac{1}{R_{i1} C_{i1}} \int e_0 dt = -\frac{1}{j \, \omega R_{i1} C_{i1}} e_0$$
(2.45)

İntegral alma işlemi için direnç ve kondansatörden oluşan pasif integratör tasarımları yerine işlemsel kuvvetlendirici kullanılan aktif integratörler daha hassastır. $i = e_0/R_{i1}$, C_{i1} kondansatörünün doğru değerde şarj akımını sağlar. Bu durum aktif integratörün pasif olandan daha yüksek hassasiyete sahip olmasının önemli bir nedenidir. Buna karşılık, pasif integratörlü kondansatörün şarj akımı, artan kondansatör gerilimi ile azalır ve bu da integral hassasiyetini azaltır (Jun ve ark. 2016). Denklem 2.49'da $\omega = 2\pi f$ ve integratörün zaman sabiti (τ), R_{i1} ve C_{i1} 'in çarpımı olmak üzere integratörün çıkış gerilimi, giriş geriliminin $1/\tau$ sabiti kadarlık zaman diliminde integralidir (Tapashetti ve ark. 2012). OFDA-DNK evirici kontrolünde yeterince hızlı akım bilgisi alabilmek için, τ , en az eviricinin frekansına eşit seçilmelidir.

Akım ölçümünde, RB'nin düz ve ters bağlantı durumlarında, integratörden alınan çıkış geriliminin en düşük ve en yüksek değerleri tespit edilmelidir. 0 - 3,3 V çalışma aralığına sahip bir ASD'ye, 3,3 V'un üzerinde veya negatif gerilim değeri gönderilmesi, donanıma zarar verir. Bir başka deyişle, RB düz bağlandığında, kaynak akımı olmadığı durumda integratör, 0 V çıkış verirse veya maksimum akım ölçümü sırasında ve RB'nin ters bağlanması durumunda da 3,3 V üzeri bir gerilim verirse, bu gerilim değerleri ASD için uygun olmayacaktır. Çünkü integratör çıkışı, 0 V değerinin altındaki değerlerde azalacaktır. Bu yüzden, her iki bağlantı durumu için geçerli olmak üzere, belirlenen en düşük gerilim değeri negatif ise 0 V ile farkı, seviye öteleme gerilimi (V_{seviye}) kadar pozitif yönde ötelenerek, çıkış gerilimi 0 V üzerine taşınır. Uygulanan V_{seviye} değeri,

kaynak akım ölçümü yapılmadığı durumda da devrenin çıkış gerilimidir. Yeni durumda, RB'nin düz bağlantısında 3,3-6,6 V, ters bağlantısında 0-3,3 V aralığında değişim gerçekleşmektedir. ASD'nin izin verdiği koşulları sağlamak için çalışma aralığının 0-3,3 V aralığında ölçeklenmesi gerekir. Seviye ötelemesi yapılan $V_{integral \, \varsigma_lkls}$ geriliminin aralığı, gerilim bölücü dirençlerle (R_{b2}, R_{b3}) ölçeklenerek, Denklem 2.46'daki geri besleme gerilimi (U_{GB}) elde edilir.

$$U_{GB} = \left(V_{integral\ \varsigma ikis} + V_{seviye}\right) \frac{R_{b2}}{R_{b2} + R_{b3}}$$
(2.46)

ASD'ye gönderilecek gerilimin izolasyonunun sağlanması için gerilim bölücüyle birlikte bir evirmeyen gerilim izleyici devre kullanılır. İşlemsel kuvvetlendiricinin yüksek giriş empedansı ve birim gerilim kazancı, ölçeklenen U_{GB} gerilimini kayıp olmadan çıkışa aktarır (Fiore 2016). Gerilim bölücü devrede 0-3,3 V çalışma aralığında sınırlandırma yapmak için 1/2 oranında ölçeklenme yapıldığında, 3,3 V olarak uygulanan V_{seviye} değeri artık 1,65 V olur. Böylece, kaynak akımının olmadığı durumda devrenin çıkışı 1,65 V verir. Sonuç olarak, kaynak akımının RB'den ölçülen değerinde, düz bağlantıda 1,65-3,3 V aralığında artan, ters bağlantıda 0-1,65 V aralığında azalan bir değişim elde edilir.

Akım ölçümü yapan ve akım ile ilgili geri besleme alabilen bir OFDA-DNK sisteminde, eviricinin H-köprü IGBT'leri SAM kontrolünde sürülebilir. Denetleyici tarafından uygun *D* değerinde IGBT sürücü devrelerine gönderilen DGM sinyalleri, kaynak akımındaki değişimlere göre çevrimiçi olarak güncellenebilir. Böylece OFDA-DNK için bir kapalı çevrim kontrol sistemi oluşturulur.

2.4.3. Kapalı Çevrim Kontrol Yöntemi

Kapalı çevrim kontrole sahip OFDA-DNK sisteminin temsili bir şeması Şekil 2.37'de gösterilmiştir.



Şekil 2.37. OFDA-DNK sisteminin blok şeması

OFDA-DNK sisteminde denetleyici olarak kullanılabilecek yeterlilikte olan LaunchXL-F28069M, TMS320F28069 mikrodenetleyicisi ile benzer özelliklere sahiptir. Cihaz, 90 MHz işlemcili, 32 bit bir geliştirme platformu olarak kullanılır. Sayısal sinyal işlemcisi, bellek veri yolları üzerinden farklı çevre birimleriyle iletişim kurabilir. Frekansı 1 kHz olarak tanımlanacak DGM sinyallerini kolaylıkla üretebilen çok sayıda gelişmiş DGM modülüne sahiptir. RB üzerinden alınacak U_{GB} gerilimleri, 12 bit çözünürlüğe sahip ASD kanalları üzerinden, sayısal ortama aktarılarak, kontrol algoritmalarında kullanılabilir. Alınan akım bilgileri arasındaki fark doğrultusunda, DGM sinyallerinin yükselen veya düşen kenarlarında tetiklenen kesme programları üzerinden *D* değerleri güncellenebilir (Lund ve ark. 2019). H-köprü eviriciler DGM, darbe frekans modülasyonu veya her ikisinin kontrolünde çalıştırılabilir. OFDA-DNK sisteminde OF eviricinin frekansı 1 kHz olduğundan, evirici sabit frekansta DGM kontrolünde sürülür. Uygulanan DGM yöntemi, kapalı çevrim kontrolde akımdaki bozulmalara hızlı ve yüksek doğrulukta tepki verir. Ayrıca, SAM ile çalışırken akımı hassas olarak düzenleyebilir. Kaynak çevrimi başlatıldığında, kontrol biriminde istenen kaynak akımına karşılık gelen, önceden tanımlanmış veya bir kalibrasyon yöntemiyle belirlenmiş bir referans gerilimi (U_{ref}) doğrultusunda, DGM sinyallerinin *D* değeri atanır. DGM sinyalleri, sürücü devresine uygulanarak, evirici çalıştırılır. RB, eviricinin *D* değerine göre üretilen kaynak akımını ölçerek, integratör dönüştürücü devreye iletir. Dönüşüm sonucunda elde edilen U_{GB} gerilimi, ASD'ye gönderilerek, sayısal kontrol biriminde U_{ref} gerilimiyle karşılaştırılır. Karşılaştırma sonucunda belirlenen fark doğrultusunda yeniden *D* değeri belirlenerek, DGM sinyalleri güncellenir. RB kullanılan örnek bir sayısal kontrol yöntemi Şekil 2.38'de verilmiştir (Duan ve ark. 2014).



Şekil 2.38. Rogowski bobini kullanılan bir sayısal kontrol sistemi

OFDA-DNK gibi çok değişkenli bilinmeyen sistemlerde kullanılan, U_{ref} ile U_{GB} gerilimlerini karşılaştırarak farkını, bir diğer deyişle hata oranını belirleyen yöntem, sistem tanımlama (ST) olarak adlandırılır. ST yönteminin uygulandığı sistemlerde bileşenlerin tam değerlerini bulmak zordur. Bilinmeyen sisteme rastgele girişler uygulanarak, sistemin girişlere verdiği cevaplar arasındaki bağlantı değerlendirilir. Bu yöntem eviriciye uygulanırsa, eviriciye gönderilen *D* değerli DGM sinyalleri için ölçülen akım bir cevaptır. Uygulanan *D* değerleri için elde edilen kaynak akımına göre bir çıkarım yapılabilir. ST'nin blok şeması Şekil 2.39'daki gibidir (Lee ve Yu 2017).



Şekil 2.39. Sistem tanımlama şeması

ST yöntemiyle, *D* değerine karar verilmesi sonucunda kullanılan yöntemlerden biri bulanık kontrol algoritmasıdır. Bulanık kontrol algoritması, sistemi "eğer-öyleyse" şeklinde bulanık çıkarımlarla inceler. Çıkarımlarında U_{ref} ile U_{GB} arasındaki hata değerinin yanı sıra, kaydedilen bir önceki hata değeriyle arasındaki bağlantıyı da takip eder. Sonuçları, negatif büyük, negatif orta, negatif küçük, sıfır, pozitif küçük, pozitif orta, pozitif büyük dereceleriyle gruplandırarak gerekli güncellemeleri yapar (Lee ve Yu 2017). Kontrol yöntemi olarak kullanılan bir diğer yöntem, histerezis kontrol yöntemidir. Histerezis yönteminde, ölçülen U_{GB} gerilimi için üst ve alt değerler tanımlanarak, değer aralığında U_{ref} gerilimini takip etmesi sağlanır. Değer aralığının dışına çıkıldığında, gerilimin tekrar aralığa dönmesi için müdahale edilir (Stumberger ve ark. 2008, Dudak ve Bakan 2018).

Kapalı çevrim kontrolde, sonuçların değerlendirilmesi için yaygın olarak kullanılan yöntemlerden biri, Kök Ortalama Kare Hata (KOKH) değerinin tespit edilmesidir. KOKH, çevrimde elde edilen değerlerin, tanımlanan değerlere ne kadar yakın olduğunu belirtir. KOKH değeri sıfır ise sistem hiç hata yapmamış demektir. Değer ne kadar düşükse, sistemin performansı o kadar iyidir. Tespit edilen hata miktarları (e_j) için KOKH, Denklem 2.47'deki gibi elde edilir (Anonim 2018).

$$KOKH = \sqrt{\frac{\sum_{j=1}^{n} e_j^2}{n}}$$
(2.47)

Eviricinin kapalı çevrim akım kontrolü için gerekli yapılar oluşturulduğunda, OFDA-DNK sisteminde talep edilen kaynak parametrelerini uygulayabilmesi gerekir. Bu parametreler, bir kullanıcı arayüzünde tanımlanabilmeli, kaynak süreçlerinde iş parçalarına uygulanabilmelidir.

2.4.4. Orta Frekanslı Doğru Akım Direnç Nokta Kaynak Parametreleri

Literatürde OFDA-DNK sistemlerinin kaynak kalitesini arttırmak için birçok kaynak parametresi önerilmiştir (Chen ve ark. 2016, Butler 2019, Soomro ve ark. 2021). Şekil 2.40'ta, OF evirici tasarımına entegre edilmesi faydalı olabilecek bazı kaynak parametreleri gösterilmiştir.





Şekil 2.40. Orta frekanslı doğru akım direnç nokta kaynak parametreleri

Genel olarak, OFDA-DNK kaynak parametreleri, sadece zaman ve zamana bağlı akım parametreleri olarak ikiye ayrılır. Yaklaşma zamanı ve sıkma zamanı, kaynak öncesinde parçaya kuvvet uygulama aşaması için tanımlanmış zaman parametreleridir. Yaklaşma zamanı, elektrotun iş parçasına teması için geçen süredir. Kaynak çevrimine geçme süresini geciktirir. Sıkma zamanı ise yaklaşma zamanına ilave edilen bir süredir. Elektrotlar, ayarlanan bir kuvvetle iş parçasına baskı uygulayana kadar kaynağa geçilmesini geciktirir. Kaynak işleminden önce parçaya ön ısıtma yapılması gereken durumlarda ön zaman ve ön akım parametreleri kullanılır. Ön zaman için tanımlanan sürede parçaya ön akım değeri uygulanır. Rampa 1 parametresi, kaynak akımı uygulanmadan önce akımın yavaşça arttırılmasını sağlar. Kaynak zamanı, kaynak akımının uygulanma süresidir. Darbe sayısı verilmişse, kaynak zamanında uygulanan akım, darbe sayısı kadar tekrarlanır. Darbe soğutma parametresi tanımlanmıssa, darbeler arasında kaynak akımının uygulanmadığı soğuma zamanları tanımlanır. Akım toleransı, parçanın kaynatılması için gerekli olan kaynak akımının ne kadar altında veya üzerinde bir değerde uygulanmasına müsaade edildiğini tanımlar. Kaynak akımının, girilen tolerans değeriyle toplamı ve farkı arasındaki değer aralığı için akımın uygun olduğunu belirtir. Rampa 2 parametresinde girilen değer miktarında kaynak akımı basamaklar halinde son akım değerine kadar azaltılır. Kaynak sonunda parçanın yavaşça soğutulması gerektiğinde son zaman ve son akım parametreleri kullanılır. Son zaman süresi boyunca

iş parçasına son akım uygulanır. Kaynak işleminin bitiminden, elektrotların açılmasına kadar geçen süreyi bekleme zamanı parametresi belirler. Kaynak sonunda elektrotların iş parçası üzerinde baskıyı hemen kaldırmaması istendiğinde kullanılır. Tekrarlı kaynak zamanı, seri üretimde, hızlı ve tekrarlayan kaynak talebi doğrultusunda kullanılır. Kaynak sonunda açılan elektrotun bir sonraki kaynak işlemine kadar bekleme zamanıdır. Belirtilen süre dolduğunda elektrotlar tekrar aşağı hareket ederek kaynak çevrimi devam ettirilir.

Kullanıcıların taleplerine ve kullanılacak OFDA-DNK makinasının yapısına göre parametreleri arttırmak mümkündür. Bir parçada birden fazla kaynak noktası uygulanması gerektiğinde ve her parçada bu sayı tamamlandığında uyarı almak istendiğinde bir nokta kaynak sayısı parametresi tanımlanabilir. Sipariş adedinin üretimi tamamlandığında bildirim gelmesi istendiğinde bir sipariş adedi parametresi oluşturulabilir. Su soğutmalı eviriciye, su uygulanmaması durumunda kaynağın başlatılmaması, transformatörün termostatlarının kontrol edilmesi, elektrotların kapanması için gerekli hava basıncına ulaşılmadığında kaynak çevriminin başlatılması gibi kontroller eklenebilir.

3. MATERYAL ve YÖNTEM

Bu bölümde, evirici donanımının kontrol ve güç devreleri tasarlanmıştır. Tasarlanan devrelerin malzemeleri belirlenmiş ve PCB kartları basılmıştır. Tedarik edilen malzemelerin PCB üzerine montajı yapılmıştır. Kullanıcı tarafından kaynak parametrelerinin tanımladığı kaynak kontrol arayüzü tasarlanmıştır. Arayüz tasarımı, kontrol yazılımıyla geliştirilmiştir. Tanımlanan parametrelerin eviriciye gönderilmesi için, mikroişlemci ile arayüz arasında seri haberleşme sağlanmıştır. Eviriciyi denetleyen mikroişlemcinin yazılımı oluşturulmuştur. Yazılımın algoritmaları için akış diyagramları hazırlanmıştır. Evirici donanımının maliyet analizi yapılmıştır.

Eviricinin kontrol ve DA bara filtre devrelerinin şematik ve PCB çizimleri, Altium Designer programı kullanılarak tasarlanmıştır. Evirici, Texas Instruments firmasının LaunchXL-F28069M cihazıyla denetlenmektedir. Cihazın yazılımı, Code Composer Studio geliştirme ortamında oluşturulmuştur. Bilgisayar üzerinden eviriciyle haberleşecek kaynak kontrol arayüzünün tasarımı Qt Designer programında, yazılımı ise Anaconda platformunun Spyder derleyicisinde yapılmıştır.

3.1. Orta Frekanslı Evirici Donanımı

OF evirici, güç ve kontrol devrelerinden oluşmaktadır. Güç devresi, üç fazlı yarı kontrollü köprü doğrultucu ve DA bara filtre devrelerini içerir. Güç devresiyle elde edilen U_{DA} gerilimi, kontrol devresinin yönetiminde 1000 Hz frekanslı U_{OF} gerilimine dönüştürülmektedir. Kaynak sırasında kontrol devresinin geri besleme bölümünde akım bilgisi alınarak, kaynak akımının kapalı çevrim kontrolü sağlanmaktadır.

3.1.1. Güç Devresinin Tasarımı

Şekil 3.1'de üç fazlı yarı kontrollü köprü doğrultucu ve DA bara filtre devresinden oluşan güç devresinin şematik çizimi verilmiştir.



Şekil 3.1. Güç devresinin şematik gösterimi

Üç fazlı yarı kontrollü köprü doğrultucu olarak Semikron firmasına ait 3 adet SKKH 162/16E tristör-diyot modülü kullanılmaktadır. Faz-nötr gerilimin etkin değeri 220 V, faz-faz gerilimin etkin değeri 380 V olmak üzere, doğrultucunun girişine üç faz şebeke gerilimi uygulanır. Üç fazlı yarı kontrollü köprü doğrultucu, *J*2 klemensinden alınan *G*1, *G*2 ve *G*3 bağlantıları üzerinden tetiklenir. Tetikleme başlatılmadığında, U_{DA} gerilimi 0 V'tur. Enerji verildiğinde, tetikleme başlatılarak θ açısı yavaşça arttırılır. SCR'lerin 1-2 saniye içerisinde ulaştığı en yüksek θ değerinde U_{DA} gerilimi nihai seviyesine erişir.

Doğrultucunun çıkışında üretilen U_{DA} , DA bara filtre devresine aktarılmaktadır. Şebekede oluşabilecek anlık aşırı gerilimleri sönümleyebilmek için DA bara filtresinde 2 adet 3 μ F, 1200 V değerinde Vishay MKP1848530924K2 durdurucu kondansatör kullanılmıştır. U_{DA} 'da dalgalanmanın giderilmesi için, devreye 30 adet Kendeil 470 μ F, 450 V DA ayırma kondansatörü kullanılmıştır. Enerji kesildiğinde kondansatörlerde biriken gerilimin daha hızlı boşalması için, 8 adet 68 k Ω , 5 W taş direnç, hava alma direnci olarak eklenmiştir. Tasarlanan şematik çizim, PCB'ye aktarılmıştır. Devre yüksek gerilim taşıdığından, güvenlik nedenleriyle PCB'nin evirici kutusu içerisine, yarı kontrollü köprü doğrultucunun SCR modülleri üzerine baralar vasıtasıyla monte edilmektedir. PCB'nin sabitlenebilmesi için 4 adet montaj vida deliği eklenmiştir. EK1'de PCB tasarımı verilen DA bara filtre devresinin üç boyutlu PCB tasarımı Şekil 3.2'de gösterilmiştir.



Şekil 3.2. Doğru akım filtre devresine ait 3D PCB tasarımı

Devre 223x253 mm boyutlarında 2 katman olarak 105 μ m bakır kalınlığında üretilmiştir. Doğrultucunun çıkışında kullanılan ayırma kondansatörlerinin *C* değeri yeterince büyük seçildiğinde, ΔV_{AK} azalarak, V_{AK} üç fazlı köprü doğrultucuya uygulanan faz-faz geriliminin maksimum değerine yaklaşmaktadır. Çalışma sırasında, üretilen DA bara filtresinin çıkışında U_{DA} geriliminin nihai değeri 537-540 V aralığında ölçülmüştür.

3.1.2. Kontrol Devresinin Tasarımı

EK 2'de şematik çizimi verilen OF eviricinin kontrol devresi, üç fazlı yarı kontrollü köprü doğrultucuyu tetikleyen SCR ateşleme devresi, evirici denetleyen LAUNCHXL-F29069M geliştirme cihazı, +3,3 V, +5 V, -5 V ve +15 V besleme devreleri, H-köprü IGBT'lerinin sürücü devreleri, sürücü devreleri tetikleyen optokuplör devreleri, sürücü hata devresi, bilgilendirme LED'leri, analog geri besleme devresi ve kaynak parametrelerini depolayan EEPROM için I^2C haberleşme devresinden oluşur. Şekil 3.3'te SCR ateşleme devresinin şematik çizimi verilmiştir.



Şekil 3.3. SCR ateşleme devresinin bağlantı şeması

SCR ateşleme devresi bir analog elektronik devredir. Üç fazlı yarı kontrollü köprü doğrultucunun SCR ateşleme devresinde, GND bağlantısıyla U_{DA} gerilimi birleştirilmiştir. Devreye üç faz şebeke gerilimi uygulanır ve U_{DA} gerilimi referans olarak kabul edilir. Uygulanan fazların ikisi, devrenin üst bölümünde 380/12 V, 5 VA değerindeki besleme transformatörü ile 12 V AA gerilime dönüştürülür. Gerilim LM7812CT regüle devresinde doğrultularak, SCR ateşleme devresinde kullanılacak 12 V DA gerilim elde edilir. Devrenin orta bölümünde ise şebeke geriliminin her bir fazı gerilim bölücü devrelere uygulanarak Denklem 3.1'deki 6 V AA değerindeki gerilimlere dönüştürülür.

$$u_{R} \frac{56 K\Omega}{56 K\Omega + 2 M\Omega} = 311 \sin(\omega t) \frac{56 K\Omega}{56 K\Omega + 2 M\Omega} = 8,47 \sin(\omega t)$$
(3.1)
$$u_{S} \frac{56 K\Omega}{56 K\Omega + 2 M\Omega} = 311 \sin\left(\omega t - \frac{2\pi}{3}\right) \frac{56 K\Omega}{56 K\Omega + 2 M\Omega} = 8,47 \sin\left(\omega t - \frac{2\pi}{3}\right)$$
$$u_{T} \frac{56 K\Omega}{56 K\Omega + 2 M\Omega} = 311 \sin\left(\omega t - \frac{4\pi}{3}\right) \frac{56 K\Omega}{56 K\Omega + 2 M\Omega} = 8,47 \sin\left(\omega t - \frac{4\pi}{3}\right)$$
Elde edilen 6 V AA gerilimler, devrede GND olarak referans alınan U_{DA} geriliminin üzerine eklenir. Çalışma aralığı 5-15 V olan LMC660 işlemsel kuvvetlendiricilere uygulanan 6 V AA gerilimlerin çeşitli nedenlerle 15 V'un üzerine çıkması durumunda LMC660 entegrelerinde zarar oluşur. Bu nedenle, gerilimler 12.5 V'luk paralel bağlı zener diyotlar üzerinden geçirilmektedir. Sinüzoidal 6 V AA faz gerilimleri, karşılaştırıcı işlemsel kuvvetlendirici devrelerinde U_{DA} referans gerilimiyle karşılaştırılır. Devrenin çıkışında kare dalga formunda sinyaller elde edilir. Elde edilen kare dalga sinyaller hem integratör devresine aktarılır hem de integratörü devre dışı bırakan CD4053 entegresini anahtarlamak için kullanılır. Kare dalga formundaki sinyaller integratöre aktarıldığında, uygun zamanlarda anahtarlanarak devreye giren integratörün çıkışında testere dişi dalga formunda sinyaller elde edilmektedir. Testere dişi formunun eğimini düşürmek için, integratör girişindeki sinyale gerilim bölücü uygulanmıştır.

SCR ateşleme devresinin alt bölümünde bulunan integratör, sisteme ilk enerji verildiğinde SCR tetikleme sinyallerinin D değerini yavaşça arttırmak için, karşılaştırma devrelerinde kullanılan gerilim değerini üretir. Burada ilk açılışta yüksek olan gerilim yavaşça düşer. Testere dişi formundaki üç faz sinyalleri tekrar işlemsel kuvvetlendirici devrelerinde bu gerilimle karşılaştırılır. Gerilimden büyük olan sinyaller için karşılaştırıcı devre çıkış verir. Böylece çıkışta kare dalga formunda sinyaller üretilir. Üretilen sinyaller, VN330SP röle entegresinin kontaklarını tetikleyerek, U_{DA} referans gerilimine eklenen 12 V'luk gerilimleri SCR'lere gönderir. Böylece, şebeke fazlarıyla eşzamanlı çalışan, ilk açılışta düşük D değerine sahip tetikleme gerilimleri, SCR'leri düşük θ değerleriyle anahtarlar. Sinyallerin D değeri arttıkça, SCR'lerin θ değeri de arttırılarak normal çalışma durumuna geçilir. İlk enerji verme sürecinde, G_1 , G_2 ve G_3 bağlantılarından ölçülen SCR tetikleme sinyallerinin değişimi Şekil 3.4'te gösterilmiştir.



Şekil 3.4. SCR ateşleme sinyallerinin başlangıç grafikleri

SCR ateşleme devresi, 540 V değerindeki U_{DA} gerilimini GND olarak tanımladığından, yüksek gerilim taşır. Bu nedenle, kontrol devresinin diğer bölümlerinden izole edilmiştir.

OF eviricinin kontrol devresinin kalan kısımları LaunchXL-F28069M tarafından yönetilmektedir. LaunchXL-F28069M cihazı, Texas Instruments firmasının F2806x mikroişlemcileriyle uygulama oluşturmak için gerekli donanım ve yazılımları içeren düşük maliyetli bir geliştirme kartıdır. İçerisinde bulunan 90 MHz frekanslı 32 bit TMS320F28069M mikro kontrol ünitesi, 256 KB flash hafızaya, 100 KB RAM belleğe, 14 adet 12-bit çözünürlüklü ASD, 2 adet UART, 14 adet gelişmiş DGM kanalına sahiptir (Anonim 2019a, Anonim 2019b). Şekil 3.5'te bağlantı şeması verilen LAUNCHXL - F28069M'in 9 ve 10 numaralı SCLA ve SDAA bağlantıları kaynak parametrelerini depolayan EEPROM ile I²C haberleşmesi, 27 numaralı bağlantısı analog geri besleme, 34 numaralı bağlantısı analog geri beslemede integratörün çalıştırılması, 39 ve 40 numaralı bağlantıları ise H-köprüsünün DGM kontrolü için kullanılmaktadır.



Şekil 3.5. LAUNCHXL -F28069M bağlantı şeması

Eviricinin kontrol devresi +24 V ile beslenmektedir. Kontrol devresinde IGBT sürücü ve uyarı LED devreleri, +5 V ve +15 V gerilim kullanmaktadır. Analog geri besleme devresinin simetrik işlemsel kuvvetlendirici devreleri +5 V ve -5 V ile beslenirken, devreye aynı zamanda +3,3 V uygulanmaktadır.

Devreye uygulanan +24 V, ilk olarak LM2576-T15V regüle devresi ile +15 V gerilime dönüştürülmektedir. Elde edilen +15 V gerilimden LM7805CT regüle devresi ile +5 V elde edilmektedir. Devrede aynı zamanda DCW05B-05 kullanılarak -5 V ve ikinci bir +5 V üretilmektedir. LaunchXL-F28069M, bilgisayarın USB portuna bağlanan mini USB kablo üzerinden +5 V ile çalışmaktadır. LaunchXL-F28069M aynı zamanda kontrol devresine +3,3 V göndermektedir. Gönderilen +3,3 V, devrede LaunchXL-F28069M'in komutları ile çalıştırılan entegrelere aktarılmaktadır. Şekil 3.6'da besleme devresinin şematik çizimi verilmiştir.



Şekil 3.6. Besleme devresinin bağlantı şeması

Besleme devresinde LM2576-T15V ve LM7805CT regüle devreleri tarafından üretilen +15 V ve +5 V gerilimler, IGBT sürücü devrelerine gönderilmektedir. Ancak IGBT sürücü devrelerinin, mini USB kablo bağlantısıyla LaunchXL-F28069M kartına enerji verilmeden çalışması istenmemektedir. Sürücü devreleri, LaunchXL-F28069M etkinleştikten sonra gerekli kontrollerini yaparak, çalışma için uygun şartların sağlandığını bildirmelidir. Aksi durumda, LaunchXL-F28069M ilk açıldığında, DGM bağlantılarında oluşabilecek bir dalgalanma, sürücü devrelerini çalıştırarak kaynağın başlatılmasına neden olabilir. Bu durumu önlemek amacıyla LM2576-T15V, LaunchXL-F28069M'den alınan +3,3 V gerilimin uygulandığı CNY17-3 optokuplörü üzerinden devreye girmektedir. Devrenin analog geri besleme bölümünde ise simetrik işlemsel kuvvetlendiriciler +24 V gerilimin DCW05B-05 tarafından +5 V ve -5 V gerilime dönüştürülmesiyle beslenmektedir. Bu nedenle, analog geri besleme bölümü, LaunchXL-F28069M kartından bağımsız olarak çalışmaktadır.

Çalışmada eviricinin DGM sinyallerinin üretilmesi için, LaunchXL-F28069M kartının dahili gelişmiş DGM modülü tarafından kontrol edilen 39 ve 40 numaralı bağlantıları seçilmiştir. İki kanalın ürettiği DGM sinyallerinin φ değeri 180°'dir. EPWM1A ve EPWM1B olarak adlandırılan DGM çıkışları, tanımlanan *D* değerinde ve frekansta, +3,3 V genlikte kare dalga formunda sinyaller üretmektedir. Fakat üretilen DGM sinyallerinin +3,3 V genliği, kullanılan IGBT sürücü devresinin çalışma aralığında değildir. Bir yarım köprü sürücüsü olan Skyper 32 Pro R yaklaşık +15 V ile tetiklenmektedir (Hofstötter ve Krapp 2018).

H-köprü devresinin kontrolünde 2 adet Skyper 32 Pro R kullanılmaktadır. Şekil 3.7'de şematik çizimi gösterilen DGM sinyal yükseltici devresi, LaunchXL-F28069M'in +3,3 V DGM sinyallerini +15 V değerine yükselterek, Skyper 32 Pro R için uygulanabilir seviyeye taşır. Aynı zamanda, devrede kullanılan CNY17-3 optokuplörleri LaunchXL-F28069M ile Skyper 32 Pro R arasında galvanik izolasyon sağlar. Böylece, yönetici birim, H-köprü devresi çalıştırılırken ortaya çıkabilecek gerilim dalgalanmalarına karşı yalıtılır.



Şekil 3.7. DGM sinyal yükseltici devresinin bağlantı şeması

Devrede üretilen +15 V DGM sinyalleri, 2 adet Skyper 32 Pro R sürücüsünün kontrol devresine gönderilir. DGM sinyallerinde gürültü oluşumlarını önlemek için, paralel bağlı 1 nF kondansatörlerin kullanılması ve sürücüye yakın yerleştirilmesi önerilmektedir (Hofstötter ve Krapp 2018). DGM sinyallerinden biri, kaynağın yapıldığını bildirmek için LED uyarı devresindeki kaynak LED'ine aktarılır.

Skyper 32 Pro R, IGBT sürme ve koruma özelliklerini barındırır. Sürücünün dahili transformatörü, kontrol devresi ile IGBT'ler arasında galvanik izolasyon sağlar. IGBT anahtarlama sinyallerini gönderen iki çıkış kanalına sahiptir. Kısa darbe, adı verilen, D değeri çok düşük parazit sinyalleri bastırır. Dahili transformatörünün hem primer hem sekonder bölümü için düşük gerilim koruması vardır. Düşük gerilimli tetikleme sinyallerini bastırır. Çalışma sırasında T_d değerinin yeterli olmaması durumunda, farklı gruplardaki IGBT'lerin aynı anda tetiklenmesini önler. Arıza yönetim özellikleriyle, hata durumunda çıkış verir. IGBT'leri, U_{DA} geriliminin 1200 V değerine kadar sürebilir. Skyper 32 Pro R kartının X10 ve X11 numaralı terminalleri, sürücünün primer bölümüdür. Besleme ve topraklama bağlantılarını, +15V DGM sinyallerini ve hata sinyallerini barındırır. X100 ve X200 terminalleri ise sürücünün sekonder bölümüdür. IGBT yarım köprüsünün sürülmesi için gerekli bağlantılar bu terminaller üzerinden yapılır. Semikron firması tarafından Skyper 32 Pro R ile kullanılması önerilen bağlantı şeması Şekil 3.8'deki gibi oluşturulmuştur (Hofstötter ve Krapp 2018).



Şekil 3.8. Skyper 32 Pro R harici bağlantı şeması

Sürücü devresine harici olarak bağlanan R_{CE} direnci ve C_{CE} kondansatörü, IGBT'lerin kısa devre durumunu önlemek için uygulanan karartma zamanını ($t_{karartma}$) belirler. Denklem 3.2'de R_{CE} direncinin, Denklem 3.3'te C_{CE} kondansatörünün değerini hesaplama yöntemi verilmiştir (Hofstötter ve Krapp 2018). Burada, IGBT'nin kollektöremiter eşiğini izleme gerilimi ($V_{CE(statik)}$) 8 V, R_{VCE} direnci 0 Ω tanımlanmıştır.

$$R_{CE}[k\Omega] = -15.5 \ k\Omega \ln \left(1 - \frac{V_{CE(statik)} + R_{VCE} \ \frac{V}{k\Omega}}{8 \ V}\right)$$
(3.2)

$$C_{CE}[pF] = \frac{t_{karartma}[\mu s] - 2,1\,\mu s - 0,11\,\frac{\mu s}{k\Omega}R_{CE}}{0,00323\,\frac{\mu s}{pF}}$$
(3.3)

Devrede, Skyper 32 Pro R sürücüsünü IGBT'lerin kapalı durumunda oluşan yüksek gerilimden korumak için, IGBT geriliminden daha yüksek gerilimlere dayanıklı, ters diyot kullanılır. Sürücünün çıkışında bulunan dirençler, IGBT'lerin anahtarlama hızını ayarlar. Paralel bağlı 12 Ω dirençlerin değeri arttıkça, IGBT'lerin açılma hızı, paralel bağlı 22 Ω dirençlerin değeri arttıkça, kapanma hızı azalır. Açılma hızının azalması, IGBT'ye ters paralel bağlı diyot üzerinden dönen akımı, kapanma hızının azalması ise kapanma sırasında oluşabilecek endüktif gerilimleri azaltır. Devrede kullanılan 10 k Ω direnç, sürücülerin besleme gerilimi kesildiğinde IGBT'leri kilitler (Hofstötter ve Krapp 2018).

Skyper 32 Pro R, düşük gerilim, kısa devre veya dışarıdan bildirilen bir hata durumunda, hata çıkışı vererek IGBT'leri kapatır. DGM sinyalleri IGBT'lere aktarılmaz. Oluşan arıza giderildiğinde, hata çıkışı 3 saniye daha çıkış verir ve devre dışı bırakılır. Sürücüye ilk enerji verildiğinde, yine önceden tanımlanan 3 saniye içerisinde gerekli kontroller yapılır, herhangi bir problem yoksa hata çıkışı kapatılır (Hofstötter ve Krapp 2018). Skyper 32 Pro R sürücüsünün hata giriş çıkış devresinin şematik çizimi Şekil 3.9'da verilmiştir.



Şekil 3.9. Skyper 32 Pro R hata giriş çıkış devresinin bağlantı şeması

Sürücü devrelerin hata çıkışları, Şekil 3.10'daki LED uyarı devresine aktarılır. LED uyarı devresinde, IGBT sürücülere uygulanan +5 V ve +15 V gerilimleri takip eden, Hköprüsünün çalışması sırasında ve sürücü hata verdiğinde etkinleşen LED'ler bulunur. Böylece çalışmada oluşabilecek problemler kullanıcı tarafından takip edilebilir.



Şekil 3.10. LED uyarı devresinin bağlantı şeması

Sürücü devreleri, H-köprü devresinde kullanılan IGBT'leri U_{Gon} ve U_{Goff} gerilimleriyle anahtarlar. Skyper 32 Pro R için U_{Gon} gerilimi +15 V, U_{Goff} gerilimi -8 V'tur. Şekil 3.11'de H-köprü devreli OFDA-DNK sistem şeması verilmiştir. Semikron Skm200gb12t4 IGBT modülleri tarafından eviricinin çıkışında üretilen U_{OF} , OFDA kaynak transformatörünün primerine iletilmiştir. Sekonderde, transformatörün dönüştürme oranında OF akım elde edilmiştir. Akım tam dalga doğrultucu diyotlarda, OFDA kaynak akımına dönüştürülerek yüke uygulanmıştır.



Şekil 3.11. H-köprü evirici kullanılan OFDA-DNK sisteminin şeması

Yönetici birim, OFDA-DNK sisteminin kapalı çevrim kontrolünü sağlayabilmek için kaynak akımını takip etmelidir. RB yardımıyla akım okuma işlemi, yükten kaynak transformatörüne dönen bağlantıdan yapılmıştır. RB'den alınan akımın türeviyle orantılı sinyaller, Şekil 3.12'deki akım ölçüm devresine iletilerek, LaunchXL-F28069M'in 0-3,3 V aralığında çalışan ASD girişinin kullanabileceği bir akım verisine dönüştürülür.



Şekil 3.12. Akım ölçüm devresinin bağlantı şeması

Akım taşıyan iletken üzerine sarılan RB'nin iki ucunun devreye bağlantısı H2 terminalinden yapılır. RB gerilimi, R_{a1} sonlandırma direncinden devrenin ön ayar bölümüne düşer. Bu bölüm, kullanılan RB'nin değer farklılıkları sonucunda integratöre iletilen gerilim farklılıkları ve integratör çıkış gerilimi için bir ince ayar yapma özelliği sağlar. Gerilim bölücü olarak kullanılan R_{pot1} trimpotu, RB'den integratöre gelen geriliminin genliğini değiştirir. R_{pot2} ise integratörün sıfır gerilimini ayarlar.

Ön ayarı yapılan RB gerilimi, devrenin integratör bölümüne iletilir. İntegral alma işlemi, LaunchXL-F28069M'in 34 numaralı çıkışından üretilen bir kontrol sinyalinin izninde çalışır. Bu sinyal, integralin yalnızca kaynak akımı sırasında alınmasını sağlar. CD4053BE anahtarlama entegresinin 9 numaralı bağlantısına 3-20 V aralığında uygulanabilen sinyal, tasarımda 3,3 V olarak tanımlanmıştır. Sinyal uygulandığında, entegrenin 4 ve 5 numaralı bağlantıları üzerindeki normalde kapalı kontağı açarak, C_{a4} kondansatörünü etkinleştirir. Böylece, integral alma işlemi başlatılır. Bu sinyal, kaynak çevrimi süresince uygulanır, çevrim tamamlandığında kesilir. Kontrol sinyali kesildiğinde, CD4053BE entegresinin kontağı kapatılarak, devre kendini bu bağlantı üzerinden tamamlar. Devrede C_{a4} kondansatörü ve integratör devre dışı bırakılır. Bu durumda kondansatör deşarj olur.

İntegral alıcının çıkışına, gerilim seviye öteleyici ve gerilim bölücü uygulanır. RB'nin düz veya ters bağlantısında okunacak tüm kaynak akımı aralığı için integratörden alınan gerilimler, gerilim seviye ötelemesi ile V_{seviye} kadar pozitif yönde ötelenerek 0 V ve üzerine taşınır. R_{a7} , R_{a8} dirençlerinden oluşan gerilim bölücü ile belirlenen oranda, integratör çıkışının maksimum 3,3 V değeri için V_{seviye} değeri 1,65 V olarak ölçeklenmiştir. Bu işlemlerden elde edilen gerilim, kayıplara ve aşırı akım çekme durumuna karşı gerilim izleyici bir devre ile izole edilmiştir. Böylece, kayıpların mümkün olduğunca azaltılması ve gerilim verisinin ASD'ye aktarılması sağlanmıştır. Kaynak akımının olmadığı durumlarda, yapılan ölçümlerde devrenin çıkış gerilimi V_{seviye} değeri kadardır. Akım ölçümü durumunda ise devrenin çıkış gerilimi, RB'nin düz bağlantısında 1,65-3,3 V aralığında artarken, ters bağlantısında 0-1,65 V aralığında azalmaktadır. RB'nin hem düz hem de ters bağlanması durumunda devreden elde edilen gerilim grafikleri sırasıyla Şekil 3.13 (a) ve Şekil 3.3 (b)'d gösterilmiştir. Osiloskobun 1 numaralı probu RB sinyal dönüşümü sonucunda elde edilen gerilim, 3 numaralı probu OFDA-DNK sisteminde kaynak sırasında RB'den ölçülen gerilimdir.



Şekil 3.13. Akım ölçüm devresinin, a) RB düz bağlantı grafikleri, b) RB ters bağlantı grafikleri

Devrede akım ölçümü olmadığında verilen 1,65V seviye gerilimi, sistemde kaynak akımı uygulanmamasına rağmen integral izin sinyali uygulandığında, yani akım ölçümü başlatıldığında, yine sabit kalmalıdır. Çünkü kaynak akımı akmadığında, integrali alınacak veri yoktur. Akım olmamasına rağmen değer artıyorsa veya azalıyorsa, integral işlemine istenmeyen gerilim bileşenlerinin dahil olması söz konusudur. İntegratör devresinde R_{pot2} trimpotu, bu gerilim bileşenlerini önlemek için kullanılmıştır. Kaynak akımı olmadan integral izin sinyali uygulandığında, gerilim çıkışında 1,65 V değeri sabit kalıyorsa, kalibrasyon işleminin uygun şekilde yapılmış olduğu anlaşılabilir. Gerilimde yavaş bir artma veya azalma olması durumunda, integral işlemine katılan gerilim bileşenleri, yapılan tasarımla önlenmiştir. Böylece kaynak akımı sırasında ölçülen gerilim değerlerinde uygun olmayan bileşenler olmadan sinyalin integralinin alınması sağlanmıştır.

OFDA-DNK çevrimini kontrol etmek için, çalışmada LaunchXL-F28069M geliştirme cihazına 18 adet kaynak parametresi tanımlanmıştır. Kullanıcıların farklı program numaralarında farklı parametreler ayarlayabilmesi için, kaynak parametreleri, kaynak program numarası parametresi ile eşleştirilmiştir. Yazılım içerisinde 127 adet kaynak

oluşturulmuştur. Parametrelerin maksimum değerlerinin program numarası tanımlanabilmesi için ise her bir parametreye 4 Byte yer ayrılmıştır. Kaynak parametrelerinin yanı sıra, yönetici birimde kalibrasyon parametreleri de bulunmaktadır. Bu durumda yaklaşık 10 KB bir depolama alanının ayrılması gereklidir. LaunchXL-F28069M'in sahip olduğu 256 KB flash hafıza ve 100 KB RAM bellek bu depolama gereksinimini için yeterlidir. Kaynak çevriminde, işlemcinin geçici hafızada oluşturduğu adreslerde ilgili parametreleri rahatça çalıştırabilir. Elektrik kesintisi veya sistemin kapanması durumunda, kalıcı flash hafızaya kaydedilen kaynak parametreleri çağırılabilir. Fakat flash hafızanın bir ömrü vardır. Hafizaya yazma işlemlerinin sayısı, flash hafiza veya EEPROM için tanımlanan maksimum yazma sayısına ulaştığında, yazma işlemi artık yapılamaz. Bu durumda flash hafiza veya EEPROM değişimi gereklidir. LaunchXL-F28069M'in flash hafızasının değişimi pratik ve ucuz bir çözüm olmayacaktır. Bu sebeple, çalışmada kaynak parametreleri, kolay değiştirilebilecek 24LC256 entegresinde depolanmaktadır. 24LC256, 32 KB depolama alanına sahip bir EEPROM'dur. LaunchXL-F28069M'in 9 ve 10 numaralı bağlantıları, I²C haberleşmesini kullanarak kaynak parametrelerinin 24LC256 entegresine veri alışverişi için kullanılır. EEPROM I²C haberleşme devresinin şematik çizimi Şekil 3.14'te verilmiştir.



Şekil 3.14. EEPROM I²C haberleşme devresinin bağlantı şeması

EK 2'de tüm bölümleri verilen kontrol devresinin şematik çizimi PCB'ye aktarılmıştır. EK3'te PCB tasarımı verilen OF evirici kontrol devresinin üç boyutlu PCB tasarımı Şekil 3.15'te gösterilmiştir.



Şekil 3.15. Kontrol devresine ait 3D PCB tasarımı

OF evirici kontrol devresi, 184x216 mm boyutlarında, 70 µm bakır kalınlığında 2 katman olarak üretilmiştir. PCB, evirici kutusu içerisine monte edilmektedir. PCB'nin sabitlenebilmesi için 4 adet montaj vida deliği eklenmiştir. Teknik personel tarafından müdahale ve takip durumlarında, kart evirici kutusu içerisinde erişilebilir olacaktır. Güvenlik nedenleriyle, devrenin yüksek gerilim taşıyan bölümlerine uyarı işaretleri yerleştirilmiştir.

3.2. Kaynak Kontrol Arayüzünün Tasarımı ve Yazılımı

OFDA-DNK sisteminde eviricinin bilgisayar ortamında haberleşeceği bir kaynak kontrol arayüzüne ihtiyaç vardır. Bu arayüz sayesinde istenen tüm kaynak parametreleri tanımlanabilir. Kaynak kontrol arayüzünün yazılımı Python dili kullanılarak oluşturulmuştur. Python dilinde kullanıcı arayüzleri oluşturmak için birçok tasarım kodu kullanılabilmektedir. Ancak tasarımı kodlarla oluşturmak zorlayıcı ve zaman alıcı olabilir. Qt Designer, arayüz tasarımlarını hızlandıran bir programdır. İçinde barındırdığı grafiksel araçlar, sürükle bırak yöntemiyle tasarıma yerleştirilebilir. Kullanılan araçlar için tanımlanan çok sayıda özelliğe müdahale edilebilir. Kaynak kontrol arayüzünün tasarımı için Şekil 3.16'da verilen Qt Designer programı kullanılmıştır.

File Edit Form View Settings Window Help Tastarrim böllümü Widget Box File Layout Vertical Lay	Qt Designer											-	0)	×
Image: Solution Image: Solution	File Edit Form View Settings W	Vindow Help					Та	earin	n hölümü					
Widget Box 6 x Filter	0 🖉 🗎 🗅 🖳 🖪	🖻 🕏 💁 🔟		i 🤴 📕			Ia	Saim						
Filter Layouts Filter Image: Constraint Type Here Layouts Ballanti Tandim Type Here Filter Image: Constraint Type Here Wericial Layout Indicating Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type Here Image: Constraint Type	Widget Box 🗗 🗙	verter Araviizii - mfdclr	nterface ui*						/	· · · · · · · · · · · · · · · · · · ·	Property Editor		5	×
✓ Lajouts ************************************	Filter	Račlanti Vardim Tv	vne Here								Filter] 4 — (p
Wetrical Layout Intermediate Layout Intermediate Layout Intermediate Layout Wetrical Layout Intermediate Layout Intermediate Layout Intermediate Layout Spaces Form Layout Intermediate Layout Intermediate Layout Intermediate Layout Y Spaces Form Layout Intermediate Layout Intermediate Layout Intermediate Layout Y Spaces Form Layout Intermediate Layout Intermediate Layout Intermediate Layout Y Spaces Form Layout Intermediate Layout Intermediate Layout Intermediate Layout Intermediate Layout Y Buttons 6% Space Layout Intermediate Layout	Layouts ^	oogland hardnin ij									et : OMainWindow		- ••	<i>•</i> •
III Hoticontal Layout mta Property millayout <	Vertical Layout										Que a certa interest		lahua.	^
Signed is yout. Prof Ballonia Prof Ballon	III Horizontal Layout	ntisi	Parametreler Kalibrasy	on Simülasvor	n Tanılama Veritabanı Grafi	k					Property	v	alue	ell.
Port Balgards Port Ba	Grid Layout										QObject		_	4
✓ Spaces JR BajtAT Program for Image: Image	Form Layout	Port Bağlantısı									objectName	q	t.	
Implementational Spacer Owner Period Implementation Period Implementation Period Implementation <th< td=""><td> Spacers </td><td></td><td>Program No 1</td><td>· · · · · ·</td><td>(1-127)</td><td></td><td></td><td></td><td></td><td></td><td></td><td>-</td><td>2</td><td>1</td></th<>	 Spacers 		Program No 1	· · · · · ·	(1-127)							-	2	1
Wetcal Spacer Durum ✓ Genetical Spacer C (0, 100 V R) ✓ Buttons (%)	Horizontal Spacer	JUK DAQUAT									enabled]	-
Buttors 6% A 0 P Roh Button mux: bagit Dogit Yallayma Zaman 1 (1 - 99) ms GOldGR Durbe 1 (1 - 9) Adet GOldGR V 0 @ Roh Button mux: bagit Dogit Skima Zaman 1 (1 - 99) ms GOldGR Durbe 1 (1 - 9) Adet GOldGR Vitight 1600 @ Roh Button Skima Zaman 1 (1 - 99) ms GOldGR 0 (9 - 999) ms GOldGR Height BD	Vertical Spacer	Durumu									✓ geometry	1	J, U), 1600 X 8.	-
Pipsh Button Tailsgame Yaldsgame Tailsgame <thtailsgame< th=""> <thtailsgame< th=""> <</thtailsgame<></thtailsgame<>	✓ Buttons	0%									X	0		-
Na Tool Button Dine say begin © Radio Button Sima Zaman 1 (1 - 999) ms GNUER: Darbe Solution 0 (0 - 999) ms GNUER v GrapPairor Parfe	Push Button		Yaklaşma Zamanı	1			Darbe	1		GÖNDER	Y NC IN	0	coo	-
Qear Control Control	Tool Button	umu: sagii begii	T.								width	1	500	
Charle Day 10 V Crepping Preprint	Radio Button		Sima Zamani	1	(1 - 999) ms	GÖNDER	Darhe Sodutma	0	(0 - 999) ms	GÖNDER	Height	8	30	
	Check Box										✓ sizePolicy	0	reterred, Prete	2
Command Link Button	Command Link Button						1				Horizontal	POLICY P	eterred	
Dialog Button Box Basin; 0.0 (0.0 - 9.9) atm. GONDER Ramps 2 0.0 (Xaynak Akmir - Son Akm) kA wir GONDER Wettica Holicy Preferred	🙀 Dialog Button Box		Basınç	0.0			Rampa 2	0.0	. (Kaynak Akımı - Son Akım) kA 🗰	GÖNDER	Vertical Pol	icy P	eterred	
V Item Views (Model-Based)	 Item Views (Model-Based) 										Horizontal	Stretch 0		
List View (6-900) me (70,000) me (70,000) me (70,000) me (70,000) me (70,000) me	List View	<u>(</u>	Ön Zaman		(0-909) ms	GÖNDER	Son Zaman	0	(0 - 999) ms	GÖNDER	Vertical Str	etch 0	COD 050	
	Tree View	N									✓ minimumSize	1	500 x 850	
Table View	Table View	$\mathbf{\Lambda}$					1				Vidth	1	500	
Column View On Abra 0.0 (0 - Kopaste) kA GÖNDER Son Akm 0.0 (0 - Kapaste) kA GÖNDER 0 (0 - Kapaste) kA	Column View		Ön Akım	0.0	(0 - Kapasite) kA		Son Akm	0.0	(0 - Kapasite) kA	GÖNDER	Height	8	00	-
Undo View	Undo View										✓ maximumsize		3/7/215 X 16/	
✓ Item Wolgets (Item-Based) Bames 1 B.0 (In Akm - Kansik Akm) (A == CPUIDER Kansik Sonu 0 (In - 999) ms CPUIDER (IN - 500) (IN -	 Item Widgets (Item-Based) 	\	Ramna 1	0.0	(Ön Akım - Kavnak Akımı) kA	GÖNDER	Kavnak Sonu	0	(0 - 999) ms	GÖNDER	width		0/1/215	
Litt Widget	List Widget										Height	0	0///215	
	Tree Widget		-				7				> sizeincrement	0	x U	
Experiment of the second	lable Widget		Kaynak Zamanı	0	(0 - 999) ms		Tekrarlı Kaynak	0	(0 - 999) ms	GÖNDE	7 Dasesize	0	x U	
V Containers	Containers										parette		USIOITIIZEU (71	
Group Box Lamak Akmi E.0 10 e-kasasta kA GONDER Purta Savia D (0 - 99) Adat GONDER C	Group Box		Kavnak Akmi	0.0	(0 - Kapasite) kA	GÖNDER	Punta Savisi	0	(0 - 99) Adet	GTIDER	< IONL	4	, IMS Shell DI	>
Stori Area Property Editor Object Inspector	Scroll Area	\					<u> </u>				Property Editor	Object Inspe	ector	_
Simplified Editor 6 X	1001 BOX	· · · · · · · · · · · · · · · · · · ·	-				7				Signal/Slot Editor		5	×
Concerning Concerning	ab widget	\ \	Akım Toleransı	0.0	(0 - 10.0) kA	GÖNDER	Sipariş Adedi	0	(0 - 9999) Adet	GÖNDER	Jighaly Slot Eartor		0	~
	Stacked widget	· · · · · · · · · · · · · · · · · · ·												
Zer Haller Signal Receiver	22 Frame	DaXlantin	Akım toleransı 0 girilirse,	, güç modunda ça	slışılır.)				A		Sender	Signal	Recei	ver
Winger Arac listosi Arac listosi	Widget	Aro	e lietooi					/	Araç ozellikle	eri				
Anaç islesi	mul Area	Ara	ç iistesi											>
U DOC WINDING V / Second Secon	Dock Widget	(,	Signal/Slot E	Action F	Resource Br	

Şekil 3.16. Qt Designer programı

Kaynak kontrol arayüzünde, kaynak parametreleriyle ilgili tanımlamaları, eylemleri, seri haberleşme ayarlarını ve diğer sayfa geçişlerini barındıran bir ana sayfa bulunur. Ana sayfada, eviricinin *D* değerinin ölçeklendirilmesi için kullanılan kalibrasyon ve eviriciye

haberleşme üzerinden iletilen sinyallerle komut gönderen simülasyon bölümlerine geçilebilmektedir. Kaynak kontrol arayüzünün ana sayfası Şekil 3.17'de verilmiştir.

🖸 OF Evirici Arayūzū - [Preview] - Qt Designer – 🗆 X									
Ana Ekran Bağlantı Yardım									Versivon 1.0.0
Port Bağlantısı	Parametreler Kalibra	syon Simülasyon	Tanılama Veritabanı Graf						
Port Bağlantısı DURDUR BAŞLAT Bağlantı Durumu	Program No	1 v							EVİRİCİYE AKTAR
0%	Yaklaşma Zamanı	1	(1 - 999) ms		Darbe	1	(1 - 9) Adet		EVIRICIDEN
Port Durumu: Bağlı Değil	Sıkma Zamanı	1	(1 - 999) ms		Darbe Soğutma	0	(0 - 999) ms		
	Basınç	0.0	(0.0 - 9.9) atm.		Rampa 2	0.0	(Kaynak Akımı - Son Akım) kA		
	Ön Zaman	0	(0-999) ms		Son Zaman	0			EEPROMA
	Ön Akım	0.0	(0 - Kapasite) kA		Son Akım	0.0	(0 - Kapasite) kA		
	Rampa 1	0.0	(Ön Akım - Kaynak Akımı) kA		Kaynak Sonu	0	(0 - 999) ms		
	Kaynak Zamanı	0	(0 - 999) ms		Tekrarlı Kaynak	0	(0 - 999) ms		VERITABANINA
	Kaynak Akımı	0.0	(0 - Kapasite) kA		Punta Sayısı	0	(0 - 99) Adet		AKIAK
	Akım Toleransı	0.0			Sipariş Adedi	0	(0 - 9999) Adet		VERITABANINDAN AL
Veritabanı Bağlantısı	(Akım toleransı 0 girilirs	e, güç modunda çal	ışılır.)						

Şekil 3.17. Kaynak kontrol arayüzünün ana sayfası

Sayfanın sol bölümü, seri haberleşme bağlantısını başlatmak ve durdurmak için oluşturulmuştur. Sayfada "Bağlantı" bölümünden erişilebilen Şekil 3.18'deki port ayarları sayfası, eviricinin bilgisayara bağlandığı COM port ve tanımlı baud hızının seçilmesi için eklenmiştir.

Port Ayarları			?	×
Port Name:		COM3		•
BaudRate:		9600		•
[(ОК	Can	cel

Şekil 3.18. Port ayarları sayfası

Ana sayfanın orta bölümünde kaynak program numarası seçimi ve seçilen program için tanımlanan kaynak parametreleri bulunmaktadır. Parametreleri LaunchXL-F28069M'e tek tek göndermek için, yanlarına butonlar eklenmiştir. Sayfanın sağ bölümünde, tüm parametreleri eviriciye göndermek ve EEPROM'a kaydetmek için butonlar bulunmaktadır. Buton sayısı, eklenen özelliklere göre arttırılabilir. Ana sayfadaki kalibrasyon bölümü seçildiğinde, eviricinin Şekil 3.19'daki kalibrasyon ayarlarının bulunduğu sayfaya geçilir.

OF Evirici Arayüzü - [Preview] - Qt De	esigner							□ ×
Ana Ekran Bağlantı Yardım						qt : QMainW	findow:	Versiyon 1.0.0
Port Bağlantısı Para	metreler Kalibrasyon Simül	asyon Tanılama Veritabanı Grafik						
Port Bağlantısı Ak	um Kalibrasyonu Kuvvet Kalibra	isyonu						
DURDUR BAŞLAT Bağlantı Durumu	AKIM KALİBRASYONU BAŞLAT	AKIM KALİBRASYONU İPTAL						
0%								
Port Durumu: Bağlı Değil		Kalibrasyon Modunu Seçiniz.			v) Wi He		
			Güvenli bir şekilde silindiri aş	şağı indiriniz.				
			Silindirin aşağı indiğini doğru	layınız.				
		%20 Kapasite Kalibrasyonu		Okunan Akım Değeri :	0.0	kA		
		%40 Kapasite Kalibrasyonu		Okunan Akım Değeri :	0.0	kA		
		%60 Kapasite Kalibrasyonu		Okunan Akım Değeri :	0.0	kA		
		%80 Kapasite Kalibrasyonu		Okunan Akım Değeri :	0.0	kA		
		%100 Kapasite Kalibrasyonu		Okunan Akım Değeri :	0.0	kA		
Veritabani Bağlantısı								

Şekil 3.19. Kaynak kontrol arayüzünün kalibrasyon sayfası

Eviriciye uygulanan DGM sinyallerinin istenen kaynak akımını üreten *D* yüzdesini doğru eşleştirebilmek için, yüksek akımlar için kullanılabilen bir cihazla akımı ölçmek ve doğrulamak gerekir. Öte yandan OFDA-DNK sistemi, içerisinde çok sayıda değişkeni barındırır. Sistemde DGM sinyalinin *D* yüzdesi ile kaynak akımı arasında doğrusal bir ilişki olmadığından, düşük akımlarda ayarlanan *D* için yüksek akımlarda değer kaymaları oluşur. OF eviricide, "Akım Kalibrasyonu Başlat" butonu seçildiğinde, ileride kalibrasyon seçeneklerinin arttırılabileceği düşünülerek kullanıcıya kalibrasyon seçenekleri sunulur. Özelleştirilmiş kalibrasyon seçildiğinde, eviricinin bir OFDA-DNK makinasında çalıştırıldığı düşünülerek, "Kaynak Silindiri Aşağı" butonuyla makinanın elektrotlarının kapanması sağlanır. Ardından "Kaynak Silindiri Aşağıda" butonuyla kullanıcının elektrotların kapalı olduğunu doğrulaması istenir. Özelleştirilmiş kalibrasyonda eviriciye uygulanan DGM sinyallerinin *D* değer aralığı beş bölgeye ayrılmıştır. Bölgelerde kaynak akımı ile DGM'nin *D* değerinin eşleştirilmesi için, kullanıcıya sunulan butonlarla kaynak başlatılır. Yüksek akım ölçüm cihazından alınan akım değerinin ise kullanıcı tarafından girilmesi istenir. Tüm bölgelerin akım değerleri tanımlandığında, "Tamamla" butonuyla kalibrasyon sonlandırılır. Böylece, tanımlanan akımı bulunduğu bölgede doğrusal bir artış sağlamak için *D* ölçeklenir. Akım değeri farklı bir bölgeye geçmişse, *D*'nin artış miktarı, ilgili bölge için değiştirilir.

Sayfada simülasyon bölümünde, çevre birimlerinden eviriciye gönderilebilecek temel sinyalleri haberleşme üzerinden gönderen, Şekil 3.20'deki simülasyon sayfası bulunur.



Şekil 3.20. Kaynak kontrol arayüzünün simülasyon sayfası

Kaynak kontrol arayüzünün yazılım bölümü, Anaconda platformunun Şekil 3.21'deki Spyder derleyicisinde oluşturulmuştur.



Şekil 3.21. Spyder programı

Qt Designer'da oluşturulan tasarım, ".ui" uzantılı bir dosya olarak kaydedilir. Tasarım kodlarını inceleyebilmek için, dosya uzantısı ".py" olarak dönüştürülebilir. Spyder programında ".ui" uzantılı dosyanın klasörü seçilip, dosya ismiyle (OFevirici) birlikte oluşturulan aşağıdaki komut konsola yazıldığında, uzantı dönüştürülür.

pyuic5 OFevirici.ui -o mfdcInterface.py

Qt Designer programında oluşturulan tasarım, Spyder programı tarafından ".ui" uzantılı olarak çağırılabilir. Spyder programında, kaynak kontrol arayüzünün geliştirilmesi için gerekli olan araç ve seri haberleşme kütüphaneleri aşağıdaki şekilde eklenmiştir.

from PyQt5 import QtCore, QtWidgets, QtGui, QtSerialPort, uic

from PyQt5.QtCore import QCoreApplication, QObject, QRunnable, QThread, QThreadPool, pyqtSignal from PyQt5.QtWidgets import *

Arayüz içerisinde bulunan araçlara erişebilmek için, fonksiyonların önüne self parametresi eklenir. Erişilen üst sınıflar ebeveyn (parent), alt sınıflar ise çocuk (child) olarak adlandırılır (Altun 2020). Kaynak kontrol arayüzünü çağıran ana fonksiyon aşağıdaki şekilde oluşturulmuştur.

class MainWindow(QtWidgets.QMainWindow): def __init__(self, parent=None): super(MainWindow, self).__init__(parent) uic.loadUi('OFevirici.ui', self)

Ana fonksiyon çevriminin sürekli çalıştırılması için, yazılım düzenleyicide en son bölüme aşağıdaki kodlar eklenir.

if __name__ == '__main__':
 import sys
 app = QtWidgets.QApplication(sys.argv)
 widget = MainWindow()
 widget.show()
 sys.exit(app.exec_())

Ana fonksiyon yapısı oluşturulup, çalışma döngüsü sağlandığında, kullanıcının arayüz araçları ile etkileşimi sonucunda çalıştırılan fonksiyonlar tanımlamak gerekir. Tanımlanan eylem gerçekleştiğinde, ana fonksiyondan farklı bir bölümde tanımlanan bir alt fonksiyon çalıştırılır. Fonksiyonu tetiklemek amacıyla seçilecek komutlar, aşağıdaki gibi bir butona tıklama, basma veya butonu bırakma şeklinde tanımlanabilir.

self.pushbuttontName.clicked.connect(self.function1)
self.pushbuttonName.released.connect(self.function2)

self. pushbuttonName.pressed.connect(self.function3)

Kaynak kontrol arayüzünün port ayarları bölümünde tanımlanan COM port ve baud hızı seçildiğinde, bağlantı başlatma butonuna tıklanarak çalıştırılan fonksiyon aşağıdaki şekilde oluşturulmuştur.

@QtCore.pyqtSlot()
def connectToPort(self):
 self.serial.open(QtCore.QIODevice.ReadWrite)

Seçilen haberleşme ayarları için yukarıdaki fonksiyon çalıştırıldığında, port üzerinde seri haberleşme sağlanmış olur. Kaynak kontrol arayüzünde tanımlanan değerlerin seri port üzerinden gönderilmesi ise aşağıdaki fonksiyon yapısıyla sağlanmıştır. Fonksiyonda, program numarası tanımlanan aracın o anki değeri seri porta gönderilmektedir.

self.serial.write(self.cbProgramNo.currentText().encode())

Tanımlanan kaynak parametre değerleri, mini USB kablo ile bilgisayarın USB girişine bağlanan LaunchXL-F28069M geliştirme kartına gönderilir. Veriler, evirici kontrol birimi tarafından anlamlandırılabilmesi için Şekil 3.22'de belirtilen yapıda iletilir.



Şekil 3.22. Gönderilen ve alınan verinin karakter yapısı

Gönderilen veriler 9 Byte uzunluğundadır. İlk karakter, verinin bir giriş çıkış sinyali veya değişken olduğunu tanımlayan tip karakteridir. Tip karakterinden sonra gelen üç karakter, verinin hangi adrese gönderileceğini belirler. Değerin yanlış bir adrese gönderilmesini önlemek için, eviricide her bir parametre ve sinyal için bir adres atanmıştır. Adres karakterlerinden sonra gelen dört karakterde ise gönderilen verinin değeri bulunur. Adresi

belirtilen parametre için ilgili değer gönderilir. Ön akım, kaynak akımı, son akım gibi rasyonel sayı olabilen parametre değerleri, 10 ile çarpılarak virgülden kurtarılır ve tam sayı olarak gönderilir. Gönderilen veri değeri 4 Byte ile sınırlandırılmıştır. Tip, adres ve veri karakterlerinin ardından gönderilen veri sonu karakteri, ilgili parametre için gönderimin tamamlandığını bildirir. LaunchXL-F28069M tarafından sıralı olarak alınan veriler değerlendirerek, eviricinin kontrolünde kullanılır.

3.3. Orta Frekanslı Eviricinin Yazılımı ve Kontrolü

Eviricinin LaunchXL-F28069M kontrol kartının yazılımı, Texas Instruments firmasının Şekil 3.23'teki Code Composer Studio programında oluşturulmuştur.



Şekil 3.23. Code Composer Studio programı

Code Composer Studio programının yazılım düzenleyici bölümünde oluşturulan kodlar derlendiğinde, üretilen hata ve uyarı mesajları ile problem tespiti yapılabilir. Yazılım yüklendiğinde, hata ayıklama bölümünde parametre değerleri anlık olarak izlenebilir. Proje gezgini, dahil edilen kütüphaneleri, kurulum ayarlarını, oluşturulan ana ve alt programları listeler. Evirici yazılımı C ve C++ dillerinde oluşturulmuştur. Programa Şekil 3.24'te verilen kütüphaneler eklenmiştir.

- 🗸 🗊 Includes
 - > B C:/ti/ccs1000/ccs/tools/compiler/ti-cgt-c2000_20.2.4.LTS/include
 - > 🕒 C:/ti/controlSUITE/development_kits/~SupportFiles/F2806x_headers
 - > 🕒 C:/ti/controlSUITE/device_support/f2806x/v151/F2806x_common/include
 - > 🕒 C:/ti/controISUITE/device_support/f2806x/v151/F2806x_headers/include
 - > B C:/ti/controlSUITE/libs/math/FPUfastRTS/V100/include
 - > 🕒 C:/ti/controISUITE/libs/math/IQmath/v160/include

Şekil 3.24. Evirici programına dahil edilen kütüphaneler

Evirici yazılımı Şekil 3.25'teki üç temel bölümden oluşmaktadır. İlk bölümde, kullanılacak kütüphaneler programa dahil edilir. İkinci ve üçüncü bölümler ana fonksiyonun içinde tanımlanmıştır. İkinci bölüm, eviricinin kontrolü sırasında çalıştırılan, gelişmiş DGM, ASD, flash ve RAM bellek, I²C ve SCI haberleşme gibi bölümlerin alt fonksiyon parametrelerini kapsar. Son bölümde, çalıştırılan tüm fonksiyonları barındıran evirici fonksiyon döngüsü bulunur.



Şekil 3.25. Evirici yazılımının temel yapısı

Programa eklenen kütüphanelerle birlikte, yazılımın ilk bölümünde F2806x cihazlarına ait tanımlamaları, DGM modüllerini, matematiksel fonksiyon ve bellek yönetimini, karakter ve dizi yapılarını barındıran aşağıdaki kütüphaneler çağırılmıştır.

#include "PeripheralHeaderIncludes.h"
#include "F2806x_EPwm_defines.h"
#include "DSP28x_Project.h"
#include "math.h"
#include <stdlib.h>
#include <stdlib.h>

#include <string.h>

Yazılımın ikinci ve üçüncü bölümlerinden oluşan ana fonksiyonun yapısı Şekil 3.26'da gösterilmiştir.



Şekil 3.26. Evirici yazılımının ana fonksiyonunun akış diyagramı

Ana fonksiyon, çağırılacak alt fonksiyonlarla ilgili tanımlamalar yapılarak başlatılır. İlk olarak sistemin faz kilitli döngü (PLL) fonksiyonları, dahili veya çevresel saat (CLK) fonksiyonları ve sistemi döngülerden koruyan bekçi fonksiyonları çalıştırılır. Tüm giriş ve çıkışların parametreleri tanımlanır. Sonraki adımlarda, eviricinin EEPROM ile parametre alışverişini sağlayacağı I²C ve bilgisayardan veri alımını gerçekleştiren SCI haberleşmeleri için seçilen giriş çıkışlar tanımlanır. Çevresel kesme eklentilerinin (PIE) kontrol parametrelerinin varsayılan durumuna getirilmesi, CPU kesmelerinin devre dışı bırakılması ve bayraklarının sıfırlanması, PIE vektör tablolarının başlatılması gibi işlemlerle kesme fonksiyonları kullanıma hazır duruma getirilir. Programın devamında, çalışma sırasında geçici hafizaya kopyalanacak program ve kurulum kodlarının aktarımı yapılır. Tanımlanan kalıcı hafiza haritası için Flash fonksiyonu başlatılır. Bu bölüme kadar olan fonksiyonlar, Texas Instruments tarafından controlSUITE adıyla oluşturulup

LaunchXL-F28069M için paylaşılmış örnek programların standart alt programlarında bulunmaktadır (Anonim 2019b). Bir sonraki bölümde ise I²C haberleşmesinin parametreleri aşağıdaki gibi tanımlanmıştır.

I²C modülünün kontrol verileri I2CMDR parametresinde tutulmaktadır. Bu parametredeki tüm veriler sıfırlanarak I²C haberleşmesi başlatılır. Bağlı olduğu birime veri aktarmak için adres bilgisi tanımlanır. Adres bilgisi 0 olarak tanımlanırsa, bağlı olan tüm birimlere veri aktarılır. Haberleşme frekansının ön ölçeklemesi ve CLK ayarları yapıldığında, I²C sıfırlama durumundan çıkarılarak, alıcı ve verici parametreleri etkinleştirilir (Anonim 2019b).

Eviricinin fonksiyonları başlatılmadan önce, program genelinde kullanılan kesme fonksiyonları devreye alınır. Eviricinin yazılımında 4 adet kesme fonksiyonu tanımlanmıştır. Kesme fonksiyonlarının ilki, kaynak sırasında B kanalından Hköprüsüne gönderilen DGM sinyallerinin düşen kenarında devreye girer. Geri besleme verilerinin değerlendirilmesi sonucunda *D* değerini günceller. İkinci kesme fonksiyonu, ASD kanalının veri alma frekansını tanımlar. Üçüncü kesme fonksiyonu, kaynak sırasında A kanalından H- köprüsüne gönderilen DGM sinyallerinin yükselen kenarında devreye girer. ASD tarafından alınan geri besleme verilerini değerlendirme sürecini başlatır. Dördüncü kesme fonksiyonu ise kaynak çevriminde süre ile ilgili tüm parametrelerde DGM sinyallerini saymak için kullanılır.

H-köprüsünün DGM kontrolü ve kesme fonksiyonlarının *D* değerleri, gelişmiş DGM modülünün karşılaştırma (CMP) parametreleri üzerinden tanımlanır. DGM modüllerinin parametrelerini tanımlamadan önce, güvenlik nedenleriyle, CMP parametrelerinde karşılık gelen değerleri için *D* değerleri sıfırlanır. Çalışmada önce herhangi bir DGM çıkışının verilmemesi sağlanmış, ardından DGM modülünün Ek4'te verilen parametre değerleri tanımlanmıştır.

DGM sinyallerinin frekansı, modülün TBPRD parametresinde, fazı ise TBPHS parametresinde belirlenir (Anonim 2019b). ASD için geri bildirim alma frekansı, iki numaralı kesme fonksiyonu tarafından belirlenir. Bu fonksiyonun frekansı 100 kHz olarak tanımlanmıştır. Böylece, H-köprü tetikleme sinyallerinin bir periyodunda 100 adet örnek alınabilmektedir. Diğer kesme fonksiyonları için kullanılan DGM sinyallerinin frekansları ise 1 kHz olarak tanımlanmıştır. Tüm sinyaller, φ değerleri 0 tanımlanarak senkron duruma getirilmiştir.

Modülün TBCTL parametresinde DGM sinyallerinin olaylar sırasındaki davranışı belirlenir. LaunchXL-F28069M içerisinde DGM sinyalleri, zamana bağlı sayaçlar ve bu sayaçlarla yapılan karşılaştırmalar sonucunda üretilir. Sayacın artış veya azalış durumuna ve değerine göre sinyal güncellenir. TBCTL, sayaç ile ilgili birçok alt parametre bitine sahiptir. Eviricide kullanılan sayaç hem artan hem azalan fonksiyon olarak çalışmaktadır. TBCTR ise zamana bağlı sayacın o anki değerini tanımlar. Sayaç ile yapılan karşılaştırma işlemleri CMPCTL parametresinde tanımlanır. Karşılaştırma sonucunda LaunchXL-F28069M kartının 39 ve 40 numaralı DGM bağlantılarında verilen sinyallerin 0 veya 3,3 V olma durumu ise AQCTL bitlerinde belirlenir. DGM sinyallerinin kesme fonksiyonlarının hangi olayda başlatılacağı, ETSEL parametresinin ilk 3 biti olan INTSEL, ASD kesme fonksiyonu ise SOCASEL kaydı tarafından belirlenir (Anonim 2019b). Kesme fonksiyonunun 40 numaralı DGM çıkışını yöneten CMPA karşılaştırma biriminin yükselen kenarında tetiklenmesi için INTSEL ve SOCASEL parametrelerine 4,

39 numaralı çıkışı yöneten CMPB biriminin düşen kenarında tetiklenmesi için 7 değeri verilmiştir. Yazılımda DGM parametre ayarları yapıldıktan sonra aşağıdaki şekilde ASD parametreleri tanımlanmıştır.

void Inverter_ADC() {

EALLOW;

AdcRegs.ADCCTL1.bit.ADCBGPWD = 1; // Enerjilendirme: bant genişliği AdcRegs.ADCCTL1.bit.ADCREFPWD = 1; // Enerjilendirme: referans AdcRegs.ADCCTL1.bit.ADCPWDN = 1; // Enerjilendirme: tüm ASD'ler AdcRegs.ADCCTL1.bit.ADCENABLE = 1; // 13 cycle zamanlama AdcRegs.ADCCTL1.bit.INTPULSEPOS = 1; // 1 cycle kesme darbeleri

AdcRegs.ADCSOC0CTL.bit.CHSEL = 0; // ADCINA0 için SOC0 kanalı AdcRegs.ADCSOC0CTL.bit.TRIGSEL = 7; // EPWM2A ile tetikleme AdcRegs.ADCSOC0CTL.bit.ACQPS = 8; //SOC0 için 8 cycle EDIS;}

ADCCTL1, akım ile ilgili geri besleme alınan ASD kanalının kontrol parametresidir. Sisteme enerji verildiğinde ASD biriminin davranışlarını, periyodunu ve kesme fonksiyonlarını tanımlar. Parametrelerdeki SOC terimi, bir ASD kanalının kendi içerisinde bağımsız olarak dönüşümünü tanımlayan kurulumdur. LaunchXL-F28069M içerisinde çok sayıda ASD kanalı vardır ve bu kanallar sıralı olarak değil, bağımsız olarak çalışır (Anonim 2019b). Bağımsız bir kanalın 27 numaralı geri besleme bağlantısı için eşleştirilmesi ise ADCSOC0CTL parametresi tarafından sağlanmıştır.

LaunchXL-F28069M donanımı için yapılan parametre ayarlarının ardından eviricinin kontrol süreçleri başlatılır. Öncelikle EEPROM'da depolanan tüm kaynak parametreleri ve kalibrasyon değerleri I²C haberleşmesi üzerinden alınır. Parametreler programa aktarıldığında bir uygulama döngüsü başlatılır. Uygulama döngüsünde bilgisayar ile seri haberleşme kanalından veri alma işlemi, kaynak çevrimi ve kalibrasyon kontrolleri yapılır. Eviricinin uygulama döngüsünün akış diyagramı Şekil 3.27'de gösterilmiştir.



Şekil 3.27. Eviricinin uygulama döngüsünün akış diyagramı

SCI ve I²C haberleşme protokolleri karakter alışverişi üzerine kurulur. Her bir karakterin ASCII tablosundaki 0-255 aralığındaki karşılığı kullanılır. I²C protokolünde ASCII karakter alışverişi yapan okuma ve yazma fonksiyonları Ek 4'te paylaşılmıştır (Anonim 2019b). EEPROM'dan veri okurken karakter adresi ve değeri alınır. Gelen veriler önce adrese bağlı parametrenin basamaklarını oluşturur. Basamaklar tamamlandığında bir sonraki parametreye geçilerek, program numarasına bağlı tüm parametrelerin değerleri aktarılır. Döngünün devamında her bir program numarası için parametre değerleri alınır. İşlem sonunda, kaydedilen akım ve geri besleme kalibrasyon değerleri de aktarılarak, bir sonsuz döngüden oluşan uygulama döngüsü başlatılır. Uygulama döngüsünde seri haberleşme kanalından sürekli karakter beklenmektedir. Gönderilen ve alınan karakterler, yapısına göre tip karakterini ve adres bilgisini değerlendirerek değeri adrese ileten fonksiyona gönderilir.

LaunchXL-F28069M ile bilgisayar arasındaki seri haberleşme, mini USB'de SCIA kanalından sağlanır. Kanalda veri alınmasını yöneten SCIFFRX parametresinin RXFFST birimi, alınan karakter sayısını bildirir. Bu değer sıfırdan büyükse karakter alınmış demektir. Alınan karakterin ASCII değer karşılığı, sürekli olarak karakterleri okuyan SCIRXEMU parametresinde tutulmaktadır (Anonim 2019b). Seri haberleşme kanalında karakter algılama şartı aşağıda verilmiştir.

if (SciaRegs.SCIFFRX.bit.RXFFST > 0)

Algılanan karakterin ASCII karşılığı, uygulama döngüsünün seri haberleşme bölümünde bir değişkene aktarılır. Her bir karakter için Şekil 3.28'de gösterilen veri alma döngüsü çalıştırılır. Veri alma döngüsünde ASCII karakterler sekizli gruplar halinde okunarak bir araya getirilir. Gelen veriler, matematiksel fonksiyonların uygulanabilmesi için karakter türünden tamsayıya dönüştürülür. Tamsayı değerin tip karakteri ve adres bilgisi incelenir.



Şekil 3.28. Seri haberleşme üzerinden veri alma döngüsü

Gelen bilgi bir sinyal ise ilgili sinyal güncellenir. Bir parametre verisi alınmışsa, matematiksel döngüler kullanılarak parametrenin basamakları oluşturulur. Veri sonu karakteri işlemi sonlandırır ve bir sonraki veri için beklenir. Herhangi bir sinyal veya parametre, kaynak kontrol arayüzünden LaunchXL-F28069M yazılımına aktarılabilmektedir. Uygulama döngüsü, kaynak çevrimi veya kalibrasyon başlatılması gibi talepleri kontrol eder. Kalibrasyon başlatma sinyali, Şekil 3.29'daki kalibrasyon döngüsünü başlatır.



Şekil 3.29. Kalibrasyon döngüsü

Kalibrasyon, evirici tarafından gönderilen DGM sinyallerinin *D* değeri ile H-köprüsünde üretilen kaynak akımı arasında doğru bir eşleştirme yapabilmek için gereklidir. Kaynak kontrol arayüzünün kalibrasyon bölümünde, istenen en düşük akım ile en yüksek akım değeri arasındaki bölge 5 bölüme ayrılmıştır. Kullanıcının her bölüm için sırayla kaynak çevrimi başlatması, ölçüm cihazında okuduğu akım değerini kalibrasyon bölümüne tanımlaması ve kaydetmesi beklenir. Böylece, bölümlerin içerisinde kaydedilen akım değerleri oranlanarak, bölüm bazında doğrusal artış sağlanır. Kalibrasyon sırasında tanımlanan akımlar arasındaki artış miktarları her bölüm için farklılık gösterir.

Kullanıcı bir kalibrasyon bölümü için kaynak çevrimi başlattığında, bölge için varsayılan olarak tanımlanmış bir *D* değerindeki DGM sinyalleri 40 ms süreyle gönderilerek kaynak akımı üretilir. DGM sinyalleri uygulanırken, kalibrasyonun DGM sinyallerini sayan ve geri besleme kontrolünde gerekli komutları üreten Şekil 3.30'daki iki kesme fonksiyonu oluşturulmuştur.



Şekil 3.30. Geri bildirim işleme ve değerlendirme için kesme fonksiyonları

ePWM1A_isr olarak adlandırılan kesme fonksiyonu, LaunchXL-F28069M'in 39 numaralı ePWM1B bağlantısından H- köprüsüne gönderilen DGM sinyallerinin düşen kenarında devreye girer. Geri besleme değerlendirmelerini durdurarak, yazılımdaki hesaplamalar doğrultusunda *D* değerini güncelleme komutu üretir. Kalibrasyon sırasında DGM sinyallerini sayarak uygulama süresini bildirir. ePWM3A_isr olarak adlandırılan kesme fonksiyonu ise H- köprüsüne 40 numaralı ePWM1A bağlantısından gönderilen DGM sinyallerinin yükselen kenarında devreye girer. ASD tarafından alınan geri besleme verilerini değerlendirme sürecini başlatır. Kalibrasyon sırasında çalıştırılan Şekil 3.31'deki yüzde kalibrasyon fonksiyonunda her iki kesme fonksiyonu kullanılır.



Şekil 3.31. Yüzde kalibrasyon fonksiyonu

Yüzde kalibrasyon fonksiyonu başlatıldığında, 40 ms sürede DGM sinyalleri üretir. DGM sinyallerinin *D* ayarı CMP karşılaştırma parametreleri üzerinden yapılır. Bu ayar, TBPRD

parametresinde 1 kHz için ayarlanan 45250 değeriyle orantılıdır. ePWM1A sinyalinin CMP parametresi 0 tanımlandığında, 40 numaralı bağlantıda *D* değeri %100, 45250 ve üzerinde bir değerde tanımlandığında %0 olan DGM sinyali elde edilir. Aynı CMP değerlerinde 39 numaralı ePWM1B bağlantısında ePWM1A'nın tersi bir sinyal üretilir. CMP için 22625 tanımlandığında ise *D* değeri %50 olur. Kısa devre durumunu önlemek için H-köprüsüne gönderilen DGM sinyallerinin *D* değerinin %50'nin altında olmalıdır. Bu durumda CMP parametresi ePWM1A için 22625'ten yüksek, ePWM1B için düşük değerde tanımlanmalıdır.

LaunchXL-F28069M, 12 bit ASD birimine sahiptir. 0-3,3 V aralığında alınan analog gerilim değeri, kontrol biriminde 0-4095 aralığında bir değere dönüştürülür (Anonim 2019b). Akım geri besleme bilgisi doğrultusunda DGM sinyallerinde periyot olarak tanımlanan 45250 değeriyle orantılı bir *D* değerine karar vermek için aşağıdaki ölçekleme yapılarak CMP parametrelerine aktarılmıştır.

EPwm1Regs.CMPA.half.CMPA = 45250 - 600 - (cDuty*4.4);EPwm1Regs.CMPB = 600 + (cDuty*4.4);

Ölçekleme değişkeninde ASD biriminden alınan maksimum 4095 değerinin tanımlanması durumunda, DGM sinyallerinin D değeri %50'nin altında kalır. Böylece yazılımda T_d sağlanmaktadır. Kalibrasyon bölümlerinde 4095 değeri 5 parçaya bölünerek 820 değerinin katları DGM sinyallerine uygulanmıştır.

Kaynak akımı üretilmediğinde, integratör devrenin çıkışından ASD birimine gönderilen gerilim değeri 1,65 V'tur. Bu değerin yazılımdaki karşılığı 2048'dir. RB'nin düz bağlantısında gerilim 1,65-3,3 V aralığında artar, ters bağlantısında 1,65-0 V aralığında azalır. Düz veya ters bağlantının kontrolde herhangi bir fark yaratmaması için, 2048 değeri sıfır kabul edilerek, geri besleme değerinin aşağıdaki gibi 2048 ile farkının mutlak değeri alınır. Bu durumda, ASD'deki analog değişim miktarı takip edilir.

adc_temp = AdcResult.ADCRESULT0 - 2048; adc_temp_abs = __abs16_sat(adc_temp); Yüzde kalibrasyon fonksiyonunda bir bölüm için DGM kontrolü başlatıldığında, 40 ms sürede alınan analog değişim miktarları toplanır. Toplama işlemi sırasında bir sayaç çalıştırılarak, ASD biriminden alınan örnek sayısı belirlenir. Süre tamamlandığında, toplama işleminden elde edilen değer ile sayaç değeri aşağıdaki şekilde oranlanır. Bu işlem, U_{GB} gerilimindeki anlık değişim ve dalgalanmalara karşı ölçüm doğruluğunu arttırmak için yapılmaktadır. İşlem sonucunda, ilgili kalibrasyon bölümü için bir ASD karşılaştırma verisi elde edilir.

calibADCValue = totalADC / sampleCounter;

Kaynak kontrol arayüzünde kalibrasyon bölümleri için sıralı olarak kaynak çevrimleri başlatılır. Her kaynak çevrimi tamamlandığında, LaunchXL-F28069M'de ASD verileri depolanır ve kaynak kontrol arayüzünde kullanıcı tarafından ölçülen akım değerleri tanımlanır. Arayüzde tanımlanan değerler 10 ile çarpılarak rasyonel değerden tamsayı değere dönüştürülür ve LaunchXL-F28069M'e gönderilir. Kalibrasyon adımları tamamlandığında, kontrol birimi içerisinde kaynak akımı ile DGM sinyallerinin *D* değeri arasında bir ilişki kurmak için kullanılacak kalibrasyon tablosu oluşur. Çizelge 3.1'de örnek kalibrasyon tablosu verilmiştir.

Kalibrasyon Bölümü	Görev Döngüsü için CMP Değeri	Görev Döngüsü (%)	Ölçülen Akım (kA)	ASD Karşılaştırma Verisi	
%20	820	12	10,5	480	
%40	1640	20	19,4	918	
%60	2460	28	25,7	1181	
%80	3280	36	26,3	1233	
%100	4094	44	26,5	1267	

Çizelge	e 3.1 .	Kalibrasyon	tablosu
---------	----------------	-------------	---------

Eviricinin DGM kontrolü kalibrasyon tablosuna göre çalıştırılır. Kaynak kontrol arayüzünün ana sayfasında tanımlanan kaynak akımının hangi kalibrasyon bölgesinde bulunduğu yazılımda tespit edilir. Tablo değerlerine göre orantı kurularak, artış miktarları hesaplanır. Böylece, istenen kaynak akımı için gerekli *D* değeri ve karşılığında geri besleme alınması gereken gerilim değeri belirlenir. Eviricinin kalibrasyonu yapılmadığında, DGM sinyallerinin *D* değeri ve geri besleme gerilimlerini karşılaştırma verileri 0 olarak tanımlanır. Bu durumda DGM sinyali üretilemez.

Eviricinin uygulama döngüsü, kalibrasyon tamamlandığında kaynak çevriminin başlatılması için komut bekler. Sistemde parametre değerlerinde bozulma ihtimaline karşı da önlem alınması gerekir. Bir zaman parametresi için negatif veya çok büyük bir değer tanımlanırsa, kaynak akımı gereğinden uzun bir süre uygulanabilir. Değerlerdeki tutarsızlıklar iş parçasında deformasyona, OFDA-DNK sisteminde arızalara, güvenlik sorunlarına neden olabilir. Bu yüzden, çevrimi başlatma komutu geldiğinde Şekil 3.32'deki bölümde tüm kaynak parametreleri sınırlandırılır.



Şekil 3.32. Kaynak parametrelerini sınırlandırma bölümü

Kaynak parametreleri için akım ve zaman parametreleri olarak iki gruptan bahsedilebilir. Zaman parametreleri 999 ms değerinde sınırlandırılmıştır. Akım parametreleri ise kullanıcının kalibrasyon tanımlamalarından daha büyük bir değer alamaz. İzin verilen aralığın dışında tanımlanan parametreler yazılım tarafından sıfırlanır.

Kaynak çevriminde uygulanan zaman parametreleri için LaunchXL-F28069M içerisinde ePWM4 ismindeki DGM sinyali üretilir. Bu sinyal, kontrol biriminin çıkış bağlantılarına uygulanmaz. Sinyalin amacı ePWM4A_isr kesme fonksiyonunu üretmektir. Tüm zaman parametreleri için Şekil 3.33'teki ePWM4A_isr fonksiyonu tarafından sayılan, kontrol bölümlerinde karşılaştırılacak zaman verileri elde edilir.



Şekil 3.33. Süre parametreleri için kesme fonksiyonu

ePWM4 sinyalinin *D* değeri %50 olarak tanımlanmıştır. Kesme fonksiyonu, sinyalin yükselen kenarlarında üretilir. Üretilen kesme fonksiyonu, çevrim sırasında çalıştırılan zaman parametresiyle karşılaştırmak için DGM sinyallerini sayar. Sayaç istenen değere ulaştığında, çevrimde bir sonraki parametreye geçilir.

Zaman parametreleri, kaynak akımından bağımsız ve kaynak akımına bağlı olarak iki gruba ayrılabilir. Ön zaman, kaynak zamanı, son zaman gibi parametreler, bağlı oldukları kaynak akımlarını uygulama sürelerini belirler. Yaklaşma zamanı, sıkma zamanı ve tekrarlı kaynak zamanı parametreleri ise kaynak akımından bağımsızdır. Bu parametrelerin çalıştırılması sırasında OFDA-DNK sisteminde akım üretilmez. Kaynak çevriminin öncesinde veya sonrasında devreye girer. Şekil 3.34'te kaynak akımından bağımsız zaman parametrelerinin kontrol döngüsü verilmiştir.



Şekil 3.34. Kaynak akımından bağımsız zaman parametrelerinin kontrol döngüsü

Yaklaşma zamanı, elektrotların parçaya yaklaşması amacıyla belirli bir seviyeye kadar kapanma yönünde hareket etmesi için geçen süreyi temsil eder. Kaynak kontrol arayüzünün simülasyon bölümünde pedal 1 butonuna basılması durumunda çalıştırılır. Pedal 1 butonu, iki kademeli pedal kullanılan bir OFDA-DNK makinasında pedalın
birinci kademesi olarak düşünülebilir. Komut verildiğinde, yaklaşma zamanı parametresi tanımlanmışsa, süre çalıştırılarak bir sonraki parametreye geçilir.

Sıkma zamanı, elektrotların iş parçası üzerinde tam olarak kapanması için geçen süreyi temsil eder. Yaklaşma zamanı tanımlanmışsa, yaklaşma seviyesinden kapanma durumuna geçilmesi için gerekli süre belirlenir. Tanımlanmamışsa, elektrotların tamamen açık olduğu durumdan tam kapanma durumuna kadar geçen süre tanımlanır. Kaynak kontrol arayüzünün simülasyon bölümünde pedal 2 butonuna basılması durumunda çalıştırılır. Pedal 2 butonu, iki kademeli pedal kullanılan bir OFDA-DNK makinasında pedalın ikinci kademesi olarak düşünülebilir. Sıkma zamanı tamamlandığında, kaynağın başlatılması için gerekli, Şekil 3.35'te verilen sinyaller kontrol edilir.



Şekil 3.35. Kaynak çevrimini başlatma şartları

Kaynak akımının uygulanabilmesi için simülasyon bölümünde kaynaklı çalışma butonunun etkinleştirilmesi gerekir. Simülasyon bölümünde, sistem için gerekli olan su, hava ve termostat sinyalleri de butonlar ile temsil edilmiştir. Hava butonu, elektrotlar kapandığında tanımlanan basınca ulaşıldığını, su butonu, sisteme soğutma suyunun uygulandığını, termostat butonu, güç elektroniği elemanlarında bulunan termostatların kapalı durumda olduğunu ifade eder. Tüm sinyaller sağlandığında, kaynak başlatılır.

Kaynak başlatma komutuyla birlikte sıkma zamanı tamamlandığında, gerekli şartlar sağlanmışsa kaynak çevrimi başlatılır. Kaynak çevrimini yöneten ve çevrimin yapısını

etkileyen bazı önemli komutlar bulunur. Bunlar, kalibrasyon parametrelerinin aktarılması, *D* değerinin güncellenmesi, geri besleme kontrolünün etkinleştirilmesi, kaynak akımı için rampa tanımlanması olarak sıralanabilir. Çevrim başlatıldığında, Şekil 3.36'daki bölümde parametreler incelenerek, uygulanacak kaynak akımı ile ilgili detaylar belirlenir ve çevrimi yönetecek sinyaller üretilir.



Şekil 3.36. Kaynak çevriminin yapısal detaylarını belirleme bölümü

Kaynak başlatıldığında, kontrol sistemini yapılandırmak için kullanılacak katsayılar kalibrasyon tablosundan üretilir. Kaynak başlatılmadan önce kullanıcı tarafından kaynak

parametrelerine müdahale olabilir. Bu nedenle, parametrelerin güncel değerleri için katsayılar kalibrasyon bölümünde değil, bu kısımda hesaplanır. Üretilen katsayı değerleri, tanımlanan akım parametrelerinin ölçeklenmesinde kullanılır. Şekil 3.37'de ilk üç, Şekil 3.38'de son iki kalibrasyon bölümünün katsayı hesaplama diyagramı verilmiştir.



Şekil 3.37. Kaynak akımı için ilk üç kalibrasyon bölümünde katsayı hesaplama

Kontrol birimi içerisinde kalibrasyon bölümleri için alınan değerler, katsayı hesaplama bölümlerinde doğrusal olarak değerlendirilir. ASD verisindeki ve CMP değerindeki artış miktarları 0,1 kA akım hassasiyetinde hesaplanır.



Şekil 3.38. Kaynak akımı için son iki kalibrasyon bölümünde katsayı hesaplama

Kalibrasyonun ilk bölümü olan %20 bölümünde, CMP parametresine uygulanan 820 değerinin ölçülen akım değeriyle oranı, akım değişim katsayısını verir. Geri besleme olarak okunan değerin akım değişim katsayısına oranından ise geri besleme değişim katsayısı hesaplanır.

Kalibrasyonun ikinci bölümünden itibaren, kendinden önceki bölüm veya bölümler için kaydedilen CMP ve geri besleme değerleriyle bağlantı söz konusudur. Örneğin %40 bölümünde, %20 bölümü için bir tanımlama yapılmamışsa, akım ve geri besleme değişim katsayıları aynı şekilde hesaplanabilir. Fakat tanımlanmışsa, bölge için ayrılan ve CMP parametresine uygulanan 820 değeri, %40 bölümünde ölçülen akım değeriyle %20 bölümünde ölçülen akım değerinin farkıyla oranlandığında akım değişim katsayısını verir. Geri besleme değişim katsayısı için, %40 ve %20 bölgelerinde geri besleme olarak okunan değerlerin farkı, akım değişim katsayılarının farkına oranlanır.

Kalibrasyon sırasında bir bölümünde ölçülen akım veya okunan geri besleme değerinin kaydı yapılmamışsa veya yapılsa da kendinden önceki bölümden daha düşük değer tanımlanmışsa, katsayı 0 olarak hesaplanır. Dolayısıyla, bölüme herhangi bir akım artışı uygulanmaz. Geri besleme kontrolünde bu bölüm kapsamında tanımlanan akım değerleri ise kendinden bir önceki bölümün en yüksek değeriyle aynı değerlendirilir. Hesaplamalar tüm bölümler için sıralı olarak yapıldığında, Çizelge 3.2'de örneği verilen katsayı tablosu oluşur.

Kalibrasyon Bölümü	Ölçülen Akım (kA)	Bölgede CMP Artış Miktarı	ASD Karşılaştırma Verisi	Bölgede ASD Verisinin Artış Miktarı
%20	10,5	7	480	4
%40	19,4	9	918	5
%60	25,7	6	1181	4
%80	26,3	103	1233	9
%100	26,5	410	1267	17

Çizelge 3.2. Akım ve geri besleme değişim tablosu

Kaynak parametreleri için akım artışlarının, geri besleme değişim miktarlarının ve kaynak çevriminin yapısal detaylarının belirlenmesi sonucunda, ön zaman ve ön akım parametreleri çalıştırılır. Ön zaman, ön akım ve rampa 1 çevrimleri Şekil 3.39'da gösterilmiştir.



Şekil 3.39. Kaynak akımı öncesi çevrim

Kaynak kontrol arayüzünde ön zaman parametresi tanımlanmışsa, parametre değeri süresinde ön akım parametresinde tanımlanan değer uygulanır. Ön zaman parametresi tanımlanmamışsa, rampa 1 parametresine geçilir.

Rampa 1 parametresi, ön akım değerinden kaynak akımı değerine geçişi rampa oluşturarak yavaşlatan bir fonksiyondur. Parametre çalıştırıldığında, kaynak akımı değerine ulaşılana kadar her 1 ms periyotta tekrarlı olarak rampa 1 değeri ön akım değerine eklenir. Artış rampası için geçen süre aşağıdaki gibi hesaplanır.

$$Artış rampasının süresi [ms] = \frac{Kaynak akımı [kA] - Ön akım [kA]}{Rampa 1 [kA]}$$
(3.4)

Artış rampası için harcanan zaman, ön zaman ve kaynak zamanı için geçen süreden ayrı olarak kaynak çevriminin süresine eklenir. Rampa 1 tanımlanmadığında, iki akım değeri arasında keskin bir geçiş yapılır.

Kaynak çevrimi sırasında tüm akım parametreleri için bir DGM kontrol fonksiyonu çalıştırılır. Kalibrasyon tablosundan hesaplanan akım ve geri besleme değişim katsayıları bu fonksiyonda değerlendirilir. İstenen akım için üretilen DGM sinyalinin *D* değeri, katsayılar kullanılarak hesaplanır. Fonksiyonun geri beslemeli kullanımında, alınması gereken geri besleme gerilimi belirlenir. Kaynak akımı, eviricinin kontrol arayüzünde tanımlanan tolerans aralığında kalıyorsa müdahale edilmez. Tolerans aralığının dışına çıkıyorsa, *D* değeri güncellenerek akımın tolerans sınırlarında kalması sağlanır. Şekil 3.40'ta *D* değerinin kontrol diyagramı verilmiştir.

DGM sinyallerinin *D* kontrolünde ilk olarak ASD'deki geri besleme değeri alınır. Kaynak parametrelerinin kalibrasyona göre yapılandırılması için Şekil 3.41'de katsayı hesaplamalarının yapıldığı akım verilerini yükleme bölümü çalıştırılır.



Şekil 3.40. Görev döngüsünün kontrol diyagramı



Şekil 3.41. Kaynak akım verilerini yükleme diyagramı

Kaynak akım verilerini yükleme bölümünde, tanımlanan akımın hangi kalibrasyon bölümünde olduğu belirlenir. Geri beslemesiz çalışma yapılıyorsa, akım için tanımlanan değer ile artış katsayısı kullanılarak *D* hesaplanır. Geri beslemeli çalışmada, akımın tolerans aralıkları, minimum ve maksimum değerler için sınırlandırmaları belirlenerek, elde edilmesi gereken geri besleme verisi ve uygulanacak *D* değerine karar verilir.

Akım verileri alındığında, çalışma için geri besleme kontrolünün etkin olup olmadığı kontrol edilir. Tolerans parametresi sıfırdan farklı bir değerde tanımlanmışsa, sistem geri besleme kontrolünde çalıştırılmaktadır.

Yapılandırma ve inceleme işlemleri tamamlandığında, kesme fonksiyonları tarafından üretilen ASD verisi alma ve *D* değeri güncelleme komutları kullanılarak döngü çalıştırılır. ASD verisi alma komutunda, yüklenen akım verileri için üretilen *D* değerinde DGM sinyalleri gönderilir. Geri besleme değerlerine sayısal ortamda bir integral alma işlemi uygulanır. Her toplama işleminde örnekleme sayacı arttırılır. Toplam ASD değeri ile sayaç oranlanarak bir periyot boyunca döngü devam ettirilir. DGM periyotu tamamlandığında, kesme fonksiyonları veri alma komutunu kapatarak, güncelleme komutunu gönderir. Güncelleme komutunda, elde edilen ASD ortalama değerinin tablodan hesaplanan değerle farkı, hata olarak tespit edilir. Hata doğrultusunda Şekil 3.42'deki *D* güncelleme bölümünde *D* değeri bir sonraki periyot için değiştirilir.

Bir periyotta elde edilen ortalama geri besleme değerine göre bir sonraki periyotta D değerinin nasıl değişmesi gerektiği güncelleme bölümünde hesaplanır. Tespit edilen hata değeri pozitifse, D arttırılır, negatifse azaltılır. Böylece beklenenden az akım elde edilmişse, daha fazla akım üretilmesi, fazla akım elde edilmişse, daha az akım üretilmesi hedeflenir. Yapılan güncellemeler için Şekil 3.43'teki parametre sınırlandırmalarına dikkat edilir.



Şekil 3.42. Görev döngüsünü sınırlama diyagramı



Şekil 3.43. Görev döngüsünü güncelleme diyagramı

Akım parametrelerinde *D* kontrol fonksiyonuna, istenen akım, tolerans değişkenleri ve geri besleme kontrol sinyali uygulanır. Ön akım, son akım ve rampa gibi yardımcı akım parametrelerinde geri besleme kontrolü etkinleştirilmemiştir. Asıl akım parametresi olan kaynak akımında geri beslemeli çalışma seçeneği bulunmaktadır. Kaynak çevriminde rampa 1 parametresinden sonra çalıştırılan kaynak akımı çevrimi Şekil 3.44'te verilmiştir.



Şekil 3.44. Kaynak akımı çevrimi

Kaynak akımı parametresi, kaynak zamanı ve darbe parametre değerleri doğrultusunda uygulanmaktadır. Kaynak zamanında tanımlanan değer süresinde istenen kaynak akımı uygulanır. Geri beslemeli çalışmada, her 1 ms periyotta *D* değeri güncellenir. Kaynak zamanı tamamlandığında darbe parametresi 1 tanımlanmışsa rampa 2 parametresine geçilir. Darbe parametresine daha büyük değer tanımlanması durumunda darbeli çalışma etkinleşir. Darbeli çalışmada, darbeler arasında akımın uygulanmadığı darbe soğutma

süreleri bulunur. Her darbe soğutma süresi tamamlandığında bir sonraki darbe için kaynak zamanı çalıştırılarak kaynak akımı uygulanır. Darbe sayısına ulaşıldığında rampa 2 parametresine geçilir. Şekil 3.45'teki kaynak sonrası akım çevrimi çalıştırılır.



Şekil 3.45. Kaynak sonrası akım çevrimi

Rampa 2 parametresi, kaynak akımından son akıma geçişi rampa oluşturarak yavaşlatan bir fonksiyondur. Parametre çalıştırıldığında, son akım değerine ulaşana kadar her 1 ms periyotta kaynak akım parametresinin değerinden rampa 2 değeri tekrarlı olarak çıkarılır. Azalma rampası için geçen süre aşağıdaki gibi hesaplanır.

$$Azalma \ rampasının \ süresi \ [ms] = \frac{Kaynak \ akımı \ [kA] - Son \ akım \ [kA]}{Rampa \ 2 \ [kA]}$$
(3.4)

Azalma rampası için harcanan zaman, kaynak zamanı ve son zaman için geçen süreden ayrı olarak kaynak çevriminin süresine eklenir. Rampa 2 tanımlanmadığında, iki akım değeri arasında ani bir geçiş yapılır.

Son zaman parametresinin tanımlanması durumunda, parametre değeri süresince son akım parametresinde tanımlanan değer uygulanır. Son zaman parametresi tanımlanmamışsa, kaynak sonu bekleme zamanı parametresi çalıştırılır. Kaynak sonu bekleme zamanı, kaynak çevriminin tamamlanmasının ardından, elektrotların bir süre daha kapalı kalması için tanımlanır. Parametreye girilen değer süresinde elektrotlar kapalı kalır fakat akım uygulanmaz. Süre tamamlandığında, kaynak çevrimi sonlandırılır ve Şekil 3.46'daki tekrarlı kaynak zamanının varlığı kontrol edilir.



Şekil 3.46. Tekrarlı kaynak kontrol çevrimi

Tekrarlı kaynak zamanı OFDA-DNK uygulamalarının seri üretim koşulları için tercih edilen bir parametre olarak eklenmiştir. Kaynak çevrimi tamamlandığında pedala basılmaya devam ediliyorsa, tekrarlı kaynak zamanı olarak tanımlanan süre sistem tarafından elektrotların açılması için çalıştırılır. Ardından tekrar sıkma zamanı devreye girerek bir sonraki kaynak çevrimi başlatılır. Böylece, sürekli olarak tekrarlanan kaynak işlemleri, hızlı parça üretimine olanak sağlar.

Kaynak kontrol arayüzünde punta sayısı ve sipariş adedi parametreleri de isteğe bağlı olarak tanımlanmıştır. Bu parametreler, çevrimin tamamlandığını bildiren sinyal sayılarak kullanılabilir. Punta sayısı parametresi, bir parçada bulunan kaynak nokta sayısına ulaşıldığında bildirim verilmesi, sipariş adedi parametresi ise üretilen toplam parça sayısının sayılması amacıyla kullanılabilir.

4. BULGULAR ve TARTIŞMA

Bu tezin odak noktası, OFDA-DNK sistemi için kaynak arayüzüyle kontrol edilen bir OF eviricinin tasarımı ve gerçekleştirilmesidir. Bu çerçevede, kaynak parametrelerinin tanımlandığı bir kontrol arayüzü tasarlanmıştır. Eviricinin yazılımı oluşturulmuş, devrelerinin PCB üretimleri yapılmıştır. Malzeme montajı tamamlanan PCB'ler, üç fazlı yarı kontrollü köprü doğrultucu ve H-köprü devreleriyle birleştirilerek, eviricinin donanımı gerçekleştirilmiştir. Arayüzden eviriciye kaynak parametrelerinin seri haberleşme ile gönderilmesi sağlanmıştır. Kaynak arayüzüyle kontrol edilen eviricinin başarımını test etmek için, Şekil 4.1'de temsili şeması verilen OFDA-DNK test sistemi kurgulanmıştır.



Şekil 4.1. Deney düzeneğinin temsili şeması

Kurgulanan test sisteminin temsili şemasında belirlenen detaylar doğrultusunda, deney düzeneği oluşturulmuştur. Şekil 4.2'de OFDA-DNK sisteminin gerçek deney düzeneğinin görüntüsü verilmiştir.



Şekil 4.2. OFDA-DNK sisteminin gerçek deney düzeneğinin görüntüsü

Alt bölümlerde ise, deney düzeneğinde gösterilen her bir bileşenle ilgili teknik detaylar sunulmuştur. Öncelikli olarak, tezin odak noktası olan evirici bileşenleri ifade edilmiştir.

4.1. OFDA-DNK Deney Düzeneğinin Bileşenleri

Eviricinin, Altium Designer programında tasarlanan kontrol ve DA bara filtre devrelerinin PCB üretimleri tamamlanarak, malzeme montajı yapılmıştır. Üç fazlı yarı kontrollü köprü doğrultucu ve H-köprü devreleri için Siff Elektromekanik firması tarafında üretilen, su soğutmalı alüminyum soğutucuya sahip donanım kullanılmıştır. Şekil 4.3'te tasarlanan eviricinin bileşenleri gösterilmiştir.



Şekil 4.3. Tasarlanan eviricinin bileşenleri

Kullanıma hazır evirici bileşenlerinin kablo bağlantıları yapılarak, yine Siff Elektromekanik firması tarafından üretilen, DKP malzemesinde bir muhafaza kutusu içerisine yerleştirilmiştir. Böylece, yapılan denemeler sırasında yüksek gerilim taşıyan bölümlere erişim engellenerek emniyet arttırılmıştır. Muhafaza kutusu, aynı zamanda evirici çalışırken oluşabilecek manyetik etkilere karşı bir kafes oluşturmaktadır. Kutu içine yerleştirilen eviricinin tamamlanmış hali Şekil 4.4'te verilmiştir.



Şekil 4.4. Eviricinin tamamlanmış hali

Denemelerden önce, eviriciyi yöneten LaunchXL-F28069M kartının üzerinde bulunan *S*1 önyükleme kurulum bölümünün 3 adet anahtarı açık konuma getirilmiştir. Bilgisayar üzerinden kaynak kontrol arayüzü ile seri haberleşme için JP6 köprüsü çıkarılıp, JP7 köprüsü bağlı bırakılarak haberleşme portları belirlenmiştir. Ayarlanan LaunchXL-F28069M bölümleri Şekil 4.5'te gösterilmiştir.



Şekil 4.5. LaunchXL-F28069M donanım ayarları

Kontrol devresinde, arayüzle haberleşmek için LaunchXL-F28069M'in bilgisayar bağlantısı bir mini USB kablo ile sağlanmaktadır. LaunchXL-F28069M kartı, mini USB kablo ile bilgisayara ilk kez bağlandığında, seri haberleşme için hazır değildir. Bilgisayarın aygıt yöneticisi bölümünde, Şekil 4.6'da verilen XDS100 sınıfı hata ayıklama ve yardımcı port sürücüleri bilgisayar tarafından otomatik olarak algılanır. Ancak, seri haberleşme portu olarak kullanılamamaktadır.



Şekil 4.6. LaunchXL-F28069M hata ayıklama portları

Seri haberleşmenin sağlanabilmesi için, Texas Instruments bölümünde ek port sürücüsüne sağ tıklayıp, özellikler bölümünde ayar yapılmıştır. Şekil 4.7'de gösterilen gelişmiş seçenekler bölümünde "VCP yükle" olarak belirtilen yapılandırma seçeneği seçilerek, tamam butonuyla pencereden çıkılmıştır.

XDS100 Class Auxiliary Port Özellikleri					\times
Genel Advance	ed Power Management	Sürücü	Ayrıntılar	Olaylar	
XDS1	00 Class Auxiliary Port				
Configuration					
Use these se	ttings to override normal de	evice beha	aviour.		
☑ Load VCP					
Enable Sel	ective Suspend				
5	 Selective Suspend I 	dle Timeo	ut (secs)		
	Tamam		İptal	Yard	ım

Şekil 4.7. LaunchXL-F28069M yardımcı portun gelişmiş özellikleri

Böylece, mini USB kablo çıkarılıp bilgisayara tekrar takıldığında, Şekil 4.8'deki XDS100 sınıfı USB seri portu otomatik olarak algılanmaktadır.



Şekil 4.8. LAUNCHXL-F28069M seri haberleşme portu

Evirici ile seri haberleşme için, bu portta yapılan COM ve baud hızı ayarının, kaynak kontrol arayüzünde de yapılması gerekmektedir. Şekil 4.9'da gösterilen kaynak kontrol arayüzünde, bağlantı seçeneğindeki port ayarları sayfasında, COM ve baud hızı ayarları tanımlanmıştır.



Şekil 4.9. Kaynak kontrol arayüzü

Arayüzde, sol bölümdeki "başlat" butonuna tıklandığında, seri haberleşme başlatılır. OFDA-DNK parametre değerlerinin tanımı, kaynak kontrol arayüzü üzerinden yapılır. Sayfanın orta bölümünde bulunan, 127 adet program numarası için eşleştirilen 18 adet kaynak parametresi tanımlanır. Parametreler, "gönder" butonlarıyla eviriciye tek tek, "eviriciye aktar" butonuyla toplu olarak gönderilebilir. Parametrelerin kalıcı hafızada saklanması için, "eeproma kaydet" butonu kullanılır. Parametreler aktarıldığında, simülasyon bölümündeki sinyal tanımlamaları doğrultusunda, kaynak denemeleri yapılır.

OFDA-DNK deney düzeneğinde, eviricinin kontrol devresi, +24 V güç kaynağı, güç devresi üç fazlı şebeke gerilimi ile beslenir. Bilgisayar ile LaunchXL-F28069M arasındaki kablo bağlantısı, H-köprü kontrol ve sürücü devrelerini etkinleştirir. OF evirici, kaynak kontrol arayüzünden gönderilen parametreleri değerlendirir. Kaynak çevrimi sırasında, Skyper 32 Pro R sürücü devreleri vasıtasıyla H-köprü devresini tetikler.

Eviriciye uygulanan 50 Hz frekanslı sinüzoidal şebeke gerilimi, önce üç fazlı yarı kontrollü köprü doğrultucuda U_{DA} , ardından H-köprü devresinde 1000 Hz frekanslı U_{OF} gerilimine dönüşür. OFDA transformatörün primer bobinine iletilen U_{OF} gerilimi, transformatörün dönüştürme oranı doğrultusunda sekonder gerilimi ve akımı olarak alınır. Tam dalga doğrultucuya iletilen sekonder akımı, OFDA-DNK akımına dönüştürülerek yüke uygulanır. Deney kurulumunda yük olarak esnek bakır bara kullanılmıştır. Kurulumda kaynak akımı hakkındaki geri bildirim, bakır bara üzerine sarılan RB tarafından sağlanmaktadır. RB'den alınan geri besleme gerilimi, evirici kontrol devresinin integratör bölümünde dönüştürülüp, ölçeklenerek LaunchXL-F28069M'in ASD girişine aktarılır. Böylece kaynak akımının kapalı çevrim kontrolü sağlanır.

Denemelerde Siff Elektromekanik firması tarafından üretilen RB ve S-MFDC-175/0,3 model, OFDA transformatörü kullanılmıştır. RB, $L_0 = 1355,9 \,\mu H$, $C_0 = 1249,3 \,\mu F$, $R_0 = 30,97 \,\Omega$ eşdeğer devre değerlerine sahiptir. RB sinyallerini alan integratör devresinde devresindeki $R_{pot1} = 70 \,k\Omega$, $R_{pot2} = 50 \,k\Omega$ değerine sabitlenmiştir. OF eviricinin çıkışına bağlanan OFDA transformatörün primer gerilimi (U_1) 500V, frekansı (f) 1000 Hz, görünür gücü ($S_{\%20}$) 175 kVA, sekonder gerilimi (U_{20}) 9.3 V, sürekli primer akımı (I_{1P}) 130 A, sürekli sekonder akımı (I_{2P}) 6,5 kA'dir.

Eviricinin kontrol devresinin 0 V bağlantısı ile Tektronix MSO 2024 osiloskobun toprak bağlantısı birleştirilerek, ASD'ye alınan geri besleme gerilimi, LaunchXL-F28069M'in DGM çıkışından gönderilen ve Skyper 32 Pro R sürücüleri tarafından alınan DGM sinyalleri takip edilmiştir. Kaynak parametrelerinde ayarlanan değerler için kaynak akımının doğruluk kontrolü, Dengensha WS-80 kaynak akım ölçüm cihazı ile yapılmıştır. Kaynak akım ölçüm cihazının toroidal bobini, RB ölçümü yapılan esnek bara üzerine sarılarak, ölçülen akım değerleri ile ayarlanan akım değerleri takip edilmiştir.

4.2. Deneysel Sonuçların Değerlendirilmesi

Denemelerin başlangıcında, LaunchXL-F28069M tarafından üretilen kare dalga sinyaller H-köprü devresine aktarıldığında, *D* değerindeki değişim incelenmiştir. DGM çıkışında oluşan +3,3 V genliğe sahip sinyallerin sürücülere uygulanabilmesi gerekir. Kontrol kartının DGM sinyal yükseltici devresinde, bu sinyaller +15 V gerilim değerine yükseltilir. Böylece, genlik, sürücülere uygulayabilir bir seviyeye taşınır. Ardından, Skyper 32 Pro R sürücü çekirdeklerine uygulanan DGM sinyalleri H-köprü devresini çalıştırılır. Şekil 4.9'da, DGM kontrolünde a) LaunchXL-F28069M çıkışında üretilen, b) SKYPER PRO R sürücü çekirdeklerine uygulanan örnek DGM sinyalleri verilmiştir.



Şekil 4.9. Evirici H-köprü DGM sinyalleri, a) LaunchXL-F28069M tarafından üretilen sinyaller, b) SKYPER PRO R sürücü çekirdeklerine uygulanan sinyaller

Kaynak akımı doğrudan etkileneceğinden, DGM sinyal yükseltici devrede yapılan dönüşümün *D* değerine etkisi, incelenmiştir. Şekil 4.10'da bu iki DGM sinyalinin örnek bir grafiğinde *D* karşılaştırması yapılmaktadır.



Şekil 4.10. DGM çıkışında üretilen ve SKYPER PRO R sürücüsüne uygulanan sinyallerin karşılaştırılması

Eviricinin akım kalibrasyondan önce, H-köprü devresine gönderilen tetikleme sinyallerinin doğruluğundan emin olmak gerekir. DGM sinyallerini inceleyebilmek için, kaynak kontrol arayüzünün kalibrasyon sayfasında, tanımlamalar yapılmıştır. Kullanıcının her bir kalibrasyon bölümü için ölçtüğü akım değerlerini tanımladığı akım bölümlerine rastgele değerler verilmiştir. Arayüzde 1-27 kA aralığında tanımlanan kaynak akımlarına karşılık LaunchXL-F28069M geliştirme kartının DGM çıkışlarında üretilen ve DGM yükseltici devre çıkışında alınan sinyaller, osiloskopta ölçülmüş ve *D* değerleri kaydedilmiştir. Sinyallerin *D* değerleri ve iki sinyal arasındaki *D* farkı, Çizelge 4.1'de verilmiştir.

Akım (kA)	LAUNCHXL- F28069M (%)	DGM yükseltici devre çıkışı (%)	Fark (%)
1	0,608	2,348	1,74
2	1,105	3,049	1,944
3	1,602	3,644	2,042
4	2,099	4,208	2,109
5	2,597	4,731	2,134
6	3,094	5,247	2,153
7	3,591	5,754	2,163
8	4,088	6,256	2,168
9	4,586	6,755	2,169
10	5,083	7,252	2,169
11	5,580	7,754	2,174
12	6,078	8,257	2,179
13	6,575	8,749	2,174
14	7,072	9,243	2,171
15	8,464	10,64	2,176
16	9,459	11,64	2,181
17	10,45	12,63	2,18
18	11,45	13,62	2,17
19	12,44	14,61	2,17
20	13,44	15,61	2,17
21	14,43	16,60	2,17
22	15,42	17,60	2,18
23	16,42	18,59	2,17
24	18,91	21,08	2,17
25	21,39	23,57	2,18
26	22,65	24,82	2,17
27	23,88	26,06	2,18

Çizelge 4.1. Görev döngülerindeki farklılıklar

LaunchXL-F28069M'de üretilen ve Skyper 32 Pro R'ye uygulanan sinyallerin *D* değerleri arasındaki fark, akım arttıkça yaklaşık %2,18'e ulaşmaktadır. Belli bir akım değerinden sonra, *D* değer farkı sabit kalmıştır. Ayrıca, Çizelge 4.1'deki görev döngüsüne ait değerler, Şekil 4.11'de karşılaştırmalı olarak gösterilmiştir.



Şekil 4.11. Görev döngülerinin karşılaştırılması

Denemeler tekrarlandığında, kaynak akımları için *D* değerlerinde oluşan farklarda değişim görülmemiştir. DGM sinyalleri arasında oluşan *D* farkının kaynak akım kontrolünü olumsuz etkileme olasılığının, eviricinin akım kalibrasyonu sonrasında geri beslemesiz çalışmalarda netleştirilmesi gerekmektedir. Düşük kaynak akımları için H-köprüsüne uygulanan DGM sinyallerinde, *D*'nin %2,18'den daha düşük olması gerekirse, bu akımlar üretilemez.

Skyper 32 Pro R ise 50 kHz anahtarlama frekansına sahiptir. Yarım köprü sürücüsü olarak tasarlanmıştır. Dolayısıyla, 1 kHz frekanslı sinyaller, *D* değeri değişmeden H-köprü devresine aktarılabilmektedir (Hofstötter ve Krapp 2018).

Çalışmanın bir sonraki aşamasında, kaynak kontrol arayüzünde eviricinin akım kalibrasyonu için gerekli adımlara geçilmiştir. Kalibrasyon bölümleri için üretilen kaynak

akımları ölçülmüştür. DENGENSHA WS-80 kaynak akım ölçüm cihazı ile ölçülen, örnek bir OFDA-DNK akım dalga formu Şekil 4.12'de verilmiştir. Şekilden de görüldüğü gibi, 40 ms süren kaynak işlemi sırasında 7 kA'lik kaynak akımı çekilmiştir.



Şekil 4.12. Dengensha WS-80 cihazında ölçülen kaynak akımı

Ölçülen kaynak akımları, kaynak kontrol arayüzünde tanımlanmıştır. Akım tanımlanan kalibrasyon bölümleri için, ASD geri besleme değerleri LaunchXL-F28069M'de kaydedilmiştir. Kalibrasyon sonucunda, elde edilen akım ve geri besleme değerleri Çizelge 4.2'te sunulmuştur.

Kalibrasyon bölümü	Görev döngüsü (%)	Ölçülen kaynak akımı (kA)	ASD karşılaştırma verisi
%20	11,38	11,7	480
%40	19,36	21,2	918
%60	27,34	28,8	1181
%80	35,32	29,9	1233
%100	43,25	30,1	1268

Çizelge 4.2. Kalibrasyonda ölçülen akım ve geri besleme değerleri

Kalibrasyon sırasında, eviricinin çalışabileceği *D* aralığı 5 bölgeye ayrılarak, her bir *D* bölgesi, kalibrasyon bölümlerine eşleştirilmiştir. Bölümler için kademeli bir artışla aktarılan *D* değerlerinin artış miktarları eşittir. *D* değerleri, tüm kalibrasyon bölümlerine doğrusal olarak uygulanmıştır. Şekil 4.13'te, kalibrasyonda uygulanan görev döngüleri verilmiştir.



Şekil 4.13. Kalibrasyonda uygulanan görev döngüleri

Kalibrasyon bölümlerinde eşit *D* artışı uygulanmasına rağmen, ölçülen kaynak akımlarında tespit edilen artış aynı değildir. Kalibrasyon bölümlerinde akım artışını daha iyi irdeleyebilmek için, ölçülen kaynak akımları Şekil 4.14'te gösterilmiştir.



Şekil 4.14. Kalibrasyonda ölçülen kaynak akımı

H-köprüsünü tetikleyen DGM sinyallerinde, D artışı doğrusal olmasına rağmen, ölçülen kaynak akımlarının değişimi doğrusal değildir. Literatürde de DGM kontrolünde T_d 'nin kaynak akımının doğrusallığı üzerinde olumsuz etkilere sahip olduğu vurgulanmıştır (Zammit ve ark. 2016). Eviricinin kalibrasyon bölümlerinde D ile akım arasındaki doğrusal bağıntının, çalışmada bahsedilen doğrusal olmama durumunu telafi edici teknikler ve formüller doğrultusunda yeniden incelenmesi gerektiği sonucuna varılabilmektedir.

Doğrusalık üzerindeki bir diğer etki, transformatörün doyuma gitmesidir. Kalibrasyon sonucunda, S-MFDC-175/0,3 OFDA transformatörünün ürettiği maksimum kaynak akımı 30,1 kA'dir. Maksimum akıma yaklaşıldıkça, birim akım artış miktarı için uygulanması gereken *D* değeri artmıştır. Transformatörün doyuma gittiği akım değerlerine yaklaşıldıkça, kalibrasyon bölümlerinde daha az akım artışı ölçülmüştür. Transformatörün maksimum kapasitesinde kullanılmasının ve literatürde bahsedilen demir çekirdek doygunluğunun bu duruma neden olduğu düşünülmektedir (Petrun ve ark. 2012).

Kalibrasyonu tamamlanan OF evirici, DNK denemeleri için hazırlanmıştır. Çalışmanın kaynak denemeleri, geri beslemesiz ve geri beslemeli kontrol yapısında gerçekleştirilmiştir. İlk olarak geri beslemesiz, kapalı çevrim kontrol olmayan denemeler yapılmıştır. Geri beslemesiz kontrol yapısının kullanıldığı kaynak denemelerinde, akım 200 ms süreyle, 1-30 kA aralığında, 1 kA'lik artış adımlarıyla uygulanmıştır. Bu süreçte, her adım için kaynak kontrol arayüzünde tanımlanan kaynak akımı (kA) ve kaynak zamanı (ms) için kaynak başlatılmıştır. Akabinde, SKYPER PRO R sürücülerine uygulanan D (%), kaynak akımı (kA) ve kaynak zamanı (ms) ölçülmüştür. Ayarlanan ve ölçülen kaynak zamanının birebir uyumlu olduğu görülmüş, süreler 200 ms olarak eşleşmiştir. Girilen ve ölçülen değerler Çizelge 4.3'e aktarılmıştır.

Uygulanan görev döngüsü (%)	Ayarlanan kaynak akımı (kA)	Ölçülen kaynak akımı (kA)	Hata (kA)
4,03	1	1,10	0,10
4,75	2	1,93	0,07
5,46	3	2,92	0,08
6,16	4	3,94	0,06
6,82	5	4,95	1,0
7,51	6	5,98	0,3
8,19	7	7,00	0,0
8,88	8	8,02	0,2
9,54	9	9,02	0,2
10,22	10	9,91	0,9
10,90	11	11,0	0,0
11,63	12	12,0	0,0
12,42	13	13,0	0,0
13,19	14	14,0	0,0
13,97	15	15,1	0,7
14,74	16	16,0	0,0
15,53	17	16,9	0,6
16,29	18	17,8	1,1
17,08	19	18,7	1,6
17,86	20	19,6	2,0
18,63	21	20,4	2,9
20,15	22	22,0	0,0
21,12	23	23,1	0,4
22,09	24	24,0	0,0
23,06	25	25,0	0,0
24,03	26	25,9	0,4
25,01	27	26,8	0,7
25,96	28	27,7	1,1
28,79	29	29,3	2,4
39,29	30	30,0	0,0

Çizelge 4.3. Geri beslemesiz çalışmada girilen ve ölçülen değerler

Çizelge 4.3'te, ayarlanan kaynak akımları ile ölçülen kaynak akımları arasında bir miktar bölgesel farklılıklar tespit edilmiştir. Ancak bu değerlerin birbirine çok yakın olduğu görülmüştür. Ayarlanan akım ile ölçülen akım arasındaki maksimum hata 21 kA değerinde meydana gelmiştir. Geri beslemesiz çalışma sonuçlarında, KOKH değeri 0,178

kA olarak hesaplanmıştır. Geri beslemesiz çalışmada, 1 kA kaynak akımı üretmek için uygulanan *D*, %4,03 olarak ölçülmüştür. Bu değerin, kaynak akım kontrolünü olumsuz etkilemeyecek sınırlar içerisinde olduğu görülmüştür. Ayrıca, ayarlanan ve ölçülen kaynak akımlarının değişimi Şekil 4.15'te gösterilmiştir.



Şekil 4.15. Geri beslemesiz çalışmada ölçülen kaynak akımı

Karşılaştırmalı olarak gösterilen akım değerleri incelendiğinde, değişimin genel olarak doğrusal olduğu ifade edilebilir. Kalibrasyon sırasında da tespit edilen, DGM sinyallerinde *D* artışı doğrusal olmasına rağmen, ölçülen kaynak akım artışının doğrusal olmama durumu, yapılan denemede daha detaylı incelenmiştir. Çizelge 4.3'te kaydedilen, kaynak akımları için uygulanan *D* değerlerinin grafiği Şekil 4.16'da verilmiştir.

Kalibrasyon bölümlerinde DGM sinyallerine uygulanan *D* değerleri için, doğrusallık bölüm geçişlerinde bozulmaktadır. Düşük akım değerlerinde daha az *D* artışı için akım değerleri artarken, yüksek akım değerlerinde daha fazla *D* artışıyla akım artmaktadır.



Şekil 4.16. Geri beslemesiz çalışmada görev döngüsü

Daha önce belirtildiği gibi, geri beslemeli yapıda, kaynak akımları RB üzerinden ölçülür. Ölçülen akımın türeviyle orantılı geribesleme gerilimleri, kontrol devresinin integratör bölümünde dönüştürülür ve ölçeklenir. Elde edilen gerilim, LaunchXL-F28069M'in ASD girişine iletilir. Ayrıca, integratör devre, RB'nin düz ve ters bağlantı durumları fark etmeksizin, gerilimi ASD'ye iletebilme özelliği sunar. Çalışmada, bu özelliğin performansı denenmiştir. Üretilen kaynak akımlarında elde edilen geri besleme gerilimi değerleri, RB'nin düz ve ters bağlandığı durumlar için ayrı ayrı incelenmiştir. RB'nin esnek baraya düz bağlantısında yapılan denemelerde, 200 ms'lik kaynak zamanında ayarlanan 1-30 kA aralığında akım değerleri uygulanmıştır. Kaynak akımı uygulanırken, ayarlanan kaynak parametrelerinin doğruluğu, akım ölçümü ile takip edilmiştir. Uygulanan akım için, ASD'ye gönderilen geri besleme gerilim değerleri osiloskop ile ölçülmüş ve kaydedilmiştir. Kaynak kontrol arayüzünde, kaynak akımı (kA) ve kaynak zamanı (ms) girilerek kaynak çevrimi başlatılmıştır. Kaynak akımı (kA), kaynak zamanı (ms) ve ASD'ye gönderilen geri besleme gerilimi ölçülmüştür. Ayarlanan ve ölçülen kaynak zamanının birebir uyumlu olduğu görülmüş, süreler 200 ms olarak eşleşmiştir. Girilen ve ölçülen değerler Çizelge 4.4'e aktarılmıştır.

Ayarlanan kaynak akımı (kA)	Ölçülen kaynak akımı (kA)	Akımda yüzde hata (%)	Ölçülen geri besleme gerilimi (V)
1	1,12	12	1,68
2	1,98	1	1,72
3	2,94	2	1,74
4	3,97	0,75	1,78
5	4,98	0,4	1,81
6	5,97	0,5	1,85
7	7,01	0,14	1,89
8	8,02	0,25	1,93
9	9,01	0,11	1,96
10	9,95	0,5	1,99
11	11,1	0,09	2,02
12	12,0	0,0	2,06
13	13,0	0,0	2,09
14	14,0	0,0	2,12
15	15,1	0,07	2,16
16	16,0	0,0	2,20
17	17,0	0,0	2,23
18	17,8	0,11	2,25
19	18,8	0,11	2,29
20	19,7	0,15	2,32
21	20,8	0,10	2,34
22	22,0	0,0	2,39
23	23,1	0,04	2,44
24	24,0	0,0	2,46
25	25,0	0,0	2,48
26	25,8	0,08	2,50
27	27,0	0,0	2,53
28	27,9	0,03	2,54
29	28,8	0,07	2,58
30	30,0	0,0	2,67

Çizelge 4.4. Düz bağlantıda geri beslemeli çalışma verileri

Kaynak akımı uygulanmadığında, 0 A değeri için ölçülen 1,65 V seviye geriliminin, kaynak akımı yükseldikçe arttığı gözlemlenmiştir. Artış miktarında bazı akım bölgelerinde ise küçük farklılıklar tespit edilmiştir. Akım 30 kA seviyesine kadar arttırıldığında, geri besleme gerilimi 2,67 V değerine ulaştığı gözlemlenmiştir. Çıkış

geriliminin 1,65-2,67 V aralığında ölçülen değerleri, ASD birimi için uygundur. Geri besleme geriliminin artışındaki doğrusallığı daha iyi incelemek için, geri besleme gerilimlerinin ve kaynak akımlarının grafiği Şekil 4.17'de verilmiştir.



Şekil 4.17. RB düz bağlandığında geri besleme gerilimi

Şekil 4.17'de geri besleme gerilimindeki artışın, önemli ölçüde doğrusal olduğu görülmektedir. Artış miktarının bazı bölgelerde değişken olması durumunda, bu akım bölgeleri için ölçülen değerlerinde hafif dalgalanmalara sebep olduğu anlaşılmıştır. Kaynak transformatöründe 30 kA değerine yaklaştıkça, transformatörün doyuma gitmesi durumunda ölçülen kaynak akımlarının değeri de olumsuz yönde etkilenecektir.

Tanımlanan ve ölçülen akım değerleri arasındaki uyumu incelemek için, kaynak akımlarının grafiği Şekil 4.18'e aktarılmıştır.



Şekil 4.18. RB düz bağlandığında geri beslemeli çalışmada ölçülen kaynak akımı

Geri beslemesiz çalışmada ayarlanan ve ölçülen kaynak akım değerlerinde tespit edilen bölgesel farklar, RB'nin düz bağlandığı geri beslemeli denemelerde azalma eğilimindedir. Düz bağlı RB ile elde edilen sonuçlarda, KOKH değeri 0,109 kA olarak hesaplanmıştır.

Kaynak zamanı 200 ms olarak ayarlanan 1-30 kA aralığındaki akım değerleri, ikinci deneyde RB'nin esnek baraya ters bağlantısında uygulanmıştır. Ayarlanan kaynak parametrelerinin doğruluğu, ölçüm cihazı ile takip edilmiş, uygulanan akım için geri besleme gerilim değerleri kaydedilmiştir. Ayarlanan ve ölçülen kaynak zamanının birebir uyumlu olduğu görülmüş, süreler 200 ms olarak eşleşmiştir. Ayarlanan ve kaydedilen değerler Çizelge 4.5'e aktarılmıştır.

Ayarlanan kaynak akımı (kA)	Ölçülen kaynak akımı (kA)	Akımda yüzde hata (%)	Ölçülen geri besleme gerilimi (V)
1	1,14	14	1,61
2	2,11	5,5	1,57
3	3,19	6,33	1,54
4	4,13	3,25	1,52
5	5,11	2,2	1,48
6	6,14	2,33	1,45
7	7,21	3	1,41
8	8,09	1,13	1,38
9	8,92	0,88	1,35
10	10,0	0,0	1,31
11	10,9	0,09	1,27
12	12,0	0,0	1,23
13	13,0	0,0	1,21
14	13,9	0,07	1,17
15	15,1	0,07	1,15
16	16,2	0,13	1,11
17	17,0	0,0	1,07
18	18,0	0,0	1,04
19	19,0	0,0	1,01
20	20,1	0,05	0,97
21	21,2	0,1	0,94
22	22,2	0,09	0,89
23	23,1	0,04	0,83
24	24,0	0,0	0,77
25	25,0	0,0	0,73
26	26,1	0,04	0,68
27	26,9	0,04	0,64
28	27,9	0,04	0,60
29	29,0	0,0	0,57
30	30,1	0,03	0,51

Çizelge 4.5. Ters bağlantıda geri beslemeli çalışma verileri

Denemelerde bu defa kaynak akımı yükseldikçe 1,65 V olarak ölçülen seviye geriliminin azaldığı gözlenmiştir. Akım 30 kA değerine kadar arttırıldığında, geri besleme gerilimi 0,51 V değerine düşmüştür. Çıkış geriliminin 0,51-1,65 V aralığında ölçülen değerleri de ASD için uygundur. RB, Ray ve Hewson (2000) tarafından yapılan çalışmada belirtildiği
gibi, kaynak akımı için doğrusal bir ölçüm yapabilmektedir. Bu deneyde de doğrusal değişimi daha net irdelemek için, geri besleme gerilimlerinin ve kaynak akımlarının grafiği Şekil 4.19'da verilmiştir.



Şekil 4.19. RB ters bağlandığında geri besleme gerilimi

Geri besleme gerilimindeki azalma, Şekil 4.18'de görüldüğü gibi artış miktarının değişken olduğu bölgelerde yine doğrusallıkta hafif sapmalar olduğu tespit edilmiştir. Kaynak akımının 30 kA değerine yaklaştığı akımlarda kaynak transformatörünün daha önce belirtilen doyuma gitme durumunun olumsuz etkisi bu grafikten de anlaşılmaktadır.

V_{seviye} gerilimi, 1,65 V olmak üzere, RB'nin düz ve ters bağlantısında alınan gerilim değerlerini iki farklı bölgeye ayıracak şekilde uygun grafikler elde edilmiştir. Elde edilen gerilim değerleri, 0-30 kA kaynak akımı değerleri için RB geri besleme devresine doğru yönde bağlandığında 1,65-3,3 V aralığında, ters yönde bağlandığında 0-1,65 V aralığında kalmıştır. İki durumda da grafiklerde doğrusallık söz konusudur. Kaynak akımları karşılığında değişen analog gerilimler, ASD ve geri beslemeli çalışma için uygundur.

Tanımlanan ve ölçülen akım değerleri arasındaki uyumu da incelemek için, kaynak akımlarının grafiği Şekil 4.20'ye aktarılmıştır.



Şekil 4.20. RB ters bağlandığında geri beslemeli çalışmada ölçülen kaynak akımı

Geri beslemesiz çalışmada ayarlanan ve ölçülen kaynak akım değerlerinde tespit edilen bölgesel farklar, RB'nin ters bağlandığı geri beslemeli denemelerde de azalma eğilimindedir. Ters bağlı RB ile elde edilen sonuçlarda, KOKH değeri 0,113 kA olarak hesaplanmıştır.

Grafiklerdeki akım değerlerinde genel olarak doğrusallık söz konusudur. Geri beslemeli çalışmada ölçülen akım ve ayarlanan değerlerin geri beslemesiz çalışmaya göre yakın olduğu söylenebilir. Geri beslemesiz çalışmada 0,178 kA olarak hesaplanan KOKH, geri beslemeli çalışmalarda, RB düz bağlandığında 0,109 kA, ters bağlandığında 0,113 kA değerine düşmüştür. KOKH azalmış, akım sonuçları iyileşmiştir. Ölçülen akımda tespit edilen iyileşme, Zhou ve arkadaşlarının (2015) çalışmasında bahsedilen SAM'in performansını desteklemektedir.

Çalışmanın son bölümünde, kaynak parametrelerinin uygulanabilirliği test edilmiştir. Kaynak kontrol arayüzüne, Çizelge 4.6'da gösterilen parametreler tanımlanarak kaynak çevrimi başlatılmıştır. Ölçülen akım grafiği Şekil 4.21'de gösterilmiştir.

Parametre Türü	Tanımlanan Değer
Yaklaşma zamanı (ms)	300
Sıkma zamanı (ms)	300
Ön zaman (ms)	100
Kaynak zamanı (ms)	150
Darbe soğutma süresi (ms)	30
Son zaman (ms)	100
Ön akım (kA)	2
Rampa 1 (kA)	1
Kaynak akımı (kA)	8
Rampa 2 (kA)	0,5
Son akım (kA)	2
Darbe Sayısı	3

Çizelge 4.6. Uygulanan kaynak parametreleri ve değerleri



Şekil 4.21. Kaynak parametre denemelerinde ölçülen akım

Ön zaman süresinde 2 kA akım uygulandıktan sonra 1 kA kademelerle artan rampa fonksiyonuyla 8 kA kaynak akımına ulaşılmıştır. Kaynak akımı 3 darbe olarak uygulanarak, darbeler 30ms darbe soğutma sürelerinde kesilmiştir. Son darbe soğutma süresinin ardından, 0,5 kA basamaklarla azalan rampa fonksiyonu işletilmiş ve 100 ms son zaman süresinde 2 kA son akım uygulanmıştır. Grafikte tüm kaynak çevriminin etkin değeri ölçüldüğünden, 6,01 kA değeri verilmektedir. Akım ölçümü sonucunda, kaynak parametrelerinin, ayarlanan değerlere uygun olarak çalıştığı doğrulanmıştır.

4.3. Maliyet Analizi

Tasarlanan OF eviricinin kontrol ve DA bara filtre devresinin yaklaşık maliyeti Ek 6'da verilmiştir. Gerçekleştirilen evirici için muhafaza kutusu ve su soğutmalı alüminyum soğutucu donanım maliyete eklenmemiştir. Skm200gb12t4 ve Skkh162/16e modülleri ise

dahil edilmiştir. Toplam maliyet 929 \$ olarak hesaplanmaktadır. Hesaplanan maliyette, devrelerin PCB kartlarının ilk üretimleri için alınan kalıp bedeli toplam 300 \$'dır. Bu bedel sonraki üretimlerde alınmadığından, maliyet 629 \$ olarak değişir. Birim bedel olarak hesaplanan maliyet, sipariş adeti arttıkça düşecektir. Bu detaylar sonucunda, gerçekleştirilen OF eviricinin maliyetinin alternatif ürünlere göre oldukça uygun olduğu söylenebilir.

5. SONUÇ

Bu çalışmada, OFDA-DNK sistemlerinde kullanılabilecek yeterliliğe sahip, bilgisayar arayüzüyle kontrol edilebilen, verimli, uygun maliyetli bir OF evirici tasarımı yapılmış ve gerçekleştirilmiştir. OF eviriciye uygulanan üç fazlı 50 Hz frekanslı şebeke gerilimi, üç fazlı yarı kontrollü bir köprü doğrultucu ile DA bara gerilimi olarak alınmıştır. DA bara geriliminde dalgalanmaları gidermek için bir DA bara filtre devresi kullanılmıştır. Doğrultulan ve filtrelenen gerilim, eviricinin H-köprü devresinde 1000 Hz frekanslı kare dalga formunda gerilime dönüştürülmüştür. OF Eviricinin kontrol devresinde yönetici birim olarak LaunchXL-F28069M geliştirme kartı kullanılmıştır. H-köprüsünün IGBT grupları, Skyper 32 Pro R sürücüleri vasıtasıyla çalıştırılmıştır. Kaynak parametreleri, evirici kalibrasyonu ve sinyal simülasyonu, kaynak kontrol arayüzü ile bilgisayar üzerinden sağlanmıştır.

OF eviricinin başarımını test etmek için bir OFDA-DNK deney düzeneği oluşturulmuştur. Eviricide üretilen OF gerilim, anma gücü 175 kVA olan OFDA kaynak transformatörüne uygulanmıştır. Transformatörün sekonderine monte edilen tam dalga doğrultucudan alınan OFDA kaynak akımı, yük olarak belirlenen bir esnek bakır baraya uygulanmıştır. Eviricinin kapalı çevrim akım kontrolü için, esnek baraya sarılan RB'den akım bilgisi alınmıştır. Denemelerde, H-köprüsüne uygulanan DGM sinyallerinin, ASD girişine alınan geri besleme geriliminin ve kaynak akımının ölçümleri yapılmıştır. Deneyde önce H-köprüsüne gönderilen DGM sinyallerinin doğruluğu incelenmiştir. DGM yükseltici devrenin çıkışında dönüştürülen sinyallerin yaklaşık %2,18 daha fazla *D* değerine sahip olduğu belirlenmiştir. Deneyin diğer bölümlerinde bu farkın kaynak akımı üzerinde olumsuz etkisi olmadığına karar verilmiştir. Eviricinin beş akım bölümü için kalibrasyonu yapılmış, evirici geri beslemesiz ve geri beslemeli olarak çalıştırılmıştır. Çalışmalarda, kalibrasyonda belirlenen en yüksek kaynak akımı baz alınarak, 1-30 kA aralığında kaynak akımları üretilmiştir.

Geri beslemesiz çalışmada, istenen ve ölçülen kaynak akımı arasında bölgesel farklar tespit edilse de genel olarak uyumluluktan söz edilebilmektedir. Üretilen akımlarda, KOKH 0,178 kA olarak tespit edilmiştir. Kalibrasyon bölümleri içerisinde *D* değeri istenen akım değerleri için doğrusal olarak arttırılsa da bölümlerin grafikleri aynı doğrusallıkta ilerlememektedir. Dolayısıyla, kaynak akımı ile *D* arasında doğrusallık bulunmamaktadır.

Geri beslemeli çalışmada, RB'nin düz ve ters bağlantısı için ASD'ye gönderilen gerilimler incelenmiştir. Kaynak akımı üretilmediğinde, ASD girişinde 1,65 V gerilim ölçülmüştür. RB'nin düz bağlantısında 1,68-2,67 V, ters bağlantısında 1,61-0,51 V aralığında çıkış gerilimleri elde edilmiştir. Böylece RB'nin bağlantı şekli fark etmeden, kaynak akımı için geri besleme gerilimi elde edilmiştir. Ölçümlerden elde edilen gerilimlerin grafikleri yaklaşık olarak doğrusaldır. Geri beslemeli çalışmada, geri beslemesiz çalışmaya göre istenen ve ölçülen kaynak akımı arasında daha az bölgesel farklar tespit edilmiştir ve genel olarak uyumlu sonuçlar alınmıştır. KOKH azalarak, RB düz bağlandığında 0,109 kA, ters bağlandığında 0,113 kA olarak tespit edilmiştir. Doğrusallık ile ilgili olası bozulmaların sebebi, osiloskop ölçümlerinde insan kaynaklı hatalar ve OFDA transformatörün kapasitesinin tamamının kullanılması olabilir.

Gerçekleştirilen OF eviricinin, OFDA-DNK uygulamalarında kapalı çevrim OFDA akım kontrolü yaparak kaynak akımı üretebilecek bir ara birim olarak kullanılabilme potansiyele sahip olduğu düşünülmektedir. Eviricinin toplam maliyetinin, alternatiflerinden uygun olduğu söylenebilir. Üretilen OF evirici sayısının artması sonucu tedarik edilecek malzeme adetleri arttığından, toplam fiyatta indirim elde edilebilmektedir. Donanımda güç elektroniği elemanlarının ve IGBT sürücü devrelerin daha düşük maliyetli alternatifleri kullanılırsa, maliyet daha da iyileştirilebilir. Bu çalışmanın, OFDA-DNK sistemlerinin kontrolü konusunda akım iyileştirme çalışmalarına katkı sağlaması da beklenmektedir.

KAYNAKLAR

Abdi-Jalebi, E., McMahon, R. 2005. Simple and practical construction of highperformance, low-cost Rogowski transducers and accompanying circuitry for research applications, *IMTC 2005 - Instrumentation and Measurement Technology Conference*, Ottawa, Canada, 354–358.

Altun, M. 2020. Herkes için Python programlama dili, Öğretmen Yetiştirme ve Geliştirme Genel Müdürlüğü, T.C. Milli Eğitim Bakanlığı, 330 s.

Anonim, 2013. Skm200gb12t4, *Semikron*, Rev. 3, 1-5, https://www.semikron.com/dl/service-support/downloads/download/semikron-datasheet-skm200gb12t4-22892060.pdf, (Erişim tarihi: 10.07.2021).

Anonim, 2014. Resistance welding controls and applications, *Entron*, 700101F, F Revised 2014, 61 p., https://www.entroncontrols.com/images/downloads/700101F.pdf, (Erişim tarihi: 29.05.2021).

Anonim, 2018. MSE, RMSE, MAE, MAPE ve Diğer Metrikler, *Veri Bilimcisi*, https://veribilimcisi.com/2017/07/14/mse-rmse-mae-mape-metrikleri-nedir/, (Erişim tarihi: 19.09.2021).

Anonim, 2019a. User's Guide LaunchXL-F28069M Overview, *Texas Instruments*, Literature Number: sprui11b, January 2015–Revised March 2019, 25 p., https://www.ti.com/lit/ug/sprui11b/sprui11b.pdf, (Erişim tarihi: 16.07.2021).

Anonim, 2019b. TMS320x2806x Technical reference manual, *Texas Instruments*, Literature Number: spruh18h, January 2011–Revised November 2019, 1126 p., https://www.ti.com/lit/ug/spruh18h/spruh18h.pdf, (Erişim tarihi: 31.05.2021).

Baldwin, T., Hogans, T., Henry, S., Renovich, F., Latkovic, P. 2005. Reactive power compensation for voltage control at resistance welders, *IEEE Systems Technical Conference on Industrial and Commercial Power 2005.*

Brezovnik, R., Cernelic, J., Petrun, M., Dolinar, D., Ritonja, J. 2017. Impact of the switching frequency on the welding current of a spot-welding system, *IEEE Transactions on Industrial Electronics*, 64(12), 9291–9301.

Brydak K., Szlachta, A. 2016. Measuring methods of welding process parameters, *Measurement Automation Monitoring*, 62(1), 26–29.

Butler, I.C. 2019. An analysis of resistance spot weld quality based on acoustic and electrical signatures, *Theses and Dissertations--Manufacturing Systems Engineering*, 8.

Cernelic, J., Brezovnik, R., Ritonja, J., Dolinar, D., Petrun, M. 2017. Optimal operating point of medium frequency resistance spot welding systems. 2017 IEEE 26th International Symposium on Industrial Electronics (ISIE).

Chen, F., Tong, G., Ma, Z., Yue, X. 2016. The effects of welding parameters on the small scale resistance spot weldability of Ti-1Al-1Mn thin foils, *Materials & Design*, 102, 174–185.

Colley, S. 2020. Pulse-width modulation (PWM) timers in microcontrollers, *All About Circuits*, https://www.allaboutcircuits.com/technical-articles/introduction-to-microcontroller-timers-pwm-timers/, (Erişim tarihi: 07.07.2021).

Deepati, A.K., Alhazmi, W., Benjeer, I. 2021. Mechanical characterization of AA5083 aluminum alloy welded using resistance spot welding for the lightweight automobile body fabrication, *Materials Today: Proceedings*, 10 p.

Dejans, A., Kurtov, O., Van Rymenant, P. 2021. Acoustic emission as a tool for prediction of nugget diameter in resistance spot welding, *Journal of Manufacturing Processes*, 62, 7–17.

Denk, M., Bakran, M.M. 2015. Online junction temperature cycle recording of an IGBT power module in a hybrid car, *Advances in Power Electronics*, 2015, 14 p.

Duan, B., Zhang, C., Guo, M., Zhang, G. 2014. A new digital control system based on the double closed-loop for the full-bridge inverter, *The International Journal of Advanced Manufacturing Technology*, 77(1–4), 241–248.

Dudak, A., Bakan, A. 2018. Güç Elektroniği Dönüştürücüleri için Adaptif Histerezis Akım Kontrol Yönteminin Geliştirilmesi, *EMO Bilimsel Dergi*, 8 (1), 51-60.

Dunbar, R. 2008. Resistance spot welding guidelines, SCS Fabrication Guidelines, 5-6.

Fazia, L., Peretti, L., Zigliotto, M. 2008. Repetitive control and virtual bleeder resistor for AC generator sets with harmonic-sensitive loads, 2008 4th IET Conference on Power Electronics, Machines and Drives, 2008, 144-148.

Fiore, J.M. 2016. Operational amplifiers & linear integrated circuits: theory and application, *Independently published*, 589 p.

Giaccone, L., Cirimele, V., Canova, A. 2020. Mitigation solutions for the magnetic field produced by MFDC spot welding guns, IEEE Transactions on Electromagnetic Compatibility, 62(1), 83–92.

Ha, S., Murugan, S.P., Marimuthu, K.P., Park, Y., Lee, H. 2019. Estimation of lobe curve with material strength in resistance projection welding, *Journal of Materials Processing Technology*, 263, 101–111.

Hofstötter, N., Krapp, J. 2018. Data sheet skyper 32pro r, Semikron, https://www.semikron.com/dl/service-support/downloads/download/semikron-datasheet-skyper-32-pro-r-l6100202.pdf, (Erişim tarihi: 10.07.2021).

Jabavathi, J.D., Sait, H. 2020. Design of a single chip PWM driver circuit for inverter welding power source, *IEEE Transactions on Circuits and Systems II: Express Briefs*, 67(4), 720–724.

Jenney, C.L., O'Brien, A. 2001. Welding handbook, Vol. 1: Welding Science and Technology (9th ed.), Woodhead Publishing Ltd., 985 p.

Jun, Y., Li, G., Liu, H., Yang, G., Ling, G. 2016. Design of a flexible rogowski coil with active integrator applied in lightning current collection, *33rd International Conference on Lightning Protection (ICLP)*, 7 p.

Klopcic, B., Stumberger, G., Dolinar, D. 2007. Iron core saturation of a welding transformer in a medium frequency resistance spot welding system caused by the asymmetric output rectifier characteristics, 2007 IEEE Industry Applications Annual Meeting.

Lander, C.W. 1993. Power electronics, *McGraw-Hill Education*.

Lazim, M.T. 2019. Power electronics and drives, Philadelphia University, Jordan.

Lee, H., Yu, J. 2017. Development of fuzzy controller for inverter DC resistance spot welding using system identification, *Journal of Mechanical Science and Technology*, 31(8), 3961–3968.

Li, W., Cerjanec, D., Grzadzinski, G.A. 2004. A comparative study of single-phase AC and multiphase DC resistance spot welding, *Journal of Manufacturing Science and Engineering*, 127(3), 583–589.

Li, X., Xu, D., Zhu, H., Cheng, X., Yu, Y., Ng, W.T. 2019. Indirect IGBT Over-Current Detection Technique Via Gate Voltage Monitoring and Analysis, *IEEE Transactions on Power Electronics*, 34(4), 3615–3622.

Liu, Y., Lin, F., Zhang, Q., Zhong, H. 2011. Design and construction of a Rogowski coil for measuring wide pulsed current. *IEEE Sensors Journal*, 11(1), 123–130.

Lobsiger, Y., Kolar, J.W. 2015. Closed-loop di/dt and dv/dt IGBT gate driver, *IEEE Transactions on Power Electronics*, 30(6), 3402–3417.

Lund, S.H.J., Billeschou, P., Larsen, L.B. 2019. High-bandwidth active impedance control of the proprioceptive actuator design in dynamic compliant robotics, *Actuators*, 8(4), 71–103.

Nagasathya, N., Boopathy, S.R., Santhakumari, A. 2013. MFDC - An energy efficient adaptive technology for welding of thin sheets, 2013 International Conference on Energy Efficient Technologies for Sustainability.

Petrun, M., Klopcic, B., Polajzer, B., Dolinar, D. 2012. Evaluation of iron core quality for resistance spot welding transformers using current controlled supply, *IEEE Transactions on Magnetics*, 48(4), 1633–1636.

Podržaj, P., Polajnar, I., Diaci, J., Kariž, Z. 2008. Overview of resistance spot welding control. *Science and Technology of Welding and Joining*, 13(3), 215–224.

Pouranvari, M. 2017. Critical assessment 27: dissimilar resistance spot welding of aluminium/steel: challenges and opportunities, Materials Science and Technology, 33(15), 1705–1712.

Qin, Z., Tang, Y., Loh, P.C., Blaabjerg, F. 2016. Benchmark of AC and DC active power decoupling circuits for second-order harmonic mitigation in kilowatt-scale single-phase inverters, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 4(1), 15–25.

Ramboz, J.D. 1995. Machinable Rogowski coil, design and calibration, *Proceedings of 1995 IEEE Instrumentation and Measurement Technology Conference - IMTC '95*, 329–334.

Ramos, R. 2018. Selecting film or electrolytic capacitors for power-conversion circuits, Power Management, *ElectronicDesign*, https://www.electronicdesign.com/power-management/article/21806817/selecting-film-or-electrolytic-capacitors-for-powerconversion-circuits, (Erişim tarihi: 03.07.2021).

Rashid, M.H. 2001. Power electronics handbook (Academic press series in engineering), *Academic Press*, 892 p.

Ray, W.F., Hewson, C.R. 2000. High performance Rogowski coil current tranducers, *Industry Applications Conference*, IEEE 5, 3083-3090.

Rezaee, M., Heydari, H. 2010. Design modification of Rogowski coil for current measurement in low frequency, *Iranian Journal of Electrical & Electronic Engineering*, Vol. 6, No. 4, 232–238.

Roth, S., Hezler, A., Pampus, O., Coutandin, S., Fleischer, J. 2020. Influence of the process parameter of resistance spot welding and the geometry of weldable load introducing elements for FRP/metal joints on the heat input, *Journal of Advanced Joining Processes*, 2, 100032.

Saleem, J., Majid, A., Haller, S., Bertilsson, K. 2011. A study of IGBT rupture phenomenon in medium frequency resistance welding machine, *International Aegean Conference on Electrical Machines and Power Electronics and Electromotion, Joint Conference*.

Soomro, I.A., Pedapati, S.R., Awang, M. 2021. Optimization of postweld tempering pulse parameters for maximum load bearing and failure energy absorption in dual phase (DP590) steel resistance spot welds, *Materials Science and Engineering: A*, 803, 140713.

Stepien, M., Mikno, Z., Grzesik, B. 2019. Experimental Determination of Efficiency and Power Losses in Resistance Welding Machines, *Electric Power Quality and Supply Reliability Conference (PQ) & 2019 Symposium on Electrical Engineering and Mechatronics (SEEM).*

Stumberger, G., Dezelak, K., Polajzer, B., Dolinar, D., Klopcic, B. 2008. The Impact of Voltage Generation on Harmonic Spectra of Current and Flux Density in the Welding Transformer for a Middle Frequency Resistance Spot Welding System, 2008 IEEE Industry Applications Society Annual Meeting.

Stumberger, G., Klopcic, B., Dezelak, K., Dolinar, D. 2010. Prevention of iron core saturation in multi-winding transformers for DC-DC converters, *IEEE Transactions on Magnetics*, 46(2), 582–585.

Tapashetti, P., Gupta, A., Mithlesh, C., Umesh, A.S. 2012. Design and simulation of op amp integrator and its applications, *International Journal of Engineering and Advanced Technology (IJEAT)*, ISSN: 2249 – 8958, Volume-1, Issue-3, 12–19.

Uyar, M., Çöteli, R., Uçar, F. 2012. Güç sistemlerinde meydana gelen gerilim çökmelerinin matematiksel yaklaşımlar ile modellenmesi, *Engineering Sciences*, 7 (4), 667-676.

Visintini, R. 2006. Rectifiers, Elettra Synchrotron Light Laboratory, Trieste, Italy, 51 p.

Vujacic, M., Hammami, M., Srndovic, M., Grandi, G. 2017. Theoretical and experimental investigation of switching ripple in the DC-link voltage of single-phase H-bridge PWM inverters, *Energies*, 10(8), 1189.

Wagner, M., Bernet, S. 2013. High frequency inverter for resistance spot welding applications with increased power cycling capability. 2013 Africon.

Wang, X., Zhou, K., Shen, S. 2021. Intelligent parameters measurement of electrical structure of medium frequency DC resistance spot welding system. *Measurement*, 171, 108795.

Ward, D.A., Exon, J.L.T. 1993. Using Rogowski coils for transient current measurements, *Engineering Science and Education Journal*, 2(3), 105–113.

Xia, Y.J., Zhang, Z.D., Xia, Z.X., Zhu, S. L., Zhang, R. 2015. A precision analogue integrator system for heavy current measurement in MFDC resistance spot welding, *Measurement Science and Technology*, 27(2), 025104-025114.

Yu, Q., Lemmen, E., Wijnands, C.G.E., Vermulst, B. 2021. Output spectrum modeling of an H-bridge inverter with dead-time based on switching mode analysis, *IEEE Transactions on Power Electronics*, vol. 36, 10, 11344-11356.

Zammar, I.A., Mantegh, I., Huq, M.S., Yousefpour, A., Ahmadi, M. 2015. Intelligent thermal control of resistance welding of fiberglass laminates for automated manufacturing, *IEEE/ASME Transactions on Mechatronics*, 20(3), 1069–1078.

Zammit, D., Staines, C.S., Apap, M. 2016. Compensation techniques for non-linearities in H-bridge inverters, *Journal of Electrical Systems and Information Technology*, 3(3), 361–376.

Zhang, Y., Liu, J., Bai, G., Feng, J. 2012. Analysis of damping resistor's effects on pulse response of self-integrating Rogowski coil with magnetic core, *Measurement*, 45(5), 1277–1285.

Zhao, D., Bezgans, Y., Wang, Y., Du, W., Vdonin, N. 2021. Research on the correlation between dynamic resistance and quality estimation of resistance spot welding, *Measurement*, 168, 108299.

Zhou K., Cai, L. 2011. Improvement in control system for the medium frequency direct current resistance spot welding system, *Proceedings of the 2011 American Control Conference*, 2657–2663.

Zhou, K., Li, H. 2020. A comparative study of single-phase AC and medium frequency DC resistance spot welding using finite element modeling, *IEEE Access*, 8, 107260–107271.

Zhou, K., Yao, P. 2017. Review of application of the electrical structure in resistance spot welding, *IEEE Access*, 5, 25741–25749.

Zhou, K., Yao, P., Cai, L. 2015. Constant current vs. constant power control in AC resistance spot welding. *Journal of Materials Processing Technology*, 223, 299–304.

EKLER

EK 1	Doğru akım bara filtre devresinin PCB tasarımı
EK 2	Kontrol devresinin şematik çizimi
EK 3	Kontrol devresinin PCB tasarımı
EK 4	Gelişmiş DGM modülünün parametreleri
EK 5	EEPROM okuma ve yazma fonksiyonları
EK 6	Eviricinin elektronik donanımının yaklaşık maliyeti





144





void Inverter_ePWM(short n) {

(*ePWM[1]).TBPRD = 45250; // 1 kHz PWM frekansi (*ePWM[2]).TBPRD = 451; // 100 kHz PWM frekansi (*ePWM[3]).TBPRD = 45250; // 1 kHz PWM frekansi (*ePWM[4]).TBPRD = 45250; // 1 kHz PWM frekansi (*ePWM[n]).TBPHS.all = 0; // Zamana bağlı faz parametresi (*ePWM[n]).TBCTR = 0; // Zamana bağlı sayaç parametresi (*ePWM[n]).TBCTL.bit.PRDLD = TB_IMMEDIATE; // Ani yükleme (*ePWM[n]).TBCTL.bit.PRDLD = TB_COUNT_UPDOWN; (*ePWM[n]).TBCTL.bit.PHSEN = TB_DISABLE; // Faz yüklemesi devre dışı (*ePWM[n]).TBCTL.bit.SYNCOSEL = TB_SYNC_DISABLE; (*ePWM[n]).TBCTL.bit.HSPCLKDIV = TB_DIV1; (*ePWM[n]).TBCTL.bit.CLKDIV = TB_DIV1;

(*ePWM[n]).CMPCTL.bit.SHDWAMODE = CC_SHADOW; (*ePWM[n]).CMPCTL.bit.SHDWBMODE = CC_SHADOW; (*ePWM[n]).CMPCTL.bit.LOADAMODE = CC_CTR_ZERO; (*ePWM[n]).CMPCTL.bit.LOADBMODE = CC_CTR_ZERO; (*ePWM[n]).AQCTLA.bit.CAU = AQ_SET; (*ePWM[n]).AQCTLA.bit.CAD = AQ_CLEAR; (*ePWM[n]).AQCTLB.bit.CBU = AQ_CLEAR; (*ePWM[n]).AQCTLB.bit.CBD = AQ_SET;

(*ePWM[2]).ETSEL.bit.SOCAEN = 1; // SOC A grubu için aktif (*ePWM[2]).ETSEL.bit.SOCASEL = 4; // SOC, CPMA yukarı sayarken (*ePWM[2]).ETPS.bit.SOCAPRD = 1; // İlk olayda darbe üret (*ePWM[n]).ETSEL.bit.INTEN = 1; // ePWM kesmesi etkin (*ePWM[n]).ETSEL.bit.INTSEL = tetiklemeMod; // Tetikleme etkeni (*ePWM[n]).ETPS.bit.INTPRD = 1; // İlk olay PieCtrlRegs.PIEIER3.bit.INTx1 = 1;}

EK 5 EEPROM okuma ve yazma fonksiyonları

Uint16 ReadEeprom(Uint16 e2promaddress)

{ Uint16 addresslow;

Uint16 addresshigh;

I2caRegs.I2CMDR.bit.IRS = 1; // I2C sıfırla

while (I2caRegs.I2CSTR.bit.BB == 1); // meşgul

I2caRegs.I2CSTR.bit.SCD = 1; // SCD durdurma bitini temizle

while(I2caRegs.I2CMDR.bit.STP == 1); // Durdurma bit döngüsü

addresshigh = e2promaddress>>8;

addresslow = e2promaddress;

I2caRegs.I2CSAR = 0x0050;

while (I2caRegs.I2CSTR.bit.BB == 1); I2caRegs.I2CMDR.all = 0x2620; // başlat, durdurma biti yok, master, tx, I2C sıfırla I2caRegs.I2CCNT = 0x0002; I2caRegs.I2CDXR = addresshigh; I2caRegs.I2CDXR = addresslow; while(!I2caRegs.I2CSTR.bit.ARDY); // hazır? I2caRegs.I2CMDR.all = 0x2C20; // başlat, CNT =0 ise durdurma biti, master, rx, I2C sıfırla

I2caRegs.I2CCNT = 1;

}

if(I2caRegs.I2CSTR.bit.NACK == 1)

```
{ I2caRegs.I2CSTR.all = I2C_CLR_NACK_BIT; // 0x0002 }
I2caRegs.I2CMDR.bit.STP = 1; // CNT=0 ise durdurma biti
while(!I2caRegs.I2CSTR.bit.SCD); // durdurma biti algılandı?
dataReadSample = I2caRegs.I2CDRR; // veri oku
DELAY_US(100);
return(dataReadSample);
```

void WriteEeprom(Uint16 e2promaddress, Uint16 data)

{ Uint16 addresslow;

Uint16 addresshigh;

I2caRegs.I2CMDR.bit.IRS = 1; // I2C sıfırla

```
addresshigh = (e2promaddress>>8)&0x00FF;
addresslow = e2promaddress&0x00FF;
I2caRegs.I2CSAR = 0x0050; // EEPROM kontrol bitleri + adresler (A0-A2).
//24LC256 için: 0 1 0 1 0 A0 A1 A2
```

while (I2caRegs.I2CSTR.bit.BB == 1);

I2caRegs.I2CCNT = 3;

I2caRegs.I2CMDR.all = 0x6E20; //başlat, durdur, no rm, i2c sıfırla

I2caRegs.I2CDXR = addresshigh;

I2caRegs.I2CDXR = addresslow;

DELAY_US(5000);

//I2caRegs.I2CDXR = (data >> 8) & 0x00FF; // yüksek byte verisi

I2caRegs.I2CDXR = data; // düşük byte verisi

dataWriteSample = I2caRegs.I2CDXR; I2caRegs.I2CMDR.bit.STP = 1; // CNT=0 ise durdurma biti while(!I2caRegs.I2CSTR.bit.SCD); // durdurma biti algılandı?

DELAY_US(5000); // 5ms = 24LC256 için yazma döngü zamanı return;

}

EK 6 Eviricinin elektronik donanımının yaklaşık maliyeti

Malzeme Adı		1 Adet Fiyat (\$)
30uH BOBIN 330 UH		0,28
470uF/35V KONDANSATÖR ELEKTROLITIK 35V 470MF		0,08
100uF/50V KONDANSATÖR ELEKTROLITIK 50V 100MF		0,04
47uF/63V KONDANSATÖR ELEKTROLITIK 63V 47MF		0,03
10uF/63V KONDANSATÖR ELEKTROLITIK 63V 10MF	1	0,028
220nF/63V KONDANSATÖR KUTUPSUZ 63V 220NF	3	0,06
10uF/35V KONDANSATÖR ELEKTROLITIK 35V 10MF	1	0,03
330R 1/4W DIRENÇ METAL FILM 1/4W 330R	3	0,012
10K 1/4W DIRENÇ METAL FILM 1/4W 10K	5	0,012
1N5822 DIYOT 1N5822	1	0,08
GERİLİM REGÜLATÖRÜ MEAN WELL DCW08B-05 800MA	1	15,4
LM2576-T15V ENTEGRE LM2576-T15V (15V)	1	2,67
LM7805CT GERİLİM REGÜLATÖRÜ	1	0,22
CNY17-3 201301000017 OPTOCOUPLER	3	0,38
100nF/63V KONDANSATÖR KUTUPSUZ 63V 100NF		0,047
4K7 1/4W DIRENÇ METAL FILM		0,012
24LC256-I/P ENTEGRE 24LC256		1,34
ENTEGRE TLC 274CN		2,27
2K2 1/4W DIRENÇ METAL FILM	5	0,012
1K5 1/4W DIRENÇ METAL FILM	2	0,012
TRANSISTÖR BC327	2	0,059
470nF/63V KONDANSATÖR KUTUPSUZ 63V 470NF	1	0,08
1K 1/4W DIRENÇ METAL FILM	3	0,012
470K 1/4W DIRENÇ METAL FILM	2	0,012
4M7 1/4W DIRENÇ METAL FILM	1	0,012
100K TRIMPOT ÇOK TURLU DIK 100K	2	0,18
ENTEGRE TS272CN	1	1,48
MC74HC4316 ENTEGRE (CD 4053)	1	0,37
470R 1/4W DIRENÇ METAL FILM	2	0,012
3K3 1/4W DIRENÇ METAL FILM	1	0,012
BC337 (NPN) TRANSISTÖR	2	0,047

LED 5MM YESIL	2	0,028
LED 5MM SARI	1	0,028
LED 5MM KIRMIZI	1	0,028
TRAFO EI42/14,8/5VA-380V-12V %25YÜK.12V	1	3,09
DIRENÇ 2W 15R	1	0,049
DIRENÇ METAL FILM 1/4W 1M	6	0,012
ENTEGRE SMD LMC660	3	1,99
DIRENÇ METAL FILM 1/4W 56K	3	0,012
DIRENÇ SMD 4K7 (0805 KILIF)	7	0,01
DIRENÇ SMD 2K2 (0805 KILIF)	7	0,01
DIYOT 1N4007	4	0,012
DIYOT ZENER 12,5V	3	0,02
KONDANSATÖR KUTUPSUZ 63V 220NF	6	0,06
GERİLİM REGÜLATÖRÜ 7812	1	0,22
KONDANSATÖR ELEKTROLITIK 63V 470MF	1	0,14
KONDANSATÖR ELEKTROLITIK 63V 100MF	1	0,044
ENTEGRE VN330SMD	1	8,2
ENTEGRE HCF 4053 (SMD)	1	0,32
EVİRİCİ KONTROL PCB	1	10
EVİRİCİ KONTROL PCB KALIP BEDELİ	1	150
LAUNCHXL-F28069M	1	33
IGBT SÜRÜCÜ SKYPER 32PRO R	2	71,25
KONDANSATÖR KUTUPSUZ 1200V 3MF	2	8,7
TAŞ DIRENÇ 5 W 56K	8	0,14
KONDANSATÖR ELEKTROLITIK 450V 470MF	30	5,2
DA-BARA FİLTRE PCB	1	10
DA-BARA FİLTRE PCB KALIP BEDELİ	1	150
IGBT SEMIKRON SKM 200GB 12T4	2	59,39
TRISTÖR DIYOT MODÜL SEMIKRON SKKH162/18E	3	31,47
TOPLAM		929,007

ÖZGEÇMİŞ

Adı Soyadı Doğum Yeri ve Tarihi Yabancı Dil	: Can Özensoy : Bursa/Yıldırım-11.03.1987 : İngilizce, Almanca
Eğitim Durumu	
Lise	: Özel Melike Pınar Lisesi
Lisans	: Bursa Uludağ Üniversitesi Mühendislik Fakültesi Elektronik Mühendisliği Anabilim Dalı
Yüksek Lisans	: Bursa Uludağ Üniversitesi Mühendislik Fakültesi Elektronik Mühendisliği Anabilim Dalı
Çalıştığı Kurum/Kurumlar	: Baykal Makine, Siff Elektromekanik
İletişim (e-posta)	: canozensoy@gmail.com
Yayınları	:

Özensoy, C., Uyar, M. (2021). Orta frekans doğru akım direnç nokta kaynak sistemleri için akım ölçüm devresi tasarımı ve gerçeklenmesi, *Uludağ University Journal of the Faculty of Engineering*, 26 (2), 401-420. DOI: 10.17482/uumfd.943314